

Antes de iniciar a prova, tenha em atenção o seguinte:

- i. O enunciado da prova inclui 14 páginas.
- ii. O teste contempla as perguntas 5, 6, 7, 8, 9 e 10 e tem a duração de 1h30m.
- iii. O exame contempla todas as perguntas e tem a duração de 2h30m.
- iv. Existem 4 variantes distintas da prova: A, B, C e D.
- v. A prova é sem consulta. Sobre a secretária apenas deve encontrar-se a sua identificação (cartão de estudante).
- vi. Identifique todas as folhas do enunciado com:
 - a) Nome;
 - b) Número de aluno;
 - c) Prova que pretende realizar: teste ou exame.
- vii. Recorde que logo após terminar a prova:
 - a) Todas as páginas serão desagafadas e separadas;
 - b) As páginas 1 a 6 serão destruídas, caso tenha manifestado a intenção de fazer o teste;
 - c) Folhas não identificadas não serão cotadas!!!
- viii. Resolva a prova no próprio enunciado. Para cada questão é fornecido um espaço próprio, dentro do qual deverá responder. A sua dimensão está ajustada ao tamanho expectável da resposta.
- ix. Excepcionalmente, e caso realmente necessite, pode usar o espaço extra disponível das páginas em branco, colocadas ao longo da prova. Nesse caso, deve indicar junto ao enunciado da pergunta que a resposta à mesma se encontra na página que utilizou. Tenha presente o aviso descrito no ponto vii.b).
- x. Justifique adequadamente todas as respostas.
- xi. Responda à prova com calma. Se não sabe responder a uma pergunta, passe à seguinte e volte a ela no fim.

MUITO IMPORTANTE: indique, no rodapé de cada página, a prova que pretende realizar:

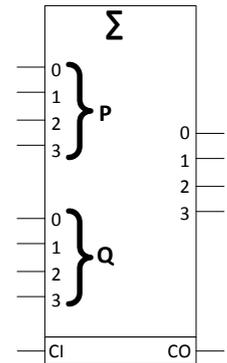
- **2º TESTE (Questões 5, 6, 7, 8, 9 e 10)..... 1h30m**
- **EXAME (Questões 1 a 10) 2h30m**

Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

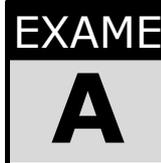
A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

4. Considere uma unidade aritmética com duas entradas de 4 bits A(3:0) e B(3:0). A unidade aritmética é controlada por uma variável de controlo de 2 bits I(1:0). O circuito gera as seguintes operações aritméticas:

I(1)	I(0)	Operação
0	0	$F = A + B$ (soma)
0	1	$F = A + 1$ (incremento)
1	0	$F = A - 1$ (decremento)
1	1	$F = A + \bar{B} + 1$ (subtracção)



Desenhe o diagrama lógico do circuito que permite gerar o bit menos significativo do resultado, utilizando o circuito somador ilustrado na figura acima e o mínimo de lógica discreta possível. [2,0 val.]



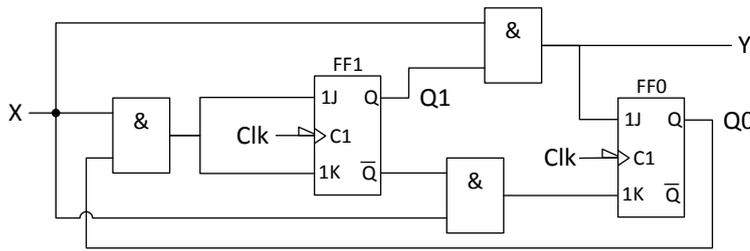
(Página deixada intencionalmente em branco.)

Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

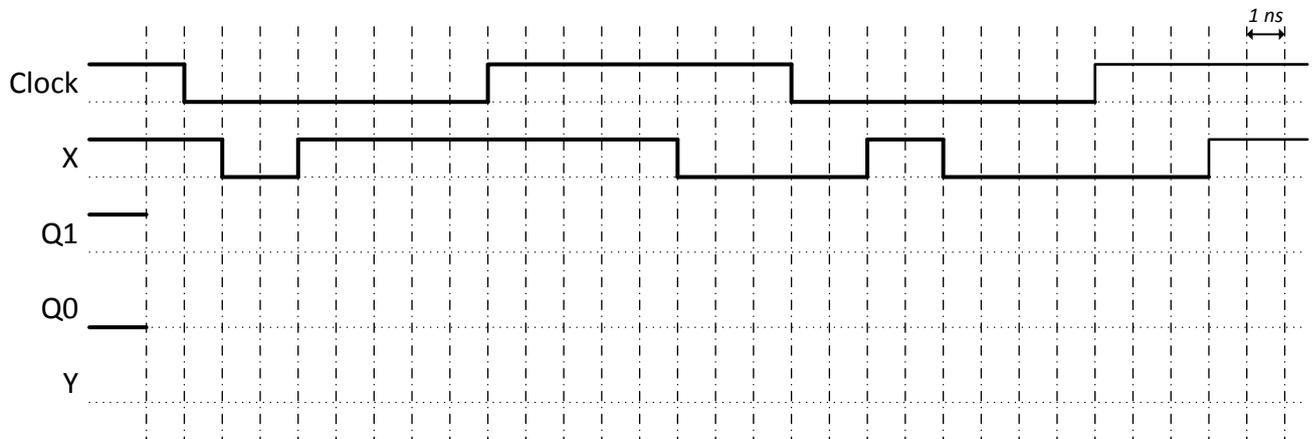
TESTE / EXAME

5. Considere o circuito sequencial da figura seguinte, com uma entrada X e uma saída Y, e os tempos de propagação indicados na tabela:



	AND	FF_JK
t_{pLH}	1ns	2ns
t_{pHL}	2ns	2ns
t_{Hold}		1ns
t_{Setup}		1ns

a) Esboce as formas de onda indicadas para o circuito da figura. [1,0 val.]

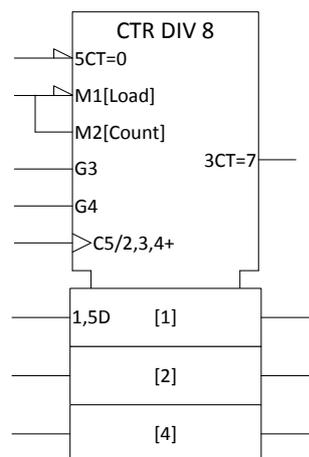
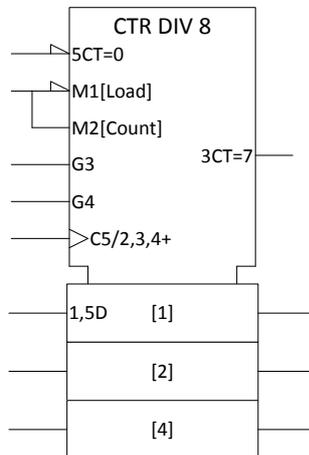
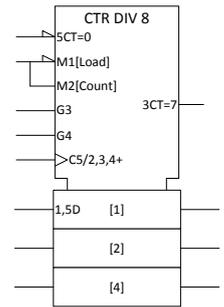


b) Determine a frequência máxima de relógio para a qual o circuito funciona correctamente. Justifique. [0,5 val.]

Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

TESTE / EXAME

6. Considere o contador ilustrado na figura ao lado. Utilizando o mínimo de lógica combinatória adicional, ligue dois contadores deste tipo de modo a concretizar um contador binário com módulo 60 (ex: 0,1,2,...57,58,59,0,1,2,...). [1,0 val.]



Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.



(Página deixada intencionalmente em branco.)

Aluno:

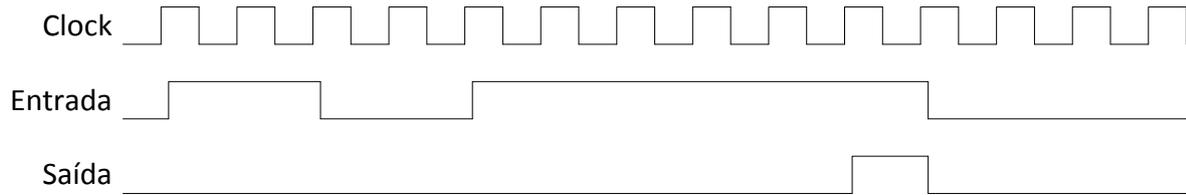
Nº

Prova: Teste
 Exame

Pág. 10

8. Considere uma máquina sequencial síncrona com uma entrada e uma saída. O propósito desta máquina consiste em detectar uma sequência de bits no sinal de entrada constituídos por 6 ciclos contíguos de relógio em que a entrada tem o valor lógico '1'. Sempre que esta sequência for detectada, a saída deverá apresentar o valor lógico '1' em simultâneo com o 6º bit a '1' detectado na entrada. Caso contrário, deverá apresentar o valor lógico '0'.

Exemplo (desprezando tempos de propagação):



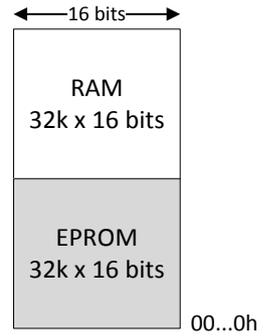
- a) Em face das especificações enunciadas, indique qual o tipo de máquina que mais se adequa a este funcionamento: Moore ou Mealy? Justifique. [0,5 val.]
- b) Esboce o diagrama de estados correspondente a esta máquina. Tome as decisões e/ou simplificações que julgar mais razoáveis. Justifique a resposta, explicando sucintamente o funcionamento da máquina de estados. [1,0 val.]

Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

9. Projecte um sistema de memória constituído por 64k endereços e com palavras de 16 bits, de acordo com o mapa de memória ilustrado na figura. A EPROM deverá ser endereçada a partir dos endereços mais baixos.

Considere que para a concretização deste projecto dispõe dos seguintes dispositivos de memória:

- RAM 32k x 8 bits
- EPROM 16k x 16 bits



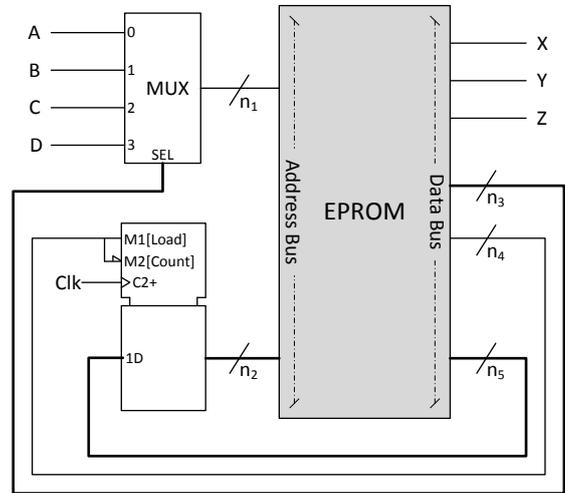
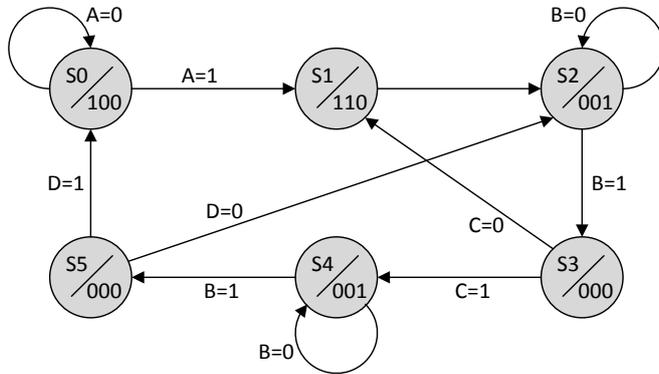
Pode utilizar os componentes que julgar mais convenientes para realizar o circuito de descodificação..... [1,0 val.]

NOTA: Para garantir a legibilidade do circuito, represente as diferentes linhas de dados e de endereços através de barramentos.

Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

TESTE / EXAME

10. Considere o seguinte diagrama de estados de um circuito sequencial síncrono, caracterizado por 4 entradas (A,B,C,D) e 3 saídas (X,Y,Z):



Pretende-se implementar este circuito através de uma máquina de estados micro-programada constituída por uma EPROM e um contador binário com carregamento paralelo.

- Proponha uma codificação para os diferentes estados do circuito. [0,5 val.]
- Identifique (ex: letra, nome ou acrónimo) e indique a largura (n° bits) dos sinais representados no diagrama: n_1 , n_2 , n_3 , n_4 e n_5 [0,5 val.]
- Determine o conteúdo da fracção da EPROM que permite implementar todas as transições do diagrama de estados que saem do estado S2 (utilize o quadriculado da página seguinte para indicar o endereço e o valor das correspondentes posições da memória). [1,0 val.]
- Indique qual a dimensão mínima da EPROM de forma a garantir o funcionamento do circuito, tendo em conta este diagrama de estados (não precisa fazer qualquer normalização para uma potência inteira de 2). [0,5 val.]

Aluno:	N ^o	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----------------	---

