

Antes de iniciar o teste, tenha em atenção o seguinte:

- i. Duração do teste: 1h30m.
- ii. O teste contempla 7 perguntas, distribuídas em 10 páginas.
- iii. Existem 4 variações distintas do teste: A, B, C e D.
- iv. O teste é sem consulta. Sobre a secretária apenas deve encontrar-se a sua identificação (cartão de estudante).
- v. Identifique todas as folhas do enunciado. Folhas não identificadas não serão cotadas!
- vi. Resolva o teste no próprio enunciado. Para cada questão é fornecido um espaço próprio, dentro do qual deverá responder. A sua dimensão está ajustada ao tamanho expectável da resposta.
- vii. Excepcionalmente, e caso realmente necessite, pode usar o espaço extra disponível das páginas em branco, colocadas ao longo do teste. Nesse caso, deve indicar junto ao enunciado da pergunta, que a resposta à mesma se encontra na página que utilizou.
- viii. Justifique adequadamente todas as respostas.
- ix. Responda ao teste com calma. Se não sabe responder a uma pergunta, passe à seguinte e volte a ela no fim.

1. Considere o número positivo $X = 1ABh$, representado na base 16.

- a) Converta-o para a base 10.[1,0 val.]
- b) Represente o mesmo número na base 2.[0,5 val.]
- c) Represente o número $Y = -X$ na base 2, em notação em complemento para dois, com 12 bits.[1,0 val.]

Aluno:

Nº

Pág. 1



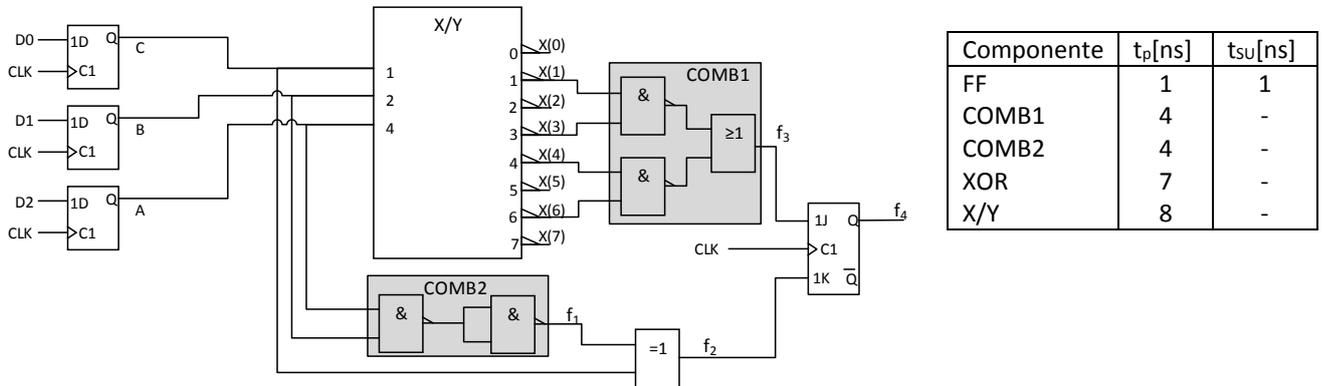
(Página deixada intencionalmente em branco.)

Aluno:

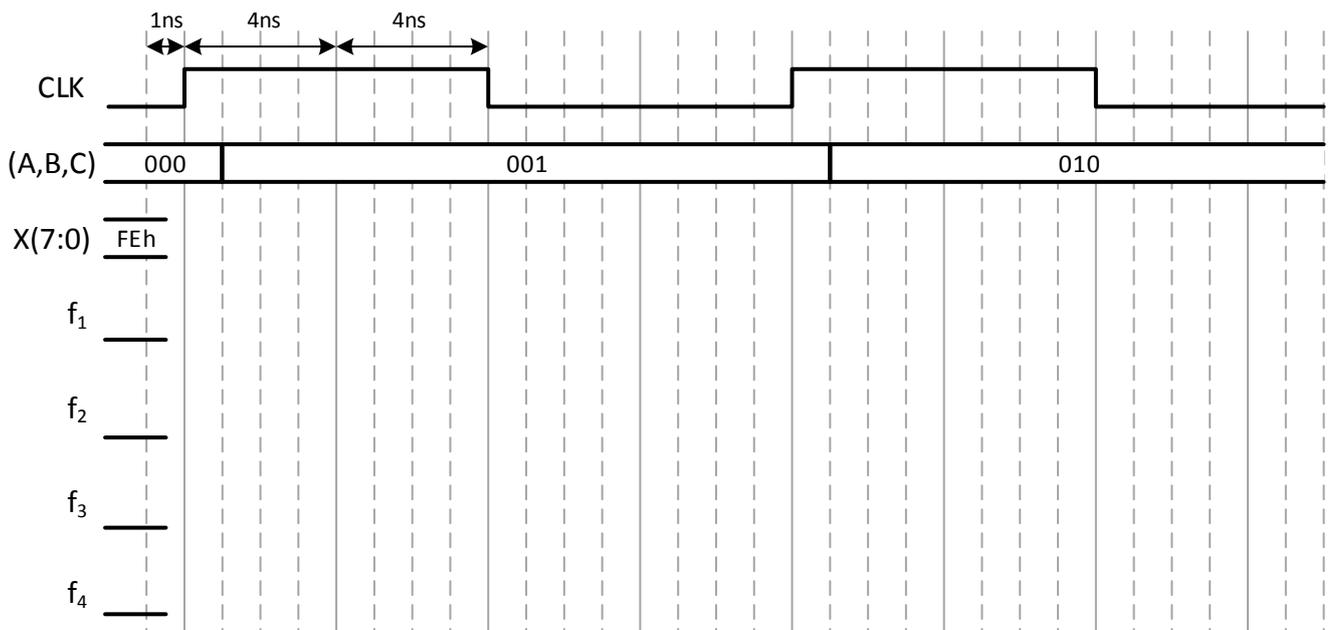
Nº

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

5. Considere o circuito da figura, o qual é funcionalmente equivalente ao da pergunta anterior.



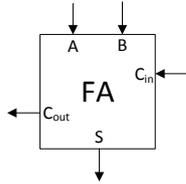
a) Complete o diagrama temporal apresentado, considerando a caracterização temporal dos componentes indicada na tabela.[2,0 val.]



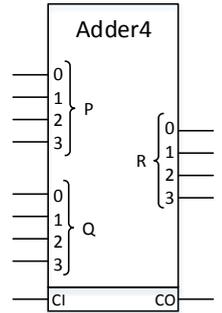
b) Determine o período mínimo de relógio de forma a garantir a correta operação do circuito. Justifique.....[1,0 val.]

Aluno:	Nº
--------	----

6. Considere um somador completo (*Full-Adder*) de 1 bit com entradas (A,B,C_{in}) e saídas (S,C_{out}). Assuma os tempos máximos de propagação indicados na tabela.



t_{pMAX} [ns]	S	C _{out}
A	16	12
B	16	12
C _{in}	8	6



a) Desenhe o circuito lógico de um somador binário **Adder4** com entradas A e B de 4 bits e saída S, também de 4 bits. O somador deverá incluir também uma entrada de C_{in} e uma saída de C_{out}, de acordo com o símbolo da figura.[1,0 val.]

b) Calcule o tempo máximo de propagação do somador **Adder4** concebido. Justifique com os cálculos que realizar.[1,0 val.]

Aluno:	Nº
--------	----



(Página deixada intencionalmente em branco.)

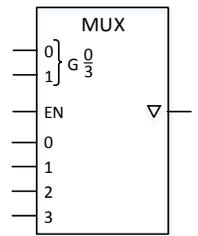
Aluno:

Nº

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

b) Projete o circuito lógico que implemente as funções (I_1, I_0) utilizando apenas os seguintes componentes:

- Multiplexers 4:1, com saídas tri-state;
- O mínimo de lógica adicional..... [1,5 val.]



c) Indique os valores a que devem ser ligadas as entradas Serial_IN_1 e Serial_IN_2 do registo de deslocamento de modo a garantir a correta realização de operações aritméticas com sinal em complemento para dois. Justifique. [1,0 val.]

Aluno:	Nº
--------	----