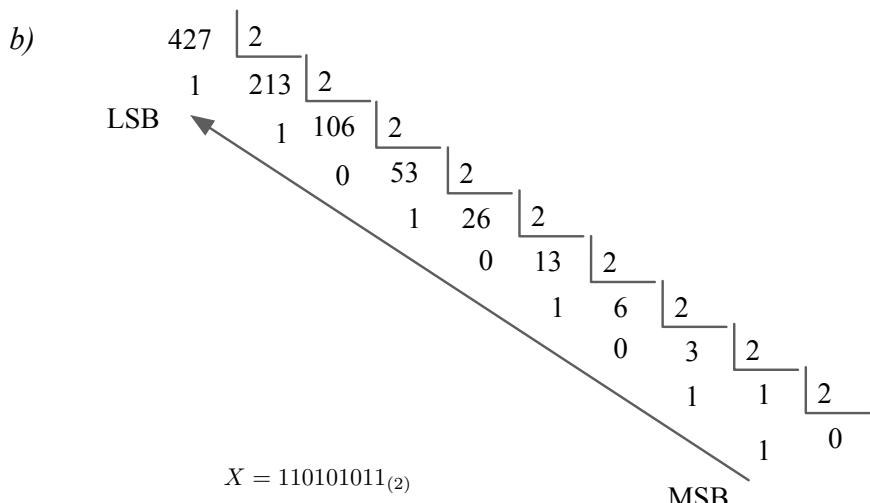


*Antes de iniciar o teste, tenha em atenção o seguinte:*

- i. Duração do teste: 1h30m.
- ii. O teste contempla 7 perguntas, distribuídas em 10 páginas.
- iii. Existem 4 variações distintas do teste: A, B, C e D.
- iv. O teste é sem consulta. Sobre a secretaria apenas deve encontrar-se a sua identificação (cartão de estudante).
- v. Identifique todas as folhas do enunciado. Folhas não identificadas não serão cotadas!
- vi. Resolva o teste no próprio enunciado. Para cada questão é fornecido um espaço próprio, dentro do qual deverá responder. A sua dimensão está ajustada ao tamanho expectável da resposta.
- vii. Excepcionalmente, e caso realmente necessite, pode usar o espaço extra disponível das páginas em branco, colocadas ao longo do teste. Nesse caso, deve indicar junto ao enunciado da pergunta, que a resposta à mesma se encontra na página que utilizou.
- viii. Justifique adequadamente todas as respostas.
- ix. Responda ao teste com calma. Se não sabe responder a uma pergunta, passe à seguinte e volte a ela no fim.

1. Considere o número positivo  $X = 1ABh$ , representado na base 16.
  - a) Converta-o para a base 10. ..... [1,0 val.]
  - b) Represente o mesmo número na base 2. ..... [0,5 val.]
  - c) Represente o número  $Y = -X$  na base 2, em notação em complemento para dois, com 12 bits. ..... [1,0 val.]

a)  $X = 16^2 \times 1 + 16^1 \times 10 + 16^0 \times 11 = 256 + 160 + 11 = 427_{(10)}$



c)

$$\begin{array}{r} \bar{X} = 111001010100 \\ + 000000000001 \\ \hline Y = -X = 111001010101 \end{array}$$



2. Considere a função lógica  $f(A, B, C, D) = (\overline{A} \oplus \overline{C})D + A(\overline{B} + \overline{CD})$

- a) Escreva a função na forma canónica disjuntiva (soma de produtos). Justifique. ..... [1,5 val.]  
b) Apresente, no quadriculado, a tabela de verdade da função. ..... [1,0 val.]

a)

$$\begin{aligned}f(A, B, C, D) &= (AC + \bar{A}\bar{C})D + A(\bar{B}(\bar{C} + \bar{D})) = ACD + \bar{A}\bar{C}D + A\bar{B}\bar{C} + A\bar{B}\bar{D} \\&= ABCD + A\bar{B}CD + \bar{A}B\bar{C}D + \bar{A}\bar{B}\bar{C}D + A\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D + A\bar{B}C\bar{D}\end{aligned}$$

b)

$$f(A, B, C, D) = \sum m(1, 5, 8, 9, 10, 11, 15)$$

A	B	C	D	$f(A, B, C, D)$
0	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

3. Considere a função lógica  $f(A,B,C,D,E)$  incompletamente especificada, definida da seguinte forma:

$$f(A,B,C,D,E) = \prod M(0,3,9,12,16,18,20,23,27,28) + \prod M_d(4,6,8,11,19,21,24,25,31)$$

A variável A é a de maior peso e a variável E é a de menor peso.

- a) Apresente o mapa de Karnaugh correspondente a esta função, utilizando as linhas/colunas necessárias na grelha disponibilizada para o efeito..... [1,0 val.]

		CDE	000	001	011	010	110	111	101	100
		AB	00	01	11	10	X	1	1	X
		AB	00	X	0	X	1	1	1	0
00	0	00	1	0	0	1	X	1	1	X
01	X	01	X	0	X	1	1	1	1	0
11	X	11	X	X	0	1	1	X	1	0
10	0	10	1	0	X	0	1	0	X	0

- b) Identifique a expressão algébrica na forma mínima conjuntiva (produto de somas) do seguinte mapa de Karnaugh. Justifique, apresentando os implicados (agrupamentos) correspondentes à função no mapa. .... [1,0 val.]

		CDE	000	001	011	010	110	111	101	100
		AB	00	01	11	10	X	1	1	X
		AB	00	0	X	X	0	1	0	X
00	0	00	1	0	1	1	1	1	1	X
01	0	01	X	0	X	0	0	1	0	X
11	0	11	0	0	1	X	0	X	0	0
00	X	10	1	0	0	1	0	X	1	0

$$f(A, B, C, D, E) = (\bar{B} + D)(\bar{B} + E)(\bar{D} + E)(\bar{A} + \bar{C} + \bar{D})(\bar{A} + B + \bar{D} + \bar{E})$$

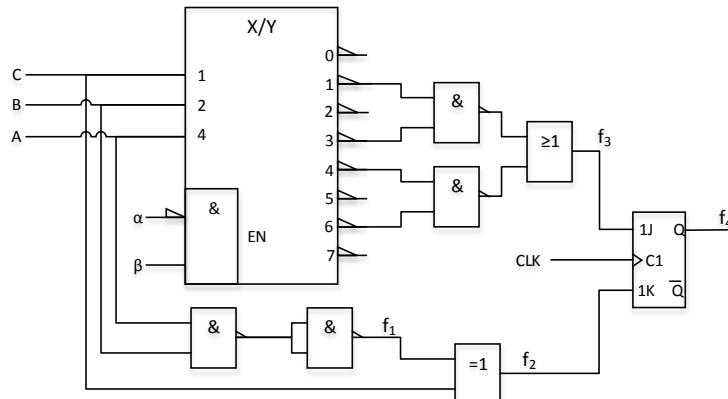
- c) Na solução identificada na alínea anterior, qual o valor da função quando a entrada (A,B,C,D,E) toma o valor 11? Justifique. .... [0,5 val.]

$f(0, 1, 0, 1, 1) = 1$  devido a que não está em um grupo de implicados na solução escolhida.



(Página deixada intencionalmente em branco.)

4. Considere o circuito da figura, em que a variável A é a de maior peso e a variável C é a de menor peso.



- a) Indique os valores a que se devem ligar as entradas  $\alpha$  e  $\beta$  para ativar o funcionamento do componente X/Y. Justifique ..... [0,5 val.]

Para que o decoder esteja activo os dois enables devem estar a "1" lógico, pelo que  
 $\alpha = "0"$      $\beta = "1"$  já que a entrada  $\alpha$  está complementada.

- b) Apresente, na quadrícula, a tabela de verdade das funções  $f_1$ ,  $f_2$  e  $f_3$  em função das variáveis (A,B,C)..... [1,5 val.]

- c) Acrescente, à tabela de verdade anterior, duas colunas correspondentes a:

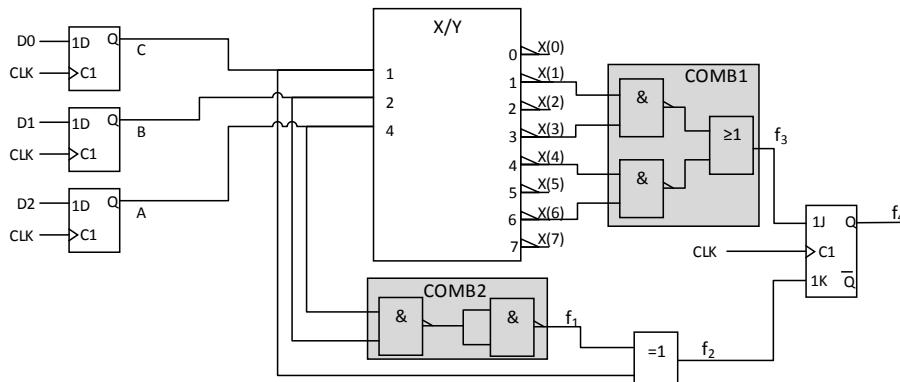
- Função realizada pelo flip-flop JK (exemplo: *set*, *reset*, *hold*, etc.);
- Valor do sinal  $f_4$ .

Assuma que as entradas (A,B,C) realizam uma contagem entre 0 e 7 (um valor por ciclo de relógio) e que no estado inicial (i.e. durante o ciclo de relógio em que (A,B,C)=(0,0,0)) o valor da saída  $f_4$  é 0 (zero). .... [1,0 val.]

b) c)

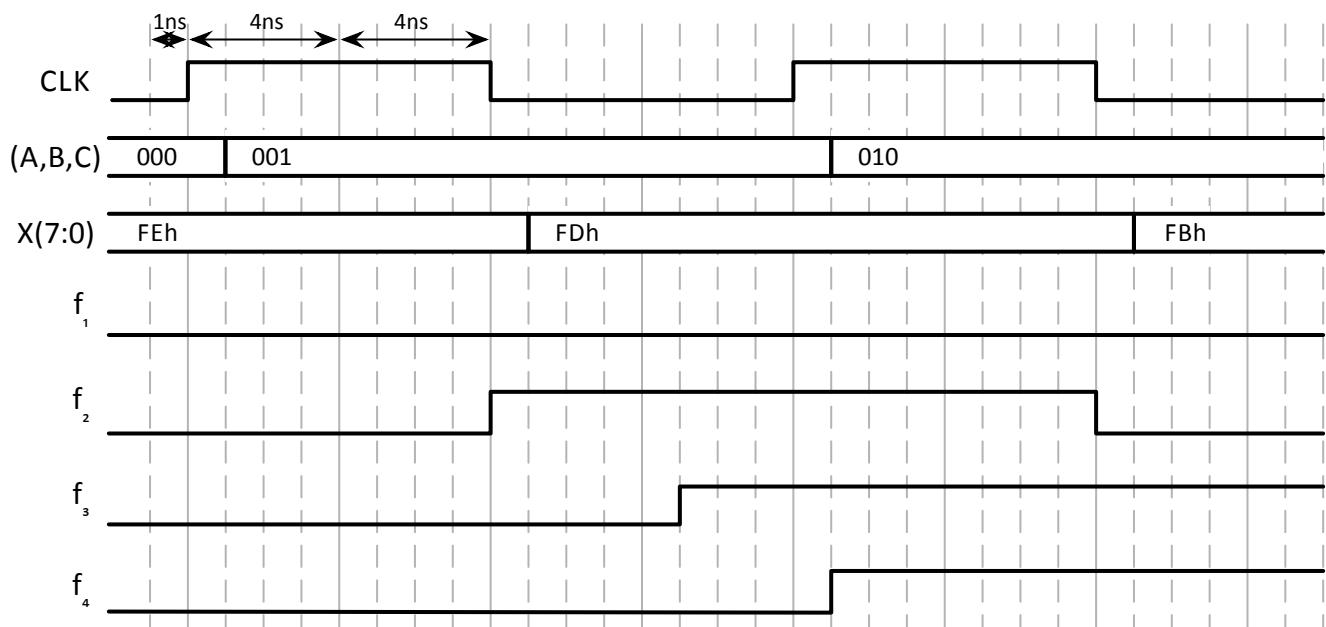
A	B	C	$f_1$	$f_2$	$f_3$	Operação JK	$f_4$
0	0	0	0	0	0	HOLD	0
0	0	1	0	1	1	TOGGLE	1
0	1	0	0	0	0	HOLD	1
0	1	1	0	1	1	TOGGLE	0
1	0	0	0	0	1	RESET	0
1	0	1	0	1	0	SET	1
1	1	0	1	1	1	TOGGLE	0
1	1	1	1	0	0	HOLD	0

5. Considere o circuito da figura, o qual é funcionalmente equivalente ao da pergunta anterior.



Componente	$t_p[\text{ns}]$	$t_{SU}[\text{ns}]$
FF	1	1
COMB1	4	-
COMB2	4	-
XOR	7	-
X/Y	8	-

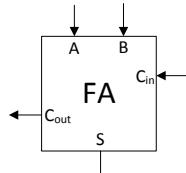
- a) Complete o diagrama temporal apresentado, considerando a caracterização temporal dos componentes indicada na tabela. .... [2,0 val.]



- b) Determine o período mínimo de relógio de forma a garantir a correta operação do circuito. Justifique. .... [1,0 val.]

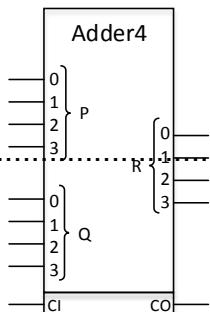
$$T_{\min} = t_p(\text{FF}) + t_{SU}(\text{FF}) + t_p(\text{X/Y}) + t_p(\text{COMB1}) + t_p(\text{FF}) + t_{SU}(\text{FF}) = 16\text{ns}$$

6. Considere um somador completo (*Full-Adder*) de 1 bit com entradas ( $A, B, C_{in}$ ) e saídas ( $S, C_{out}$ ). Assuma os tempos máximos de propagação indicados na tabela.

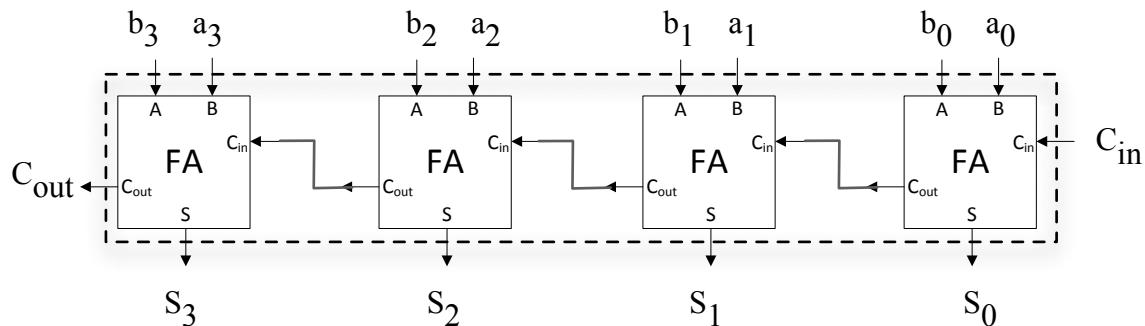


$t_{pMAX}$ [ns]	S	$C_{out}$
A	16	12
B	16	12
$C_{in}$	8	6

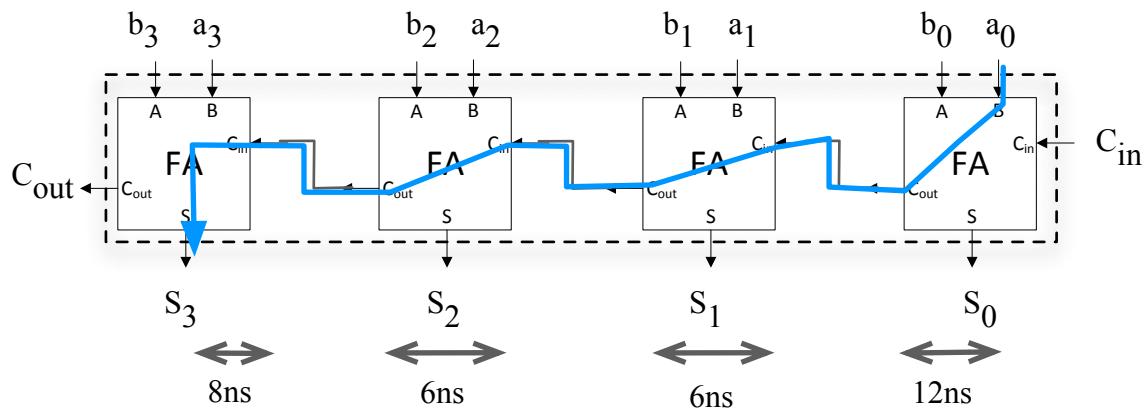
a) .....  
esenhe o circuito  
lógico de um  
somador binário



**Adder4** com entradas A e B de 4 bits e saída S, também de 4 bits. O somador deverá incluir também uma entrada de  $C_{in}$  e uma saída de  $C_{out}$ , de acordo com o símbolo da figura.[1,0 val.]



- b) Calcule o tempo máximo de propagação do somador **Adder4** concebido. Justifique com os cálculos que realizar..... [1,0 val.]



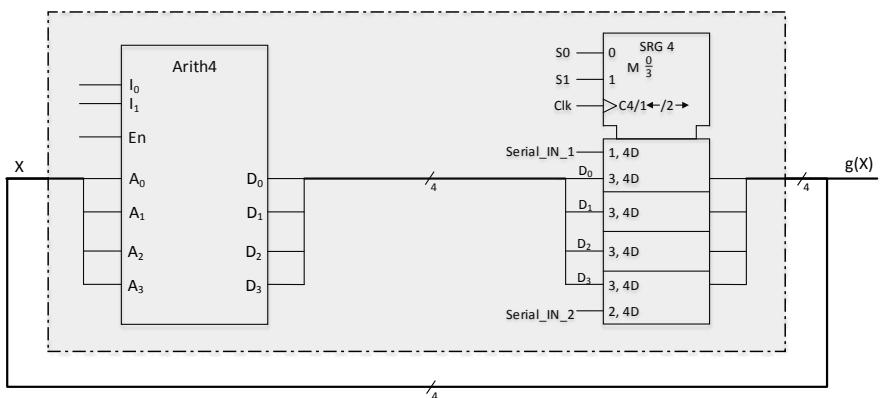
(Página deixada intencionalmente em branco.)

7. Considere a unidade aritmética **Arith4**, cujo funcionamento é dado pela seguinte tabela de verdade:

$I_1$	$I_0$	En	Operação
0	0	1	$D=A$
0	1	1	$D=A+1$
1	0	1	$D=A-1$
1	1	1	$D=1$
X	X	0	$D=0$

Utilizando esta unidade, em conjunto com um registo de deslocamento de 4 bits, pretende-se realizar uma ALU com uma única entrada X, de 4 bits, que implemente as seguintes operações  $g(X)$ , de acordo com as entradas de controlo  $K_2$ ,  $K_1$  e  $K_0$ :

$K_2$	$K_1$	$K_0$	Operação
0	0	0	$g(X)=X$
0	0	1	$g(X)=X+1$
0	1	0	$g(X)=X-1$
0	1	1	$g(X)=1$
1	0	0	$g(X)=X^2$
1	0	1	$g(X)=X \div 2$
1	1	0	$g(X)=0$
1	1	1	$g(X)=2$



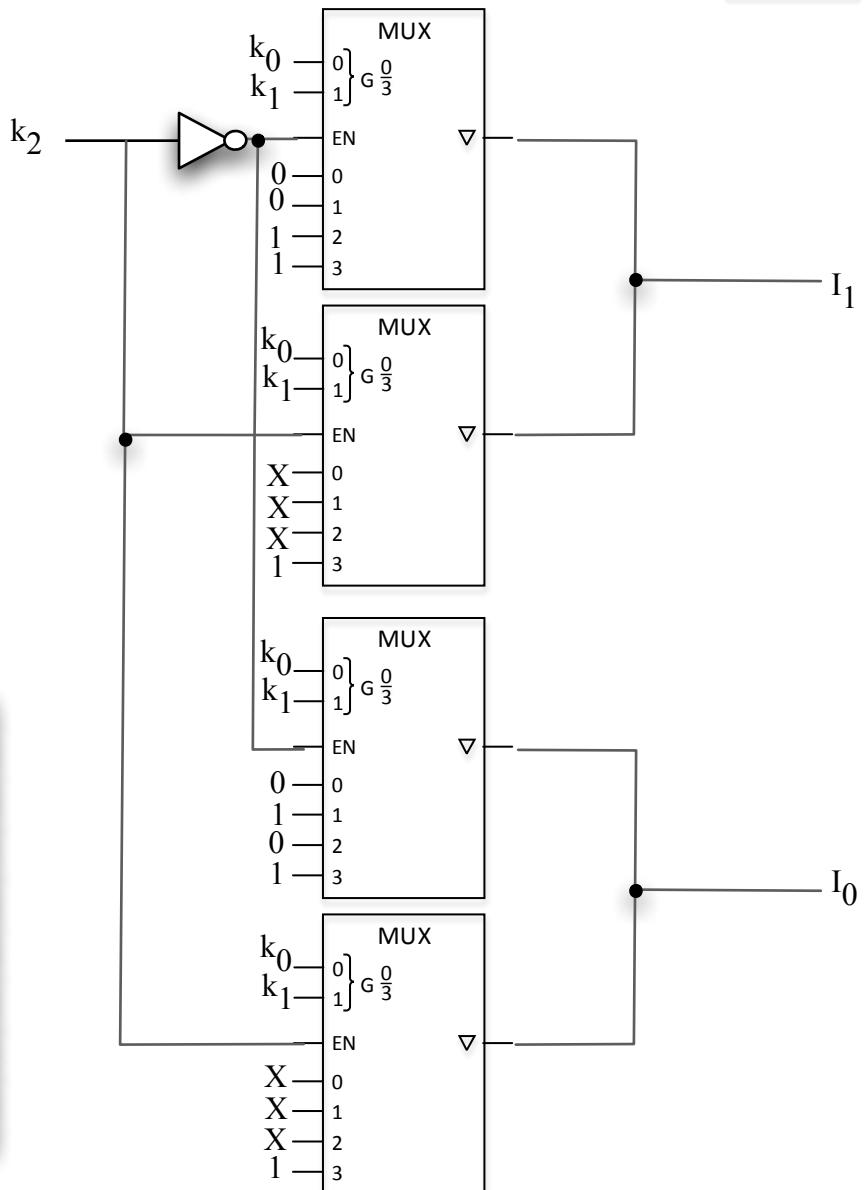
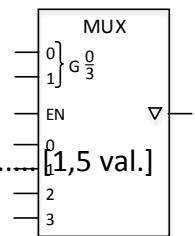
No caso considerado, o sinal X representa o valor calculado no ciclo de relógio anterior. Desprezam-se eventuais condições de *overflow/underflow*.

- a) Represente uma tabela de verdade, com entradas ( $K_2, K_1, K_0$ ), que defina o valor dos sinais de controlo da unidade Arith4 ( $I_1, I_0, En$ ) e do registo de deslocamento SRG4 ( $S_1, S_0$ ) de forma a garantir o correto funcionamento do circuito. ..... [2,0 val.]

$k_2$	$k_1$	$k_0$	$I_1$	$I_0$	En	$S_0$	$S_1$
0	0	0	0	0	1	1	1
0	0	1	0	1	1	1	1
0	1	0	1	0	1	1	1
0	1	1	1	1	1	1	1
1	0	0	X	X	X	0	1
1	0	1	X	X	X	1	0
1	1	0	X	X	0	1	1
1	1	1	1	1	1	0	1

- b) Projete o circuito lógico que implemente as funções  $(I_1, I_0)$  utilizando apenas os seguintes componentes:

- Multiplexers 4:1, com saídas tri-state;
- O mínimo de lógica adicional .....



$k_2$	$k_1$	$k_0$	$I_1$	$I_0$
0	0	0	0	0
0	0	1	0	1
0	1	0	1	0
0	1	1	1	1
1	0	0	X	X
1	0	1	X	X
1	1	0	X	X
1	1	1	1	1

- c) Indique os valores a que devem ser ligadas as entradas Serial\_IN\_1 e Serial\_IN\_2 do registo de deslocamento de modo a garantir a correta realização de operações aritméticas com sinal em complemento para dois. Justifique. .... [1,0 val.]

$Serial - IN - 2 = Q_3$  , para manter o bit de sinal.

$Serial - IN - 1 = "0"$