

Antes de iniciar a prova, tenha em atenção o seguinte:

- i. O enunciado da prova inclui 12 páginas.
- ii. O teste contempla as perguntas 5, 6, 7, 8 e 9 e tem a duração de 1h30m.
- iii. O exame contempla todas as perguntas e tem a duração de 2h30m.
- iv. Existem 4 variantes distintas da prova: A, B, C e D.
- v. A prova é sem consulta. Sobre a secretária apenas deve encontrar-se a sua identificação (cartão de estudante).
- vi. Identifique todas as folhas do enunciado com:
 - a) Nome;
 - b) Número de aluno;
 - c) Prova que pretende realizar: teste ou exame.
- vii. Recorde que logo após terminar a prova:
 - a) Todas as páginas serão desagafadas e separadas;
 - b) As páginas 1 a 6 serão destruídas, caso tenha manifestado a intenção de fazer o teste;
 - c) Folhas não identificadas não serão cotadas!!!
- viii. Resolva a prova no próprio enunciado. Para cada questão é fornecido um espaço próprio, dentro do qual deverá responder. A sua dimensão está ajustada ao tamanho expectável da resposta.
- ix. Excecionalmente, e caso realmente necessite, pode usar o espaço extra disponível das páginas em branco, colocadas ao longo da prova. Nesse caso, deve indicar junto ao enunciado da pergunta que a resposta à mesma se encontra na página que utilizou. Tenha presente o aviso descrito no ponto vii.b).
- x. Justifique adequadamente todas as respostas.
- xi. Responda à prova com calma. Se não sabe responder a uma pergunta, passe à seguinte e volte a ela no fim.

MUITO IMPORTANTE: indique, no rodapé de cada página, a prova que pretende realizar:

- **2º TESTE (Questões 5, 6, 7, 8 e 9) 1h30m**
- **EXAME (Questões 1 a 9) 2h30m**

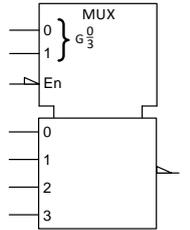
Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

EXAME

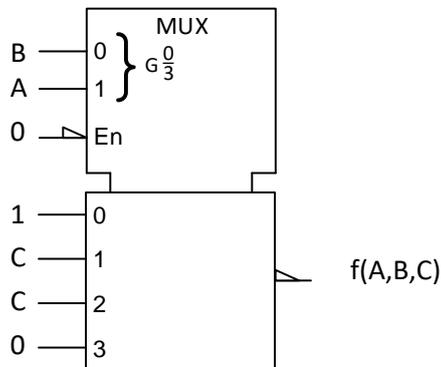
1. Considere a função lógica $f(A, B, C) = \overline{A \oplus (B \oplus C) \cdot (A \odot C)}$, em que a variável A é a de maior peso.

- a) Apresente a tabela de verdade correspondente às funções Booleanas: $(B \oplus C)$, $(A \odot C)$, $\overline{(B \oplus C) \cdot (A \odot C)}$ e $f(A, B, C)$[1,0 val.]
- b) Utilizando apenas um único multiplexer semelhante ao ilustrado ao lado e portas lógicas NOR de 2 entradas, projete e implemente a função lógica $f(A, B, C)$[1,5 val.]



A	B	C	$B \oplus C$	$A \odot C$	$\overline{(B \oplus C) \cdot (A \odot C)}$	$f(A, B, C)$
0	0	0	0	1	1	0
0	0	1	1	0	1	0
0	1	0	1	1	0	1
0	1	1	0	0	1	0
1	0	0	0	0	1	1
1	0	1	1	1	0	0
1	1	0	1	0	1	1
1	1	1	0	1	1	1

$\overline{f'(C)}$
1
C
C
0



Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

EXAME



2. Uma central de alarme suporta até 28 sensores, desencadeando um conjunto de alertas dependente do tipo de intrusão que for identificado: detetores de movimento devem fazer soar uma sirene exterior, enquanto que os sensores de porta/janela aberta devem despoletar o envio de uma chamada para a polícia. A ativação de cada detetor/sensor é recebida através de um código de 5-bits (A,B,C,D,E), entre 0 e 27. Para ativar a sirene exterior, pretende-se implementar uma função Booleana $f(A,B,C,D,E)$ que deverá tomar o nível lógico 1 sempre que for recebido um dos seguintes códigos, provenientes dos detetores de movimento: 0, 2, 5, 6, 7, 12, 13, 16, 18, 21, 23, 24, 25. Todos os restantes códigos deverão conduzir ao nível lógico 0. Considere que a saída deste circuito é irrelevante sempre que for recebido um código fora da gama permitida. A variável A é a de maior peso e a variável E é a de menor peso.
- Apresente, no espaço reservado em baixo, o mapa de Karnaugh correspondente a esta função..... [0,5 val.]
 - Identifique a expressão algébrica correspondente à forma mínima disjuntiva. Represente no mapa de Karnaugh os agrupamentos correspondentes aos implicantes usados na expressão. [1,0 val.]
 - Na solução por si identificada, qual o valor da função quando a entrada (A,B,C,D,E) toma o valor 31? Justifique. [0,5 val.]

AB \ CDE	000	001	011	010	110	111	101	100
00	1	0	0	1	1	1	1	0
01	0	0	0	0	0	0	1	1
11	1	1	0	0	X	X	X	X
10	1	0	0	1	0	1	1	0

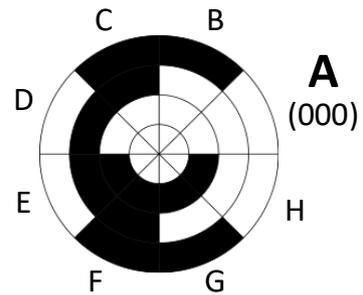
b) $F(EDCBA) = BC\bar{D} + \bar{B}CE + AB\bar{D} + \bar{B}\bar{C}\bar{E} + \bar{A}\bar{B}D\bar{E}$

c) $F(31) = 0$, pois o mintermo 31 não faz parte dos implicantes considerados na implementação de F.

Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

EXAME

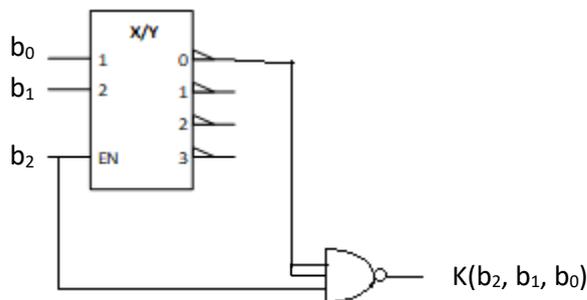
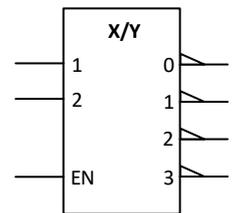
3. Para determinar o ângulo de rotação de um braço robot, utilizou-se um disco codificado em código Gray de 3-bits (b_2, b_1, b_0) fixo ao eixo de rotação do braço, assumindo que o bit menos significativo (X_0) corresponde à banda exterior do disco.



a) Para evitar que o braço toque num determinado obstáculo, pretende-se implementar uma função Booleana $k(b_2, b_1, b_0)$ que assinala as seguintes zonas permitidas para a movimentação do braço: H, A, B, C, D. Apresente a tabela de verdade do circuito, indicando o valor de $k(b_2, b_1, b_0)$ em função dos bits de entrada. [0,5 val.]

b) Projete um circuito combinatório que implemente a função $k(b_2, b_1, b_0)$. Utilize, obrigatoriamente, decodificadores semelhantes ao ilustrado ao lado e portas NAND de 3 entradas. [1,5 val.]

b_2	b_1	b_0	$k(b_2, b_1, b_0)$
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0



Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

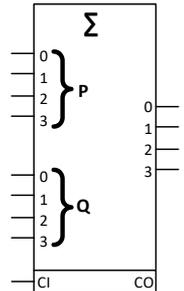
EXAME

4. Uma versão automatizada de uma máquina de produção de massa de pão permite o controlo automático da quantidade de água a adicionar à farinha de trigo. De acordo com as melhores práticas, a proporção ideal é dada por 37,5% do peso em água e 62,5% do peso em farinha. Como a quantidade de massa desejada pelo padeiro é variável (dependo do dia da semana), torna-se necessário calcular automaticamente a quantidade (peso) de água e de farinha que garante esta proporção: **agua=0,375*massa** ; **farinha=0,625*massa**. Todas as medidas de peso são obtidas com uma representação em complemento para 2, com 6 bits de resolução.

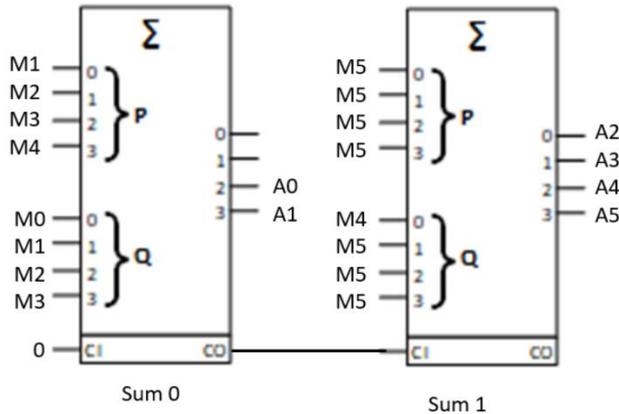
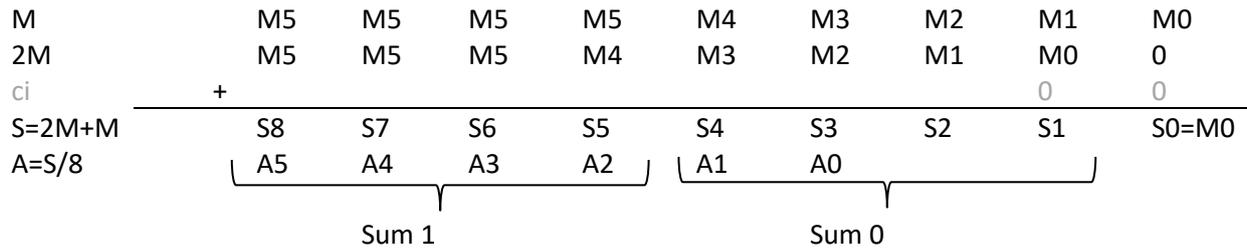


Considere que: $0,375 = \frac{3}{8}$; $0,625 = \frac{5}{8}$

a) Projete um circuito que implementa o cálculo da quantidade (peso) de **água** a partir do peso de massa desejado. Utilize, para o efeito, somadores de 4 bits conforme ilustrado na figura..... [1,5 val.]



$$A_{<5:0>} = (2M+M)/8$$

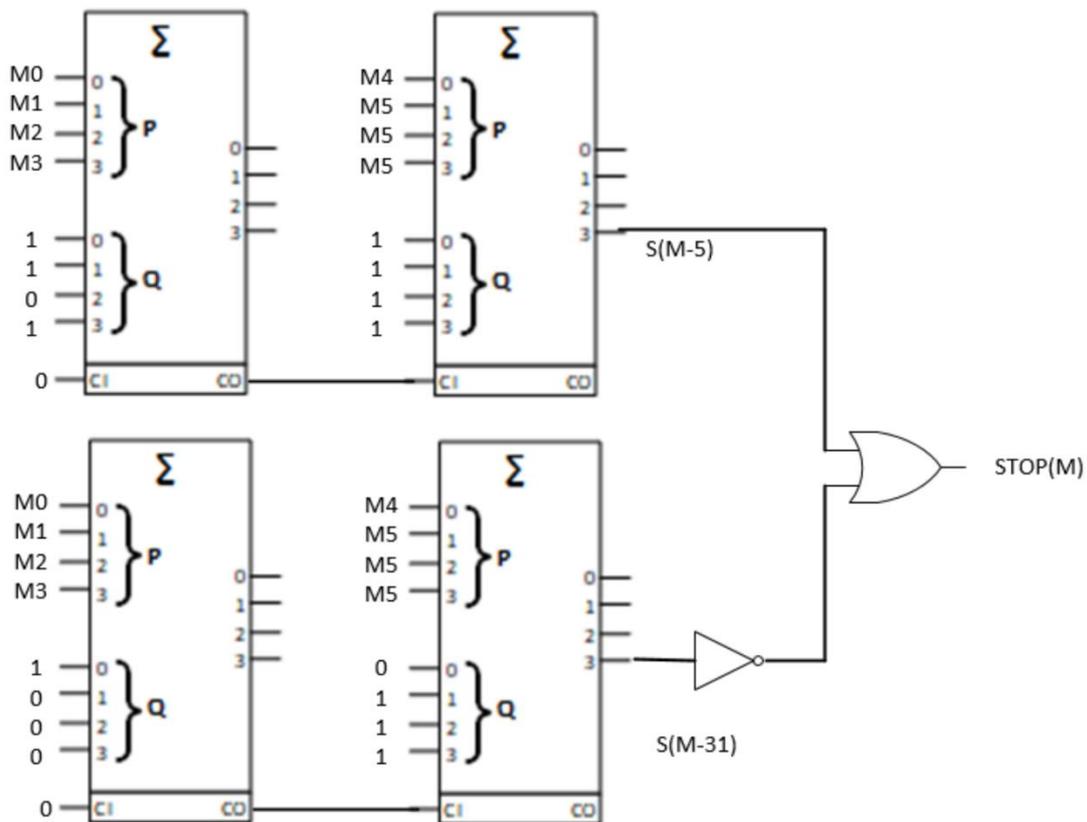


Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

b) O motor da amassadeira foi dimensionado para trabalhar com uma quantidade de massa máxima de cerca de 30 Kg. Por outro lado, para evitar o embalamento do motor, a mesma máquina não deve funcionar vazia, pelo que se impõe uma quantidade mínima de massa de 5 Kg. Por conseguinte, é necessário implementar um circuito de corte automático (STOP) caso o peso total de massa não esteja compreendido entre estes dois valores. Implemente um circuito que gera a saída binária STOP. Utilize, para o efeito, os mesmos somadores de 4 bits utilizados na alínea a) e o mínimo de lógica adicional. [2,0 val.]

$STOP(M) = (M < 5) + (M > 30)$, onde $(M < 5)$ é o sinal da operação $M + (-5)$ e $(M > 30)$ é o inverso do sinal da operação $M + (-31)$. Note que: $STOP(4) = 1$, $STOP(5) = 0$, $STOP(30) = 0$, $STOP(31) = 1$

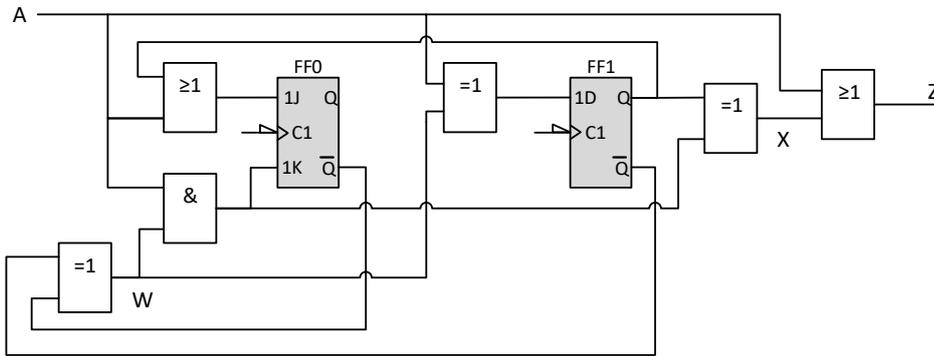
$-5 = 11111011_2$; $-31 = 11100001_2$



Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

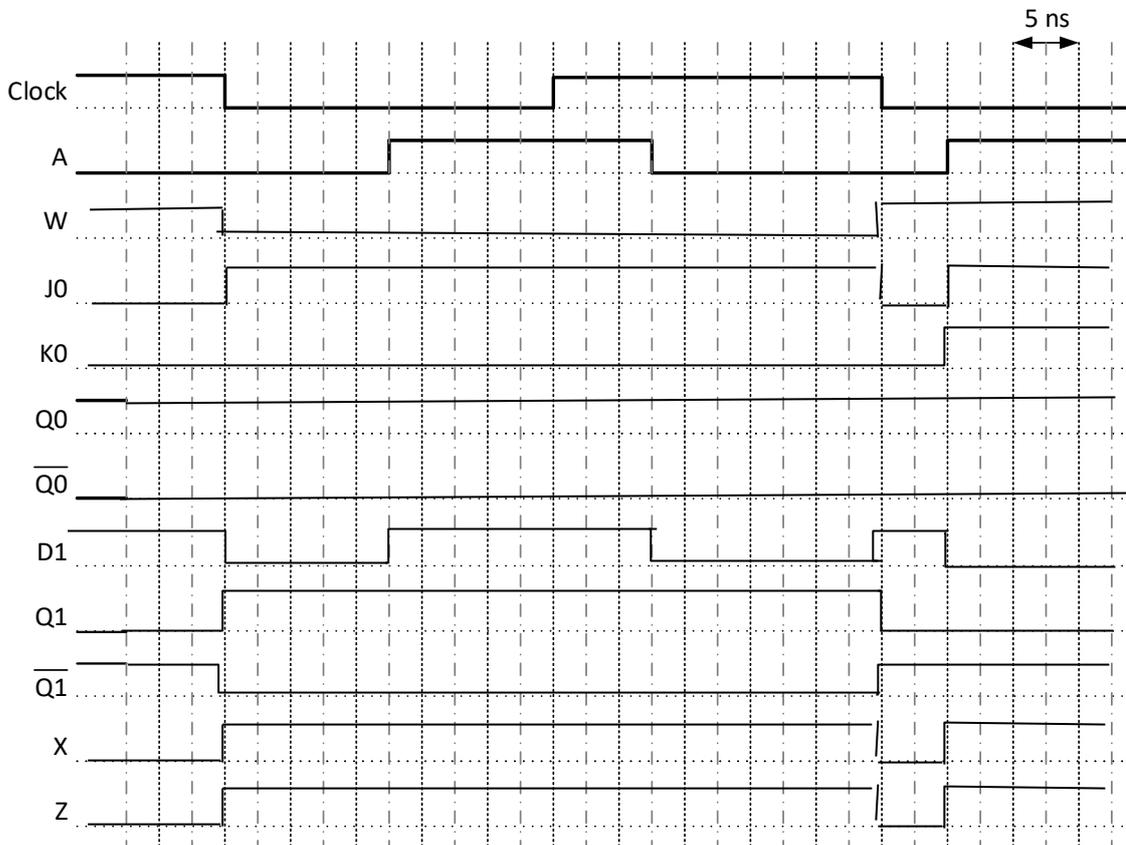
TESTE / EXAME

5. Considere o circuito sequencial da figura seguinte.



	t_p	t_{su}	t_H
FF_D	15ns	5ns	5ns
FF_JK	10ns	5ns	5ns
AND2	5ns		
OR2	5ns		
XOR2	7,5ns		

a) Esboce as formas de onda indicadas para o circuito da figura. Nesta alínea, não considere os tempos de propagação indicados na tabela, assumindo o valor zero para todos eles..... [1,0 val.]



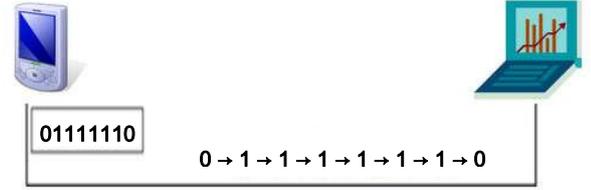
b) Indique, justificadamente, o valor do período mínimo do sinal de relógio para a qual o circuito funciona corretamente. Desenhe no logograma o caminho crítico que determina o período crítico. [1,0 val.]

$T_{min} = 35 \text{ ns}$

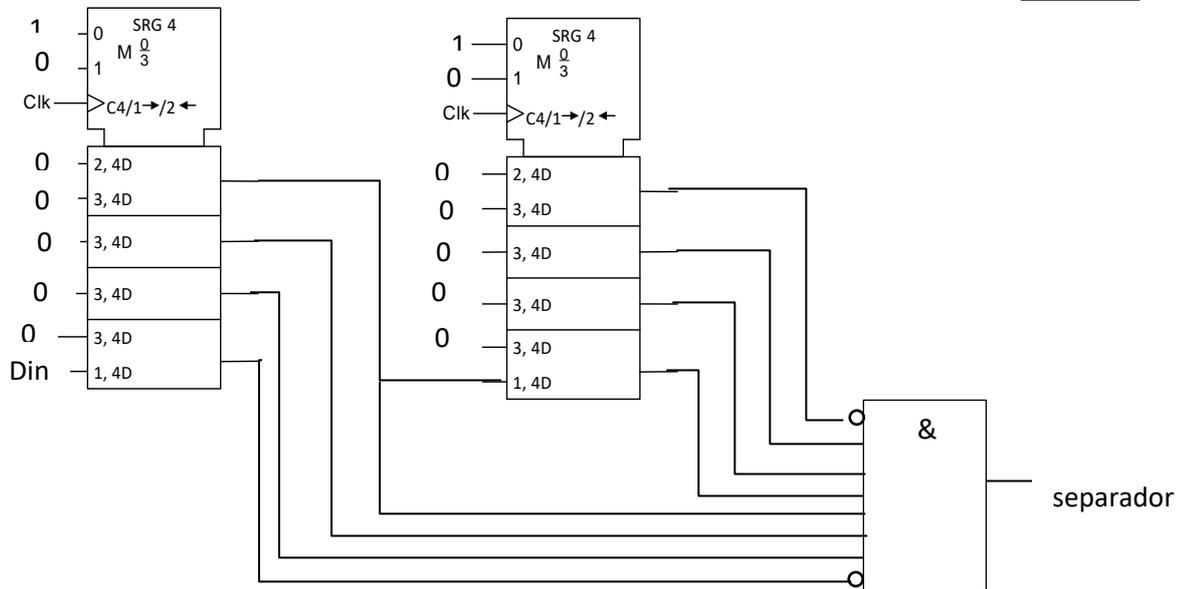
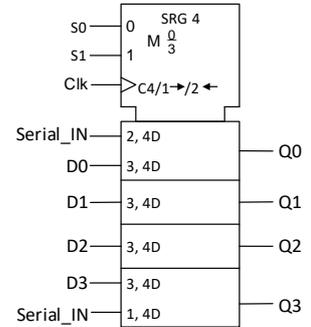
Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

TESTE / EXAME

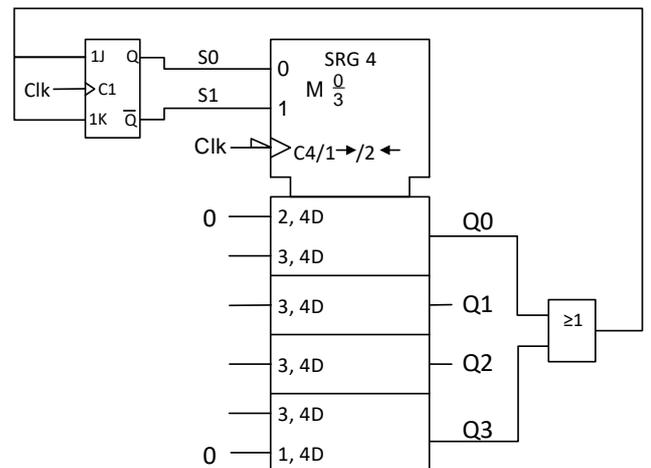
6. Considere uma linha de comunicação série, em que os bits dos dados transmitidos são enviados um de cada vez pela linha Din, em sincronia com o sinal de relógio. Para garantir a separação dos dados/ficheiros transmitidos, utiliza-se um determinado padrão “separador” (que não pode existir nos ficheiros enviados), constituído pelos seguintes 8-bits: 01111110 (1 zero, seguido por 6 uns e terminado com 1 zero).



a) Implemente um circuito que identifique a chegada deste padrão, ativando o sinal binário SEPARADOR logo após a chegada do último bit (zero) que constitui este padrão. Para o efeito, considere a utilização de registos de deslocamento de 4-bits (ver figura), bem como outra lógica adicional que seja necessária. [1,0 val.]



b) Considere o circuito apresentado na figura em baixo e admita que, a certa altura, as saídas do registo apresentam o seguinte valor: $(Q_3Q_2Q_1Q_0)=(0100)$, com $(S_1S_0)=(01)$. Determine o conjunto de valores da saída $(Q_3Q_2Q_1Q_0)$ durante os próximos 10 ciclos de relógio. Justifique sumariamente (uma linha de texto). . [1,0 val.]



Ciclo	$Q_3Q_2Q_1Q_0$	Ciclo	$Q_3Q_2Q_1Q_0$
1	0100	6	1000
2	0010	7	0100
3	0001	8	0010
4	0010	9	0001
5	0100	10	0010

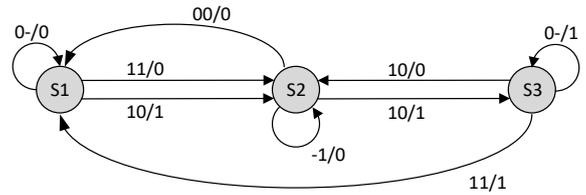
Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

TESTE / EXAME

7. Considere o seguinte diagrama de estados de um circuito sequencial síncrono, caracterizado por duas entradas (X,Y) e uma saída (Z):

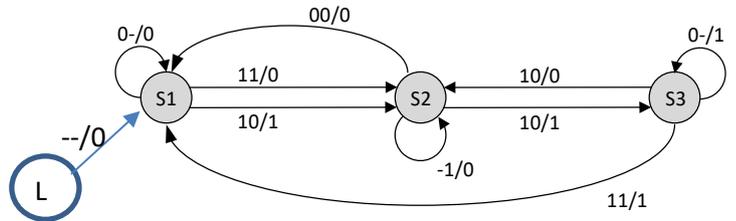
Codificação dos Estados (Q ₁ Q ₀)	
S1	01
S2	10
S3	11

← Estado inicial



- Complete o diagrama de estados de modo a garantir a inexistência de situações de *lock-out*. Assuma que a saída Z toma o valor lógico zero. [0,5 val.]
- Apresente a tabela de transição de estados do diagrama alterado. Considere a codificação de estados indicada na tabela. [0,5 val.]
- Sintetize as funções lógicas mínimas correspondentes às entradas dos flip-flops e à saída do circuito. Considere a utilização de flip-flops do tipo D. [1,0 val.]
-

EA	Q ₁	Q ₀	X	Y	ES	D ₁	D ₀	Z
L	0	0	0	0	S1	0	1	0
			0	1	S1	0	1	0
			1	0	S1	0	1	0
			1	1	S1	0	1	0
S1	0	1	0	0	S1	0	1	0
			0	1	S1	0	1	0
			1	0	S2	1	0	1
			1	1	S2	1	0	0
S2	1	0	0	0	S1	0	1	0
			0	1	S2	1	0	0
			1	0	S3	1	1	1
			1	1	S2	1	0	0
S3	1	1	0	0	S3	1	1	1
			0	1	S3	1	1	1
			1	0	S2	1	0	0
			1	1	S1	0	1	1



$$D_1 = (\overline{Q_1} \cdot Q_0 \cdot X) + (Q_1 \cdot Q_0 \cdot \overline{X}) + (Q_1 \cdot \overline{Q_0} \cdot Y) + (Q_1 \cdot X \cdot \overline{Y})$$

$$D_0 = (Q_1 + \overline{Q_0} + \overline{X}) \cdot (\overline{Q_0} + \overline{X} + Y) \cdot (\overline{Q_1} + Q_0 + \overline{Y})$$

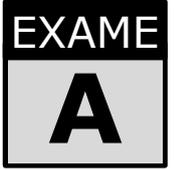
$$Z = (Q_1 \cdot Q_0 \cdot \overline{X}) + (Q_1 \cdot Q_0 \cdot Y) + (\overline{Q_1} \cdot Q_0 \cdot X \cdot \overline{Y}) + (Q_1 \cdot \overline{Q_0} \cdot X \cdot \overline{Y})$$

Q ₁ Q ₀ \ XY		D ₁				D ₀				Z			
		00	01	11	10	00	01	11	10	00	01	11	10
00	00	0	0	0	0	1	1	1	1	0	0	0	0
	01	0	0	1	1	1	1	0	0	0	0	0	1
	11	1	1	0	1	1	1	1	0	1	1	1	0
	10	0	1	1	1	1	0	0	1	0	0	0	1

Aluno:

Nº

Prova: Teste
 Exame



(Página deixada intencionalmente em branco.)

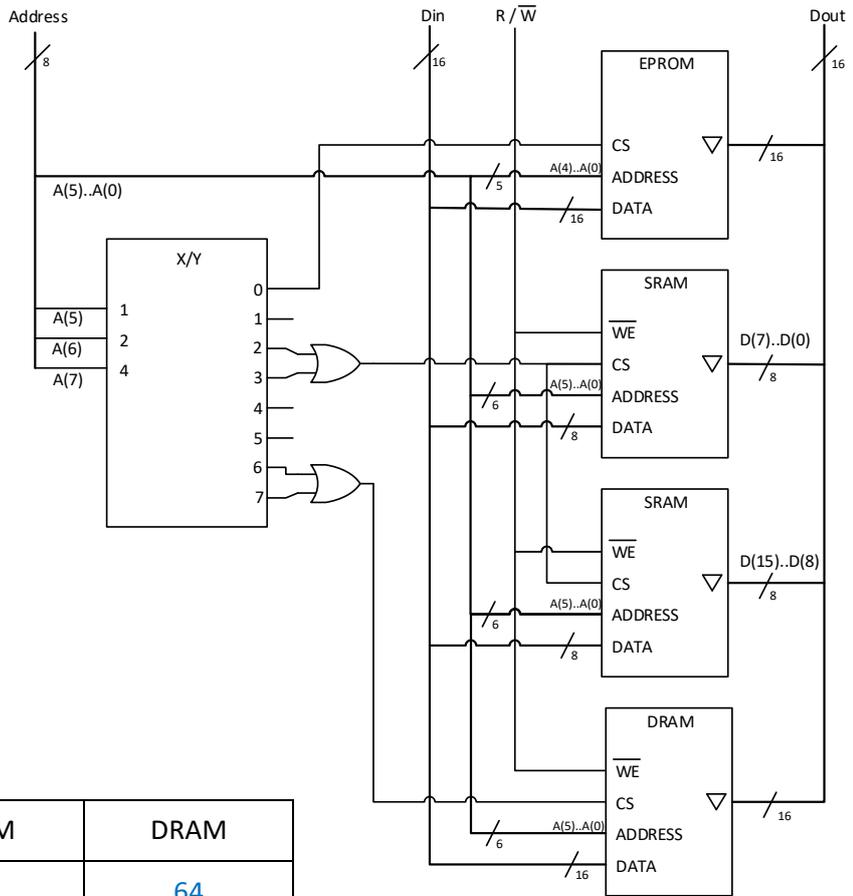
Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

TESTE / EXAME

8. Considere o circuito da figura e admita que inicialmente o conteúdo das memórias é o seguinte:

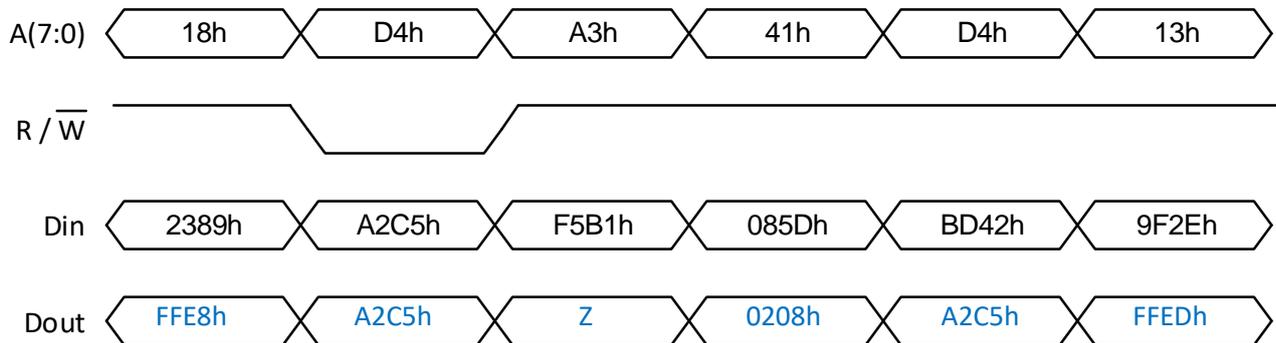
- O endereço i da EPROM guarda o valor simétrico de i , ou seja, $-i$ (estendido a 16-bits);
- O endereço i da SRAM foi inicializado com o valor positivo: $i \times 8$ (estendido a 16-bits);
- Todos os endereços da DRAM foram inicializados com o valor FFFFh.

a) Indique a capacidade (número de endereços) do espaço de armazenamento em EPROM, SRAM e DRAM, bem como o respetivo endereço inicial e final, de acordo com o circuito apresentado na figura.[1,0 val.]
NOTA: represente os endereços em hexadecimal.



	EPROM	SRAM	DRAM
Capacidade	32	64	64
End. Inicial	00000000=00h	01000000=40h	11000000=C0h
End. Final	00011111=1Fh	01111111=7Fh	11111111=FFh

b) Complete o seguinte diagrama temporal, indicando o valor à saída do barramento Dout..... [1,0 val.]



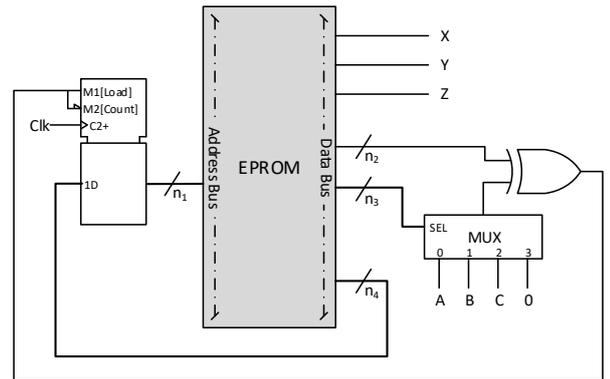
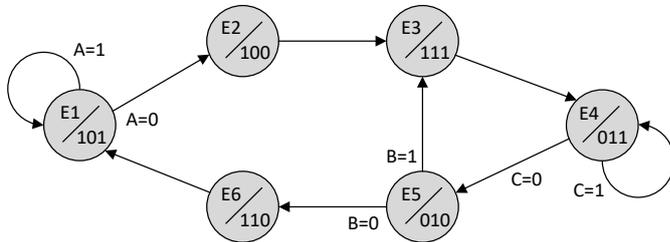
Notas:

- Assinale com o símbolo 'Z' sempre que o barramento se encontrar em alta impedância.
- Assuma que a escrita é transparente, i.e., sempre que escrever um valor V num endereço A, a saída Dout toma imediatamente o valor V.

Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---

TESTE / EXAME

9. Considere o seguinte diagrama de estados de um circuito sequencial síncrono, caracterizado por três entradas (A,B,C) e três saídas (X, Y, Z):



Pretende-se implementar este circuito através de uma máquina de estados micro-programada, constituída por uma EPROM e um contador síncrono. Os estados E1 a E6 foram codificados em binário natural (E3 = estado 3).

a) Determine o conteúdo da fração da EPROM que permite implementar todas as transições do diagrama de estados que saem dos estados E3, E4 e E5. Pode utilizar o símbolo X para assinalar situações de “Don’t Care”. Não se esqueça de identificar os diversos campos, bem como os endereços correspondentes a essas posições de memória. Assuma que o sinal X foi colocado no bit menos significativo do barramento de dados.
..... [1,5 val.]

n1(2)	n1(1)	n1(0)	n4(2)	n4(1)	n4(0)	n3(1)	n3(0)	n2	Z	Y	X
0	1	1	X	X	X	1	1	0	1	1	1
1	0	0	1	0	0	1	0	0	1	1	0
1	0	1	0	1	1	0	1	0	0	1	0

b) Determine a dimensão mínima da EPROM (i.e., sem aproximar a potências inteiras de 2, apresentando simplesmente o nº endereços e a largura da palavra)..... [0,5 val.]

6 endereços preenchidos, com 9 bits em cada endereço

Aluno:	Nº	Prova: <input type="checkbox"/> Teste <input type="checkbox"/> Exame
--------	----	---