

Antes de iniciar a prova, tenha em atenção o seguinte:

- i. A prova contempla 9 perguntas, distribuídas por 12 páginas, e tem a duração de 2h30m.
- ii. Existem 4 variantes distintas da prova: A, B, C e D.
- iii. A prova é sem consulta. Sobre a secretária apenas deve encontrar-se a sua identificação (cartão de estudante). NÃO PODE UTILIZAR CALCULADORA.
- iv. Identifique todas as folhas do enunciado com o seu nome e número mecanográfico. Recorde que logo após terminar a prova todas as páginas serão desagafadas e separadas. Folhas não identificadas não serão cotadas!!!
- v. Resolva a prova no próprio enunciado. Para cada questão é fornecido um espaço próprio, dentro do qual deverá responder. A sua dimensão está ajustada ao tamanho expectável da resposta.
- vi. Excepcionalmente, e caso realmente necessite, pode usar o espaço extra disponível das páginas em branco, colocadas ao longo da prova. Nesse caso, deve indicar junto ao enunciado da pergunta que a resposta à mesma se encontra na página que utilizou.
- vii. Justifique adequadamente todas as respostas.
- viii. Responda à prova com calma. Se não sabe responder a uma pergunta, passe à seguinte e volte a ela no fim.

1. Considere o seguinte número positivo X representado na base 8: $X = 152_8$.

- a) Qual o número correspondente na base 10? [1,0 val.]
- b) Represente o simétrico deste número (-X) na base 2 em notação de complemento para 2 (8 bits). [0,5 val.]
- c) Represente o número (-X) em hexadecimal. [0,5 val.]

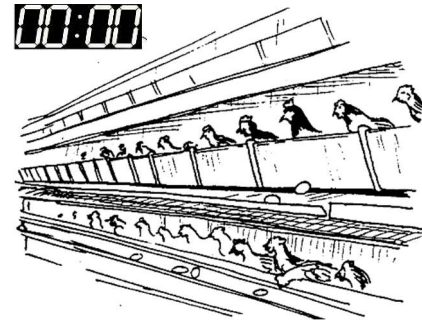
a) $X = 1 * 8^2 + 5 * 8^1 + 2 * 8^0 = 64 + 40 + 2 = 106$

b) $X = 152_8 = 001101010_2 = 01101010_2$ (8 bits)

$-X = \text{NOT}(X) + 1 = 10010101 + 1 = 10010110_2$

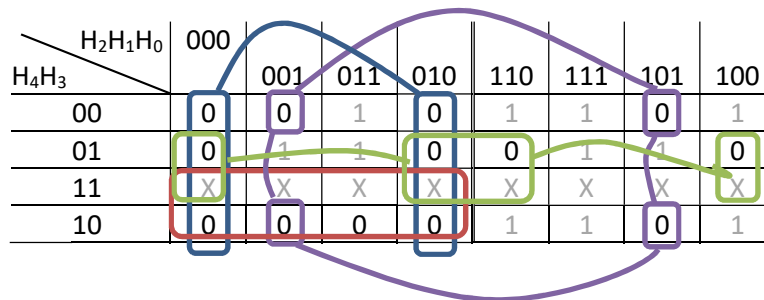
c) $-X = 96_{16}$

2. De modo a otimizar a produção de ovos, o proprietário de um aviário pretende implementar um sistema automático de climatização. Para atingir este objetivo, a ventilação deverá ser ligada/desligada a determinadas horas do dia, dependendo da época do ano (Inverno/Verão), conforme ilustrado na tabela seguinte, em que as quadrículas pretas assinalam os períodos em que o aparelho deve estar desligado. Para o efeito, o sistema foi ligado a um relógio digital que dispõe de uma saída de 5 bits ($H = H_4, H_3, H_2, H_1, H_0$) com a indicação da hora atual.



HORA	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23
Inverno																								
Verão																								

- Apresente, no espaço reservado em baixo, o mapa de Karnaugh da função $f(H)$ que controla o sistema de ventilação do aviário no período de Verão. Assuma que $f(H)=0$ representa o estado desligado e que o valor da função é irrelevante para valores não permitidos nesta escala temporal..... [1,0 val.]
- Identifique a expressão algébrica correspondente à forma mínima conjuntiva desta função. Justifique, representando no mapa os agrupamentos correspondentes aos implicados da expressão..... [1,0 val.]
- Na solução identificada na alínea anterior, qual o valor da função $f(H)$ caso o relógio retorne (indevidamente) o código 26? Justifique. [0,5 val.]



$$F(H_4H_3H_2H_1H_0) = (\overline{H_3} + H_0)(H_2 + H_0)(\overline{H_4} + H_2)(H_3 + H_1 + \overline{H_0})$$

Na solução mínima conjuntiva identificada, $f(26_{10}) = 0$, pois o Maxtermo 26 está agrupado no implicado $(\overline{H_3} + H_0)$.

Aluno:	Nº
--------	----

3. Considere a função lógica $f(A, B, C) = \overline{(A \oplus C)} \cdot \overline{B} \cdot (A \odot C)$, em que a variável A é a de maior peso.

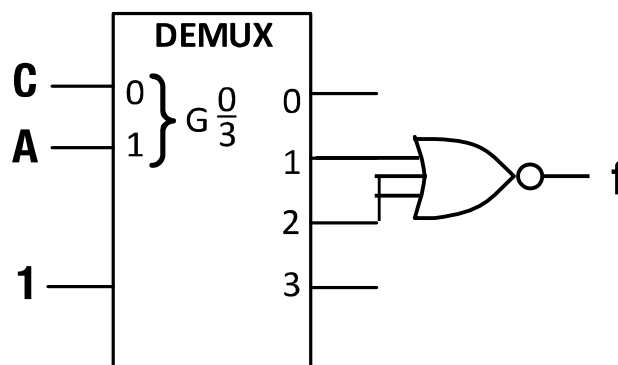
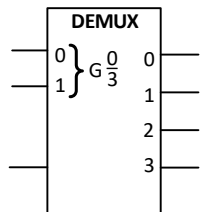
a) Apresente, na quadrícula, a tabela de verdade correspondente aos termos: $A \oplus C$, $\overline{(A \oplus C)} \cdot \overline{B}$, $A \odot C$ e $f(A, B, C)$ [1,0 val.]

A	B	C	$A \oplus C$	$\overline{(A \oplus C)} \cdot \overline{B}$	$A \odot C$	$f(A, B, C)$
0	0	0	0	1	1	1
0	0	1	1	1	0	0
0	1	0	0	1	1	1
0	1	1	1	0	0	0
1	0	0	1	1	0	0
1	0	1	0	1	1	1
1	1	0	1	0	0	0
1	1	1	0	1	1	1

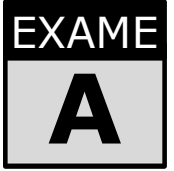
b) Utilizando apenas demultiplexers semelhantes ao ilustrado ao lado e portas lógicas NOR de 3 entradas (não pode usar portas inversoras), projete e implemente a função lógica definida na alínea anterior. [1,0 val.]

A	C	$A \odot C$	
0	0	1	M_0
0	1	0	M_1
1	0	0	M_2
1	1	1	M_3

$$f(A, B, C) = A \odot C = M_1 M_2 = \overline{M_1} \overline{M_2} = \overline{m_1 + m_2}$$



Aluno:	Nº
--------	----



(Página deixada intencionalmente em branco.)

Aluno:

Nº

Pág. 4

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

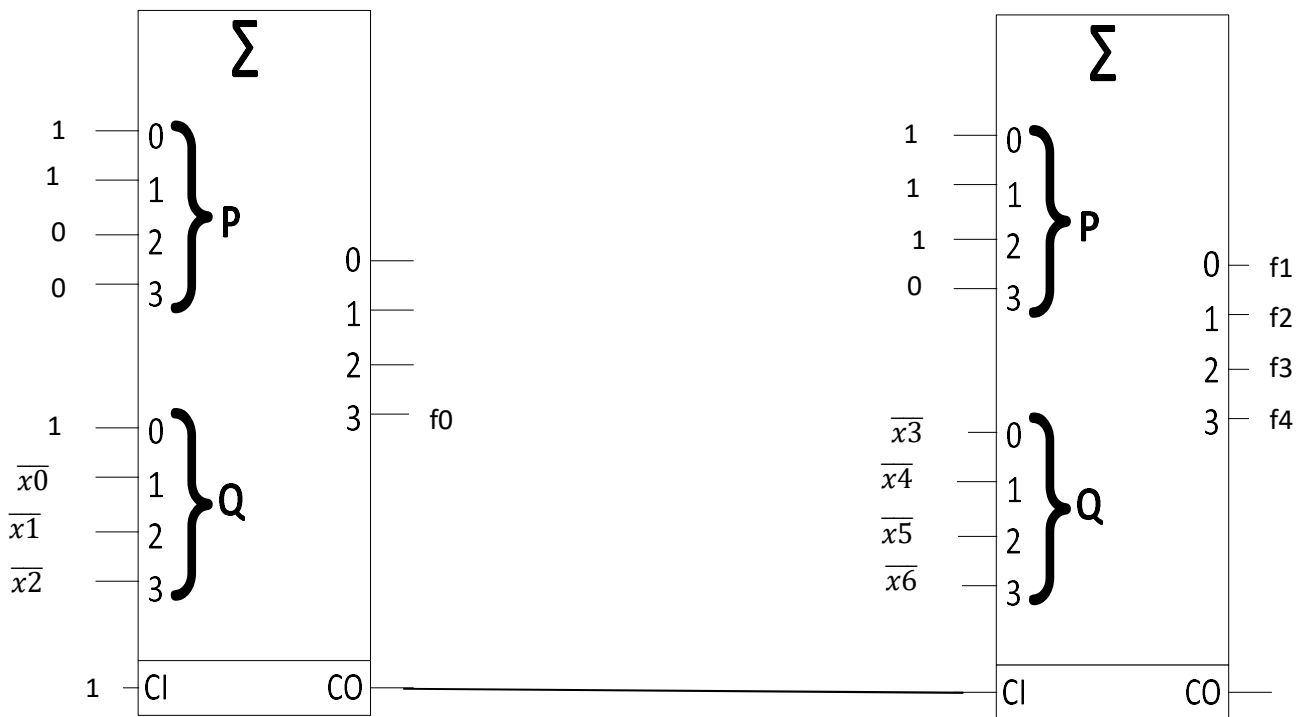
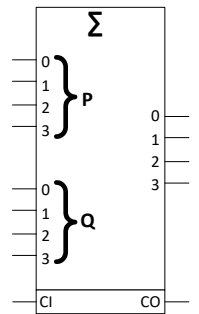
4. Pretende-se implementar uma unidade aritmética com saída de **8-bits** que realiza a seguinte operação:

$$f(x) = \left\lfloor \frac{115 - 2x}{8} \right\rfloor$$

A entrada $x = x(6:0)$, com **7-bits** de resolução, representa um valor compreendido no intervalo $[-50, +50]$. O operador $\lfloor n \rfloor$ retorna o maior número inteiro não superior a n .

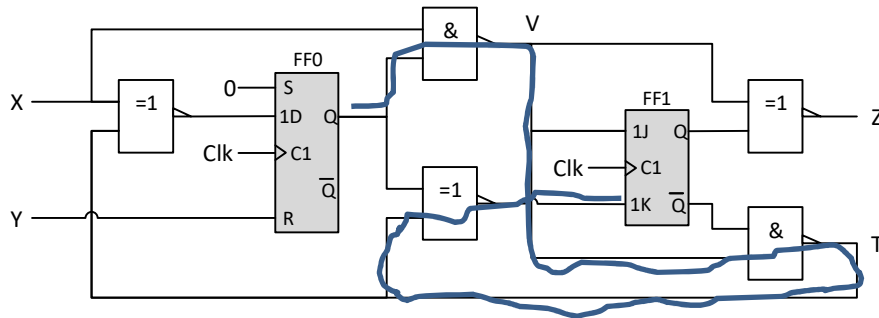
Exemplo: $f(-19) = \left\lfloor \frac{115 - 2 \times (-19)}{8} \right\rfloor = \left\lfloor \frac{153}{8} \right\rfloor = \lfloor 19,125 \rfloor = 19$

Desenhe o diagrama lógico do circuito utilizando dois somadores semelhantes ao ilustrado, interligados com o mínimo de logica discreta adicional. Não se esqueça de indicar a dimensão (nº de linhas) de todos os barramentos que considerar. [1,5 val.]



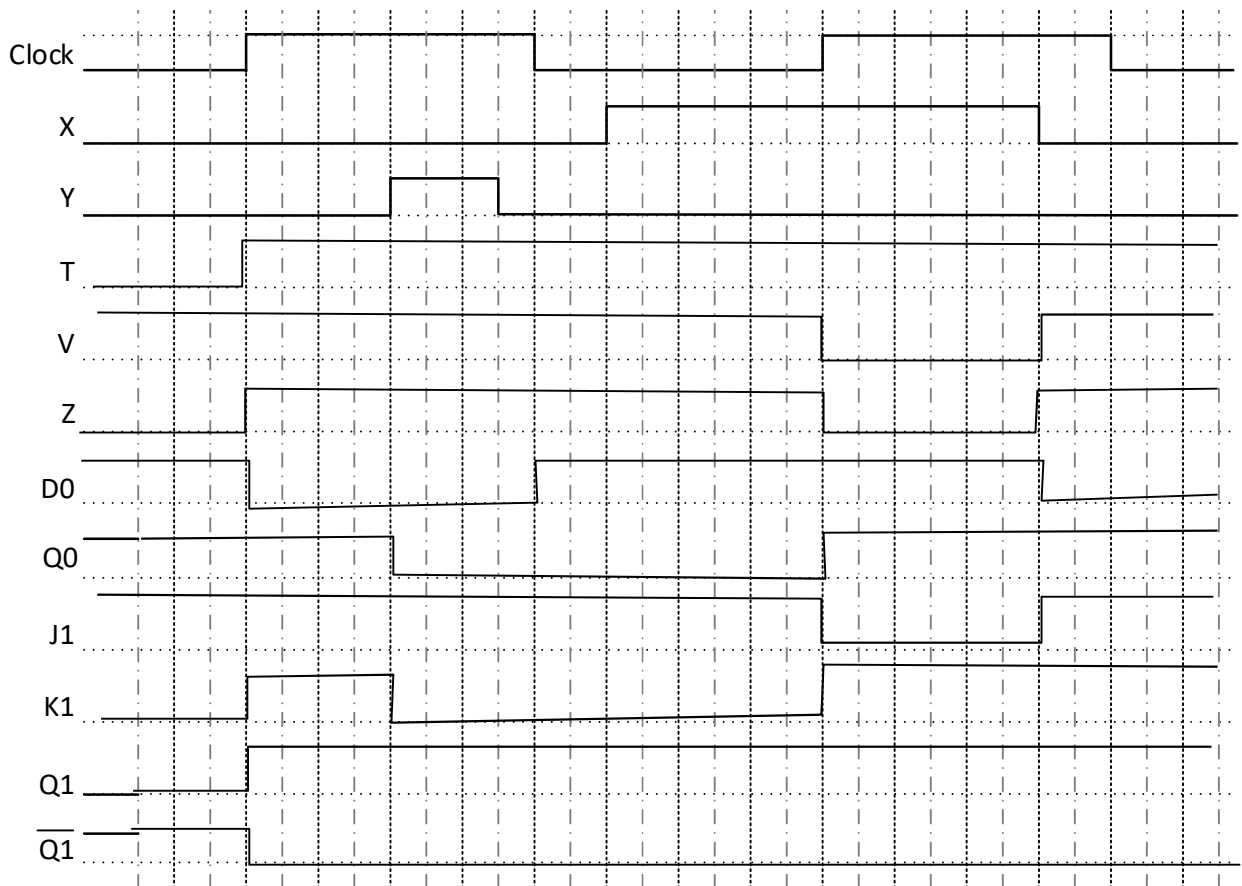
$$f7 = f6 = f5 = 0$$

5. Considere o seguinte logigrama, correspondente a uma máquina de estados com entradas X e Y e saída Z.



	t_p (ns)	t_{su} (ns)
FF D	10	5
FF JK	12,5	7,5
XNOR	10	-
NAND	7,5	-

a) Complete o seguinte diagrama temporal, desprezando os tempos de propagação e setup. [1,5 val.]



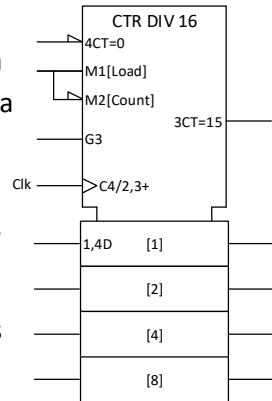
b) Indique, justificadamente, o valor do período mínimo do sinal de relógio para a qual o circuito funciona corretamente. Desenhe no logigrama o caminho crítico que determina o período crítico. [1,0 val.]

$$T_{min} = t_p(FFD) + T_p(nand) + t_p(nand) + t_p(xnor) + t_{su}(FFJK) = 42,5 \text{ ns}$$

Aluno:	Nº
--------	----

6. Considere o componente representado na figura ao lado.

- Utilizando uma ou mais unidades deste componente (e outra lógica combinatória discreta que julgue necessário), projete um circuito com uma saída de 8-bits que produza a sequência de todos os números pares entre -10 e +18 (ou seja, deverá repetir continuamente a sequência: -10, -8, -6, ..., +16, +18, -10, -8, -6, ...). [1,0 val.]
- Pretende-se que sejam realizadas 100 contagens completas desta sequência por segundo. Indique o valor da frequência do sinal de relógio que deverá ser utilizado. [0,5 val.]



Sugestão: comece por preencher a tabela com a contagem desejada e observe o padrão dos bits menos significativos.

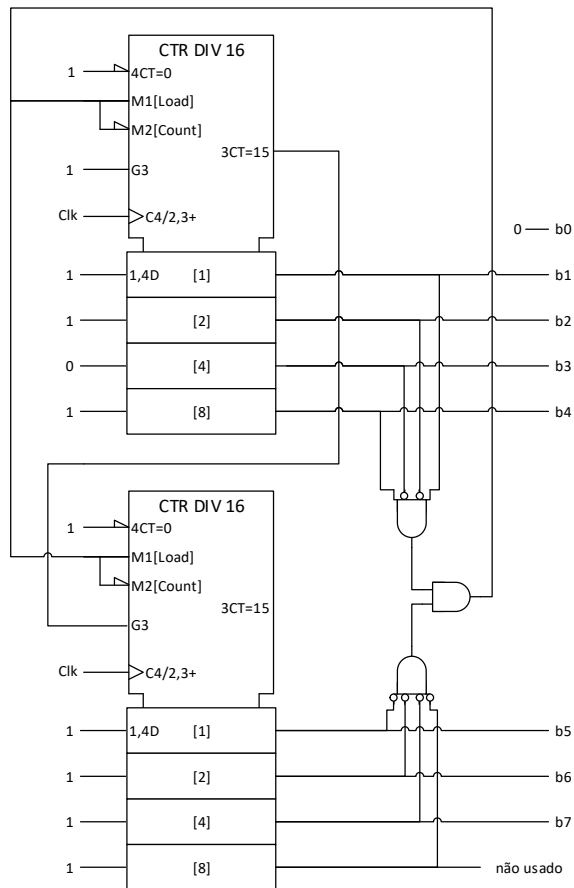
Valor	Binário
-10	1 1111 0110
-8	1 1111 1000
-6	1 1111 1010
-4	1 1111 1100
-2	1 1111 1110
0	0 0000 0000
+2	0 0000 0010
+4	0 0000 0100
+6	0 0000 0110
+8	0 0000 1000
+10	0 0000 1010
+12	0 0000 1100
+14	0 0000 1110
+16	0 0001 0000
+18	0 0001 0010

Observações:

- O bit menos significativo (**vermelho**) é sempre igual a zero
- Se ignorarmos o bit menos significativo (**vermelho**), e estendermos a representação com mais um bit à esquerda (extensão do bit de sinal – a **verde**), ficamos com uma contagem de 8-bits entre 251 (11111011) → 0 (00000000) → 9 (00001001)

Implementação:

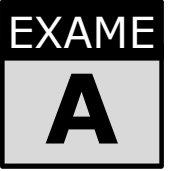
- Usar contador de 8-bits (por associação de dois contadores de 4-bits)
- Ativação do carregamento paralelo sempre que atingir o valor (00001001), carregando nesse instante o valor (11111011).



Contagem de 100 sequências completas por segundo. Cada sequência tem 15 valores.

Total = 100 x 15 = 1500 valores por segundo → f = 1500 Hz

Aluno:	Nº
--------	----



(Página deixada intencionalmente em branco.)

Aluno:

Nº

Pág. 8

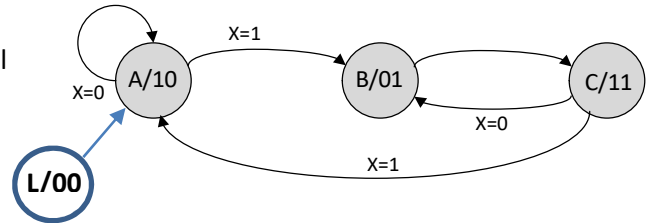
A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

7. Considere o seguinte diagrama de estados de um circuito sequencial síncrono, caracterizado por uma entrada (X) e duas saídas (P1,P0). A codificação dos estados é dada na seguinte tabela:

Codificação dos Estados (Q₁ Q₀)

A	10
B	11
C	01

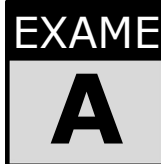
← Estado inicial



- Complete o diagrama de estados de modo a garantir a inexistência de situações de lock-out. Assuma que as saídas (P1,P0) tomam o valor lógico zero. [0,5 val.]
- Apresente a tabela de transição de estados do diagrama alterado. Considere a codificação de estados indicada na tabela. [1,0 val.]
- Sintetize as funções lógicas mínimas correspondentes às entradas dos flip-flops e às saídas do circuito. Considere a utilização de flip-flops do tipo JK. [1,5 val.]

EA	Q1	Q0	X	ES	Q1 ⁺	Q0 ⁺	P1	P0	J1	K1	J0	K0
L	0	0	0	A	1	0	0	0	1	X	0	X
	0	0	1	A	1	0	0	0	1	X	0	X
C	0	1	0	B	1	1	1	1	1	X	X	0
	0	1	1	A	1	0	1	1	1	X	X	1
A	1	0	0	A	1	0	1	0	X	0	0	X
	1	0	1	B	1	1	1	0	X	0	1	X
B	1	1	0	C	0	1	0	1	X	1	X	0
	1	1	1	C	0	1	0	1	X	1	X	0

Q ₁ \ Q ₀ X	J ₁				K ₁				J ₀				K ₀				P ₁				P ₀			
	00	01	11	10	00	01	11	10	00	01	11	10	00	01	11	10	00	01	11	10	00	01	11	10
0	1	1	1	1	X	X	X	X	0	0	X	X	X	X	1	0	0	0	1	1	0	0	1	1
1	X	X	X	X	0	0	1	1	0	1	X	X	X	X	0	0	1	1	0	0	0	0	1	1
	$J_1 = 1$				$K_1 = Q_0$				$J_0 = Q_1 X$				$K_0 = \overline{Q_1} X$				$P_1 = \overline{Q_1} Q_0 + Q_1 \overline{Q_0} = Q_1 \oplus Q_0$				$P_0 = J_1 = Q_0$			



(Página deixada intencionalmente em branco.)

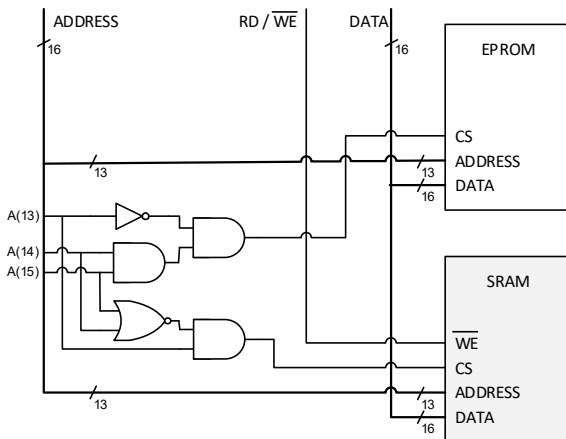
Aluno:

Nº

Pág. 10

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

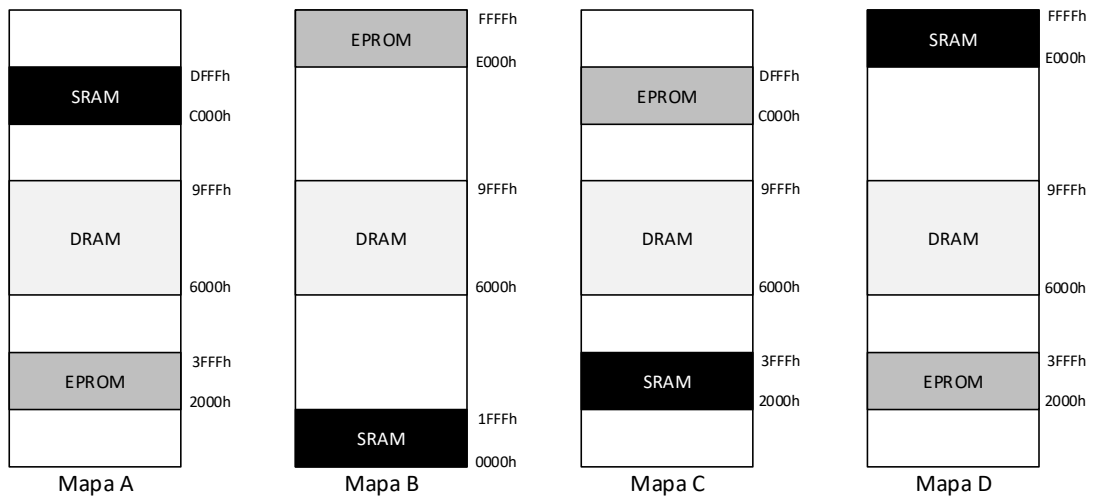
8. Considere o seguinte circuito referente a um plano de memória com uma EPROM e uma SRAM.



NOTAS:

- Assuma que os portos DATA de todas as memórias são tri-state;
- Assuma que o porto DATA da memória SRAM é bidirecional.

a) Indique qual dos seguintes mapas de memória (A, B, C, D) corresponde ao circuito apresentado ... [1,0 val.]



RESPOSTA: C .

b) Pretende-se ligar uma memória **DRAM** correspondente à zona assinalada no mapa de memória (ver acima). Indique a capacidade (número de endereços) desta memória. Justifique. [0,5 val.]

Capacidade = $2^{14} = 16k$

c) Desenhe o circuito de decodificação que deve ser ligado à entrada CS da **DRAM**. Justifique. [1,0 val.]

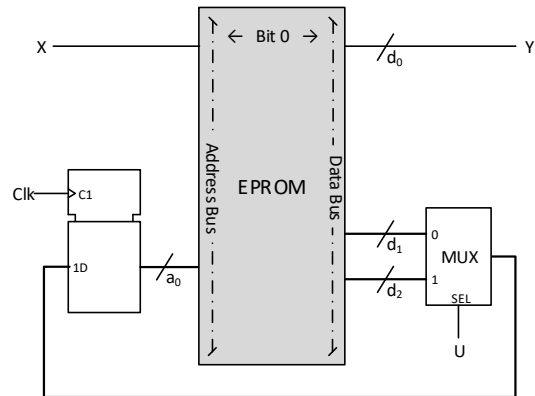
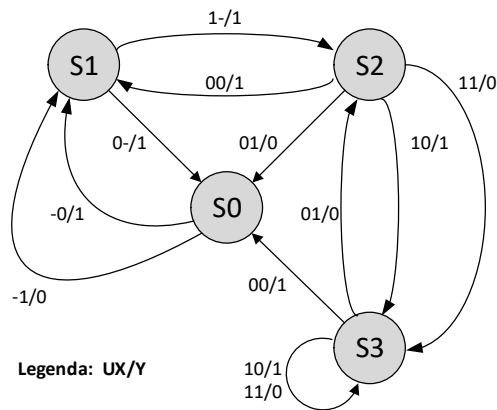
Endereço inicial = **0110 0000**

Endereço final = **1001 1111**

$$CS = A_{15} \cdot \overline{A_{14}} \cdot \overline{A_{13}} + \overline{A_{15}} \cdot A_{14} \cdot A_{13}$$

Aluno:	Nº
--------	----

9. Considere o seguinte diagrama de estados de um circuito sequencial síncrono, caracterizado por 2 entradas (U,X) e 1 saída (Y). Pretende-se implementar este circuito através de uma máquina de estados micro-programada constituída por uma EPROM, um registo e um multiplexer. Todos os estados foram codificados utilizando o sistema de representação binário natural (i.e., S2="10").



- Identifique o significado e largura (nº bits) dos sinais representados no diagrama: a₀, d₂, d₁, d₀. [0,5 val.]
- Determine o conteúdo da fração da EPROM que permite implementar todas as transições do diagrama de estados que saem dos estados S0 e S2. Não se esqueça de identificar os diversos campos (de acordo com a alínea anterior), bem como os endereços correspondentes a essas posições de memória. Assuma que os sinais X e Y ocupam o bit menos significativo dos barramentos de endereços e de dados. [1,5 val.]
- Este circuito sequencial representa uma máquina de Moore ou de Mealy? Justifique, identificando uma situação concreta (neste circuito) que ateste essa classificação. [0,5 val.]

- a₀: Estado Atual (EA) – 2 bits
- d₂: Estado Seguinte 1 (ES1) – 2 bits
- d₁: Estado Seguinte 0 (ES0) – 2 bits
- d₀: Saída (Y) – 1 bit

EA(1)	EA(0)	X	ES1(1)	ES1(0)	ES0(1)	ES0(0)	Y
0	0	0	0	1	0	1	1
0	0	1	0	1	0	1	0
1	0	0	0	1	1	1	1
1	0	1	0	0	1	1	0

Máquina de Mealy, pois a saída Y depende diretamente da entrada X.

Aluno:	Nº
--------	----