

Antes de iniciar a prova, tenha em atenção o seguinte:

- i. A prova contempla 9 perguntas, distribuídas por 12 páginas, e tem a duração de 2h30m.
- ii. Existem 4 variantes distintas da prova: A, B, C e D.
- iii. A prova é sem consulta. Sobre a secretária apenas deve encontrar-se a sua identificação (cartão de estudante). NÃO PODE UTILIZAR CALCULADORA.
- iv. Identifique todas as folhas do enunciado com o seu nome e número mecanográfico. Recorde que logo após terminar a prova todas as páginas serão desagafadas e separadas. Folhas não identificadas não serão cotadas!!!
- v. Resolva a prova no próprio enunciado. Para cada questão é fornecido um espaço próprio, dentro do qual deverá responder. A sua dimensão está ajustada ao tamanho expectável da resposta.
- vi. Excepcionalmente, e caso realmente necessite, pode usar o espaço extra disponível das páginas em branco, colocadas ao longo da prova. Nesse caso, deve indicar junto ao enunciado da pergunta que a resposta à mesma se encontra na página que utilizou.
- vii. Justifique adequadamente todas as respostas.
- viii. Responda à prova com calma. Se não sabe responder a uma pergunta, passe à seguinte e volte

1. Considere o seguinte número positivo X representado em BCD: $X = 0001\ 0000\ 1001_{\text{BCD}}$.

- a) Qual o número correspondente na base 10? [0,5 val.]
- b) Represente este número (X) na base 2 em notação de complemento para 2 (8 bits). [1,0 val.]
- c) Represente o simétrico deste número (-X) na base 2 em notação de complemento para 2 (8 bits). [0,5 val.]

a) $X = 0001\ 0000\ 1001_{\text{BCD}} = (109)_{10}$

b) $X = (109)_{10} = (0110\ 1101)_2$

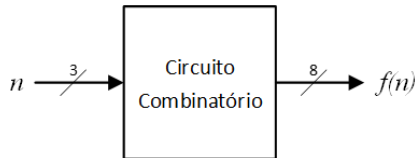
c) $-X = (-109)_{10} = (1001\ 0011)_2$

Aluno:

Nº

Pág. 1

2. Pretende-se implementar um circuito combinatório que implemente a função $f(n) = 8 \cdot \pi \cdot n$, definida no intervalo $0 \leq n \leq 10$, com valores de saída aproximados ao valor inteiro mais próximo, de acordo com a tabela de verdade apresentada:



n					$f(n) = 8 \cdot \pi \cdot n$								
Decimal	n_3	n_2	n_1	n_0	Decimal	f_7	f_6	f_5	f_4	f_3	f_2	f_1	f_0
0	0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	1	25	0	0	0	1	1	0	0	1
2	0	0	1	0	50	0	0	1	1	0	0	1	0
3	0	0	1	1	75	0	1	0	0	1	0	1	1
4	0	1	0	0	101	0	1	1	0	0	1	0	1
5	0	1	0	1	126	0	1	1	1	1	1	1	0
6	0	1	1	0	151	1	0	0	1	0	1	1	1
7	0	1	1	1	176	1	0	1	1	0	0	0	0
8	1	0	0	0	201	1	1	0	0	1	0	0	1
9	1	0	0	1	226	1	1	1	0	0	0	1	0
10	1	0	1	0	251	1	1	1	1	1	0	1	1

- a) Apresente, no espaço reservado em baixo, o mapa de Karnaugh da função $f_5(n)$. Assuma que o valor da função para valores fora do domínio definido é irrelevante. [1,0 val.]
- b) Identifique a expressão algébrica correspondente à forma mínima conjuntiva desta função. Justifique, representando no mapa os agrupamentos correspondentes aos implicados da expressão..... [1,0 val.]
- c) Na solução identificada na alínea anterior, qual o valor da função $f_5(n)$ caso a entrada n tome (inadvertidamente) o valor 12? Justifique. [0,5 val.]

	$n_1 n_0$	00	01	11	10
$n_3 n_2$	00	0	0	0	1
	01	1	1	1	0
	11	X	X	X	X
	10	0	1	X	1

$$f_5 = (n_2 + n_1 + n_0)(n_3 + n_2 + \bar{n}_0)(\bar{n}_2 + \bar{n}_1 + n_0)$$

$$f_5(12) = 1 \text{ (não agrupado)}$$

3. O engenheiro de uma fábrica de colchões pretende implementar um circuito que calcule o comprimento de fio (L) necessário para produzir uma mola helicoidal, semelhante à ilustrada.

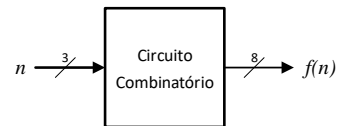


O comprimento do fio é dado pela expressão $L(R, V) = 2 \cdot \pi \cdot R \cdot V$, em que R representa o raio da mola e V representa o número de voltas da mesma.

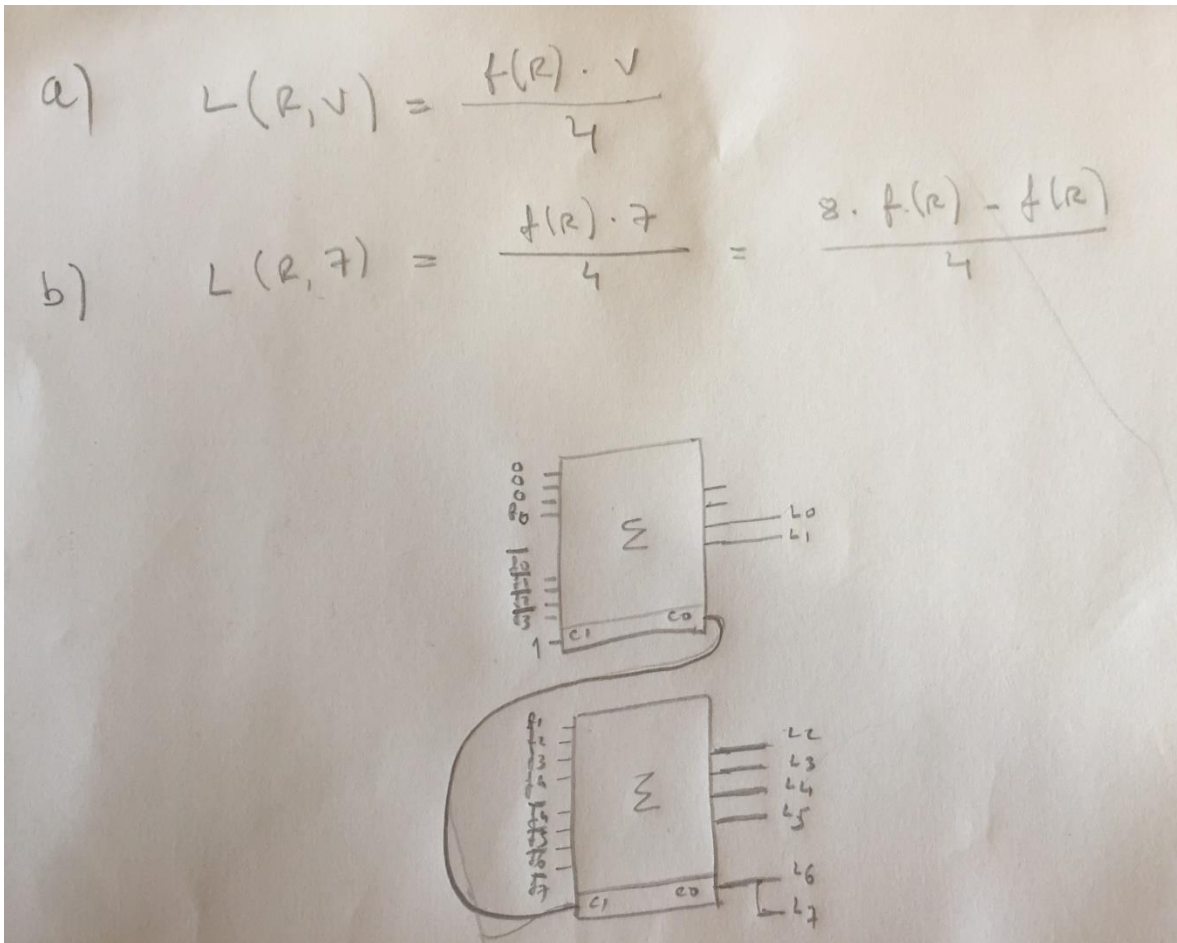
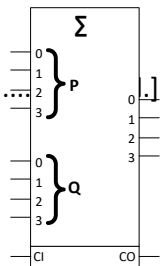
a) Apresente a expressão numérica que representa a função $L(R, V)$ utilizando a função $f(R) = 8 \cdot \pi \cdot R$ definida anteriormente na pergunta 2. [0,5 val.]

b) Desenhe o diagrama lógico de um circuito que receba como entrada um valor de 3-bits referente ao raio da mola (R) e disponibiliza na sua saída o valor calculado referente ao comprimento (constante) de fio de uma mola com 7 voltas ($V = 7$), utilizando:

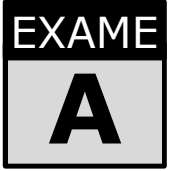
- circuito combinatório referido na pergunta 2 para cálculo da função $f(n)$;
- somadores de 4-bits.



O cálculo deverá ter a máxima precisão possível. Não se esqueça de identificar todas as linhas (bits) dos sinais envolvidos.....



Aluno:	Nº
--------	----



(Página deixada intencionalmente em branco.)

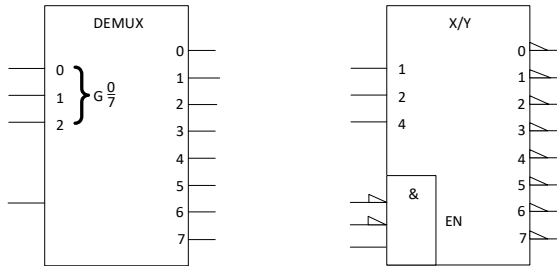
Aluno:

Nº

Pág. 4

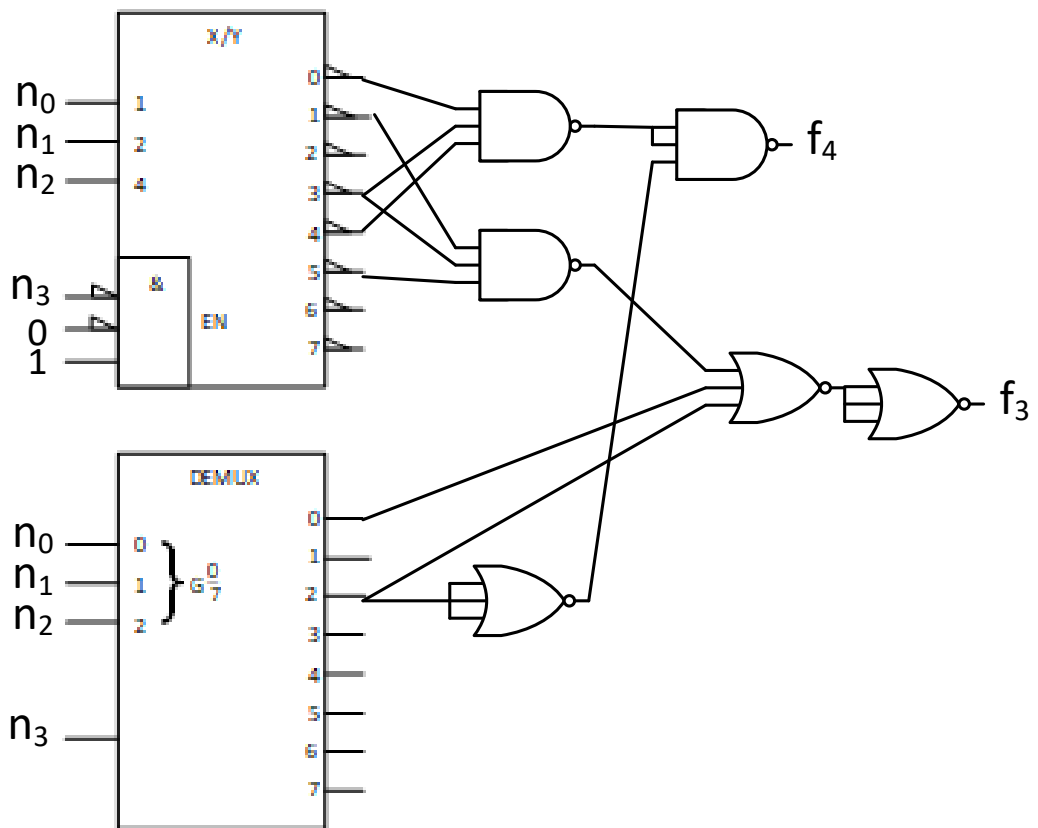
A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

4. Considere agora as funções lógicas f_4 e f_3 definidas na pergunta 2. Projete um circuito que concretiza estas duas funções utilizando, obrigatoriamente, uma única unidade de cada um dos seguintes componentes:

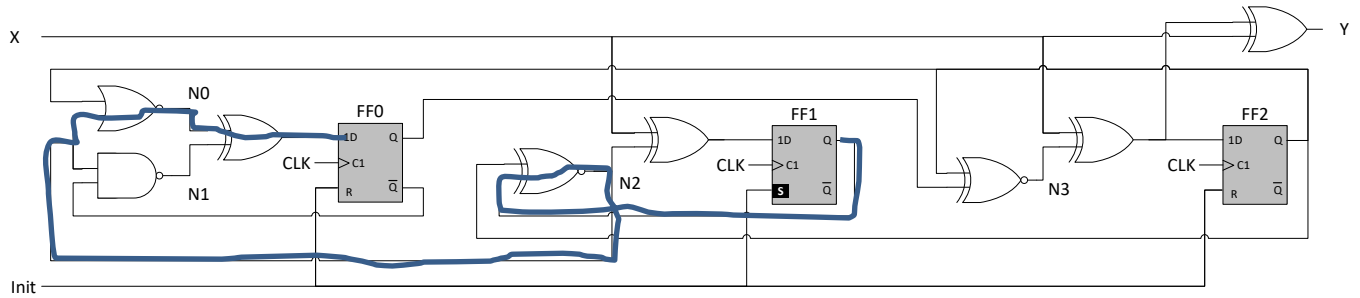


n_3	n_2	n_1	n_0	f_4	f_3
0	0	0	0	0	0
0	0	0	1	1	1
0	0	1	0	1	0
0	0	1	1	0	1
0	1	0	0	0	0
0	1	0	1	1	1
0	1	1	0	1	0
0	1	1	1	1	1
1	0	0	0	0	0
1	0	0	1	0	0
1	0	1	0	1	1
1	0	1	1	0	0
1	1	0	0	0	0
1	1	0	1	0	0
1	1	1	0	1	0
1	1	1	1	0	0
1	1	1	1	1	0

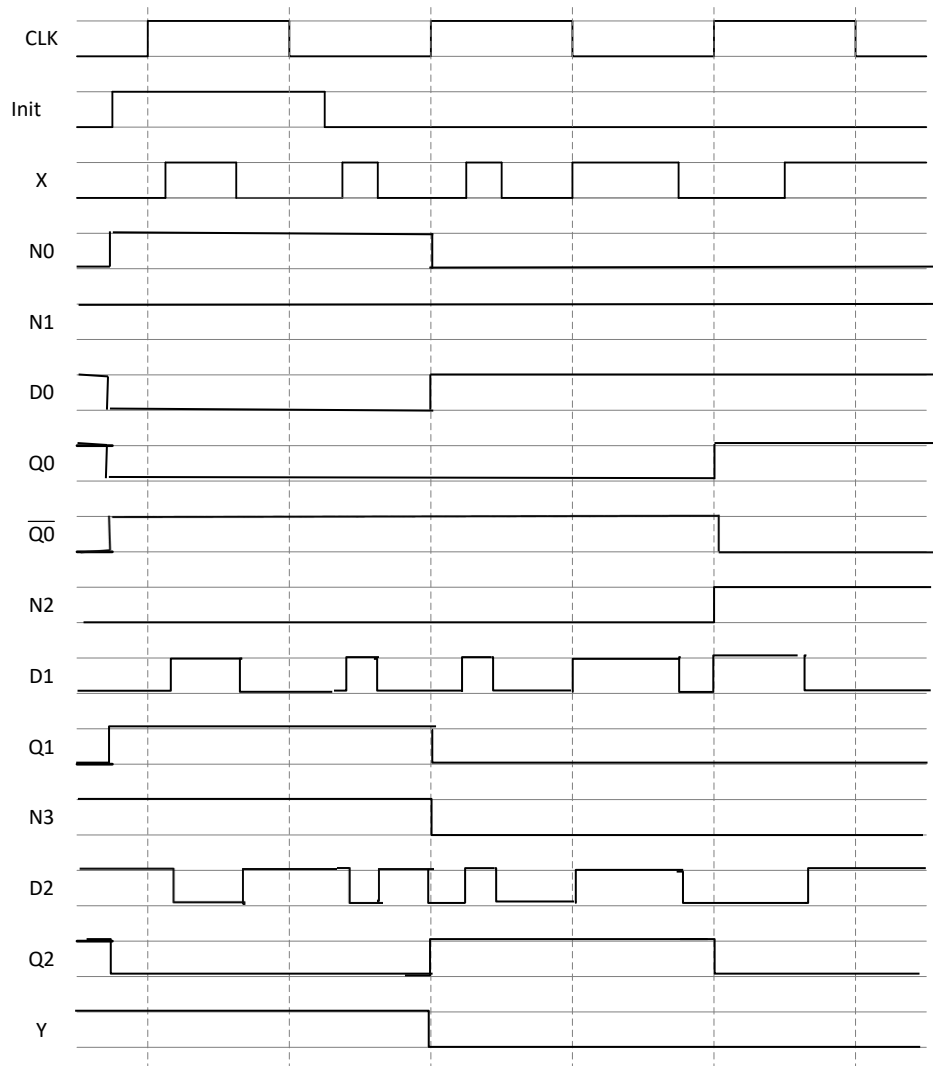
Pode usar também portas lógicas NAND e NOR de 3 entradas. O valor das funções para valores fora do domínio definido deve ser zero.



5. Considere o seguinte logograma, correspondente a uma máquina de estados com entrada X saída Y.



a) Complete o seguinte diagrama temporal, desprezando os tempos de propagação e setup. [1,5 val.]



a) Indique, justificadamente, o valor do período mínimo do sinal de relógio para a qual o circuito funciona corretamente. Desenhe no logograma o caminho crítico que determina o período crítico..... [1,0 val.]

$$T_{min} = t_p(FF1/FF2) + t_p(XNOR) + t_p(NOR) + t_p(XOR) + t_{su}(FF0) = 45 \text{ ns}$$

	t_p (ns)	t_{su} (ns)
FF D	10	5
NAND	5	-
NOR	7,5	-
XOR	10	-
XNOR	12,5	-

Aluno:	Nº
--------	----

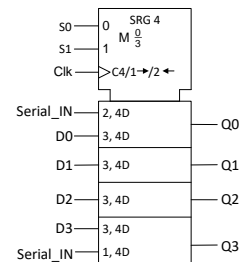
6. Até meados da década de 90, os telefones da rede fixa (analógica) realizavam a marcação do número de telefone do destinatário através de um marcador rotativo mecânico.

Para marcar um determinado dígito, o utilizador coloca o dedo no “anel” correspondente a esse dígito e roda o marcador no sentido horário até bater com o dedo no limitador. De seguida, retira o dedo do anel e o marcador volta até à posição inicial, rodando no sentido inverso. Ao descrever este movimento, o de pulsos elétricos na linha telefónica que se marcou ('1'=1 pulso, '2'=2 pulsos, ... pulsos). A tabela apresentada representa o de pulsos gerados pela marcação de cada Pretende-se implementar uma versão



Dígito	Pulsos										
1	0	0	0	0	0	0	0	0	0	1	
2	0	0	0	0	0	0	0	0	0	1	1
3	0	0	0	0	0	0	0	0	1	1	1
4	0	0	0	0	0	0	0	1	1	1	1
5	0	0	0	0	0	0	1	1	1	1	1
6	0	0	0	0	1	1	1	1	1	1	1
7	0	0	0	1	1	1	1	1	1	1	1
8	0	0	1	1	1	1	1	1	1	1	1
9	0	1	1	1	1	1	1	1	1	1	1
0	1	1	1	1	1	1	1	1	1	1	1
	N ₉	N ₈	N ₇	N ₆	N ₅	N ₄	N ₃	N ₂	N ₁	N ₀	

marcador, gera um conjunto correspondente ao dígito '0'=10 número dígito. eletrónica

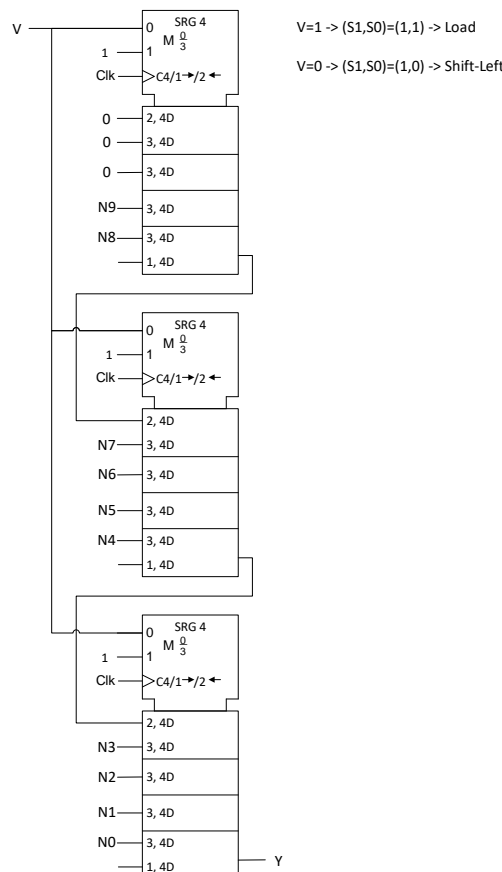


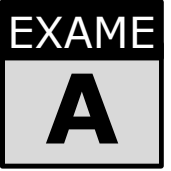
deste marcador. Para o efeito, o circuito recebe os seguintes sinais de entrada:

- N (10-bit): codifica o dígito a marcar (de acordo com a tabela apresentada);
- V (1-bit): indica a presença de um dígito válido (ativo a HIGH durante um ciclo de relógio).

O circuito deve apresentar na saída Y (1-bit) a sequência pulsos correspondentes a esse dígito (começando pelo valor N₀ e acabando no N₉), de acordo com o ritmo definido pelo sinal de relógio Clk. A saída Y deve permanecer no nível lógico LOW sempre que não estiver a ser marcado um número.

Implemente o circuito utilizando registos de deslocamento semelhantes ao ilustrado na figura..... [1,5 val.]





(Página deixada intencionalmente em branco.)

Aluno:

Nº

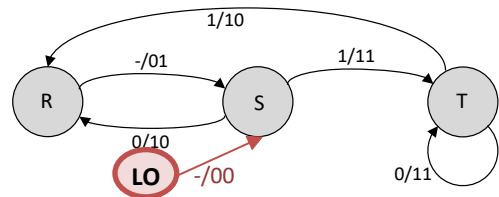
Pág. 8

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

7. Considere o seguinte diagrama de estados de um circuito sequencial síncrono, caracterizado por uma entrada (X) e duas saídas (Y1,Y0). A codificação dos estados é dada na seguinte tabela:

Codificação dos Estados (Q₁ Q₀)

	R	10	← Estado inicial
a) C	S	11	
o	T	00	
m			



plete o diagrama de estados de modo a garantir a inexistência de situações de lock-out. Assuma que as saídas (Y1,Y0) tomam o valor lógico zero. [0,5 val.]

b) Apresente a tabela de transição de estados do diagrama alterado. Considere a codificação de estados indicada na tabela. [1,0 val.]

c) Sintetize as funções lógicas mínimas correspondentes às entradas dos flip-flops e às saídas do circuito. Considere a utilização de flip-flops do tipo JK. [1,5 val.]

EA	Q ₁	Q ₀	X	ES	Q ₁ ⁺	Q ₀ ⁺	J ₁ ⁺	K ₁ ⁺	J ₀ ⁺	K ₀ ⁺	Y ₁	Y ₀
T	0	0	0	T	0	0	0	X	0	X	1	1
	0	0	1	R	1	0	1	X	0	X	1	0
LO	0	1	0	S	1	1	1	X	X	0	0	0
	0	1	1	S	1	1	1	X	X	0	0	0
R	1	0	0	S	1	1	X	0	1	X	0	1
	1	0	1	S	1	1	X	0	1	X	0	1
S	1	1	0	R	1	0	X	0	X	1	1	0
	1	1	1	T	0	0	X	1	X	1	1	1

$$J_1^+ = Q_0 + X$$

$$K_1^+ = Q_0 X$$

$$J_0^+ = Q_1$$

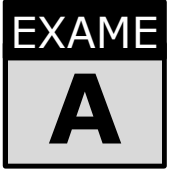
$$K_0^+ = Q_1$$

$$Y_1 = Q_1 Q_0 + \bar{Q}_1 \bar{Q}_0 = Q_1 \odot Q_0$$

$$Y_0 = \bar{Q}_0 \bar{X} + Q_1 X$$

	J ₁ ⁺				K ₁ ⁺				J ₀ ⁺				K ₀ ⁺			
	00	01	11	10	00	01	11	10	00	01	11	10	00	01	11	10
0	0	1	1	1	X	X	X	X	0	0	X	X	X	X	0	0
1	X	X	X	X	0	0	1	0	1	1	X	X	X	X	1	1

Aluno:	Nº
--------	----



(Página deixada intencionalmente em branco.)

Aluno:

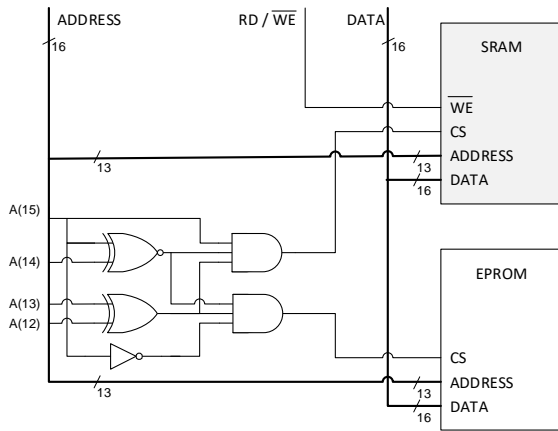
Nº

Pág. 10

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

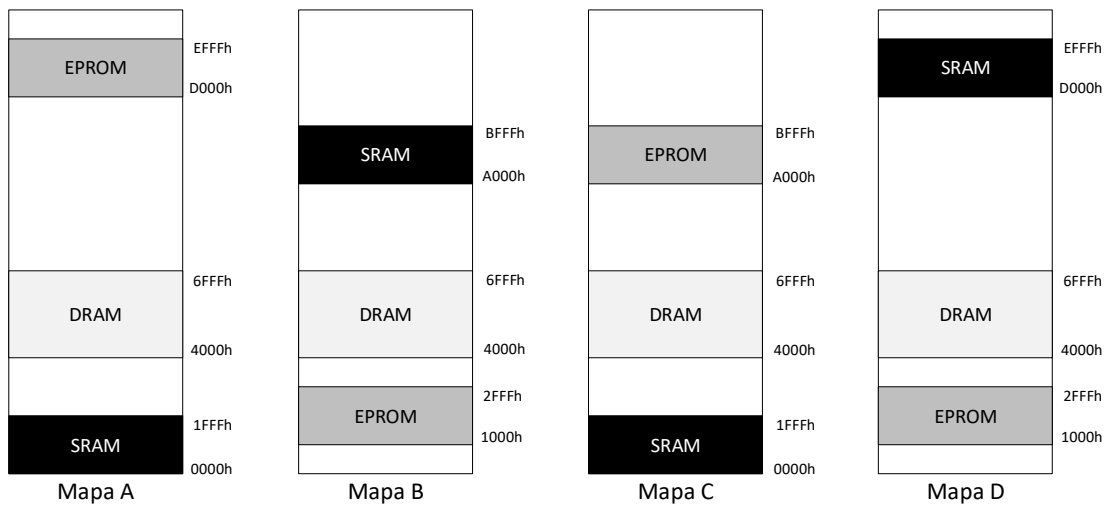
8. Considere o seguinte circuito referente a um plano de memória com uma EPROM e uma SRAM.

a) Indique qual dos seguintes mapas de memória (A, B, C, D) corresponde ao circuito apresentado ... [1,0 val.]



NOTAS:

- Assuma que os portos DATA de todas as memórias são tri-state;
- Assuma que o porto DATA da memória SRAM é bidirecional.



RESPOSTA: D . (NOTA IMPORTANTE: resposta errada desconta 0,25 valores)

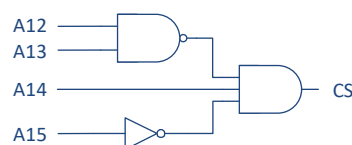
b) Pretende-se ligar uma memória **DRAM** correspondente à zona assinalada no mapa de memória (ver acima). Indique a capacidade (número de endereços), em decimal, desta memória. Justifique..... [0,5 val.]

$$7000h - 4000h = 3000h = 3 \times 2^{12} = 3 \times 2^2 \times 2^{10} = 12 \times 2^{10} = 12 \text{ k endereços}$$

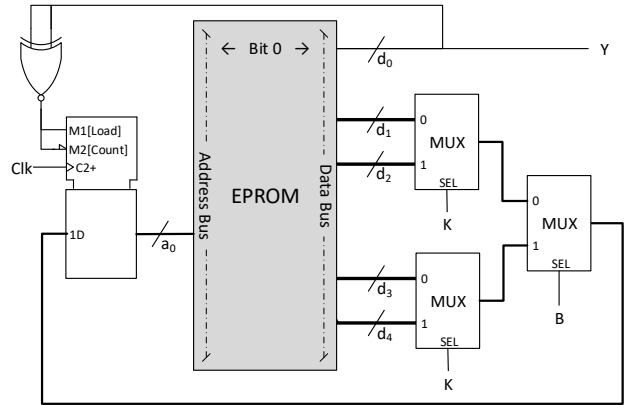
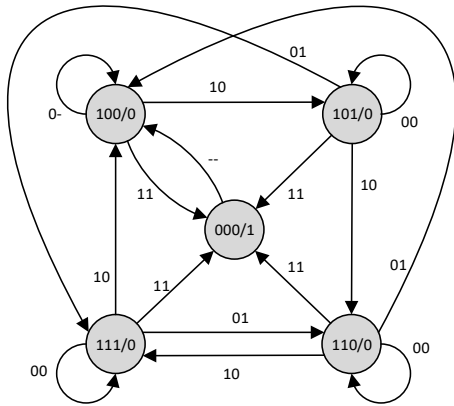
c) Desenhe o circuito de descodificação que deve ser ligado à entrada CS da **DRAM**. Justifique..... [1,0 val.]

A(15)	A(14)	A(13)	A(12)
0	1	1	0
0	1	0	1
0	1	0	0

$$CS = \overline{A_{15}} \cdot A_{14} \cdot \overline{A_{13}} \cdot A_{12}$$



9. Considere o seguinte diagrama de estados de um circuito sequencial síncrono, caracterizado por 2 entradas (B,K) e 1 saída (Y). Pretende-se implementar este circuito através de uma máquina de estados micro-programada, ilustrada na figura em baixo. Todos os estados foram codificados utilizando o sistema de representação binário natural, com 3-bits (i.e., S5="101").



- Identifique o significado e largura (nº bits) dos sinais representados: $a_0, d_4, d_3, d_2, d_1, d_0$ [0,5 val.]
- Determine o conteúdo da fração da EPROM que permite implementar todas as transições do diagrama de estados que saem dos estados S4 e S5. Não se esqueça de identificar os diversos campos (de acordo com a alínea anterior), bem como os endereços correspondentes a essas posições de memória. Assuma que o sinal Y ocupa o bit menos significativo do barramento de dados..... [1,5 val.]
- Indique qual a dimensão mínima da EPROM (endereços e largura de cada palavra) por forma a garantir o funcionamento do circuito, tendo em conta este diagrama de estados (não precisa fazer qualquer normalização para uma potência inteira de 2)..... [0,5 val.]

- a_0 (3-bits) – Estado Atual
 - d_0 (1-bit) – Saída Y
 - d_1 (3-bits) – Estado Seguinte 0
 - d_2 (3-bits) – Estado Seguinte 1
 - d_3 (3-bits) – Estado Seguinte 2
 - d_4 (3-bits) – Estado Seguinte 3

b)

a_0	d_4	d_3	d_2	d_1	d_0
100	000	101	100	100	0
101	000	110	111	101	0

- 5 posições de memória; 13/bits por posição => $5 \cdot 13 = 65$ bits