

Instructions

Before starting the exam, read carefully the following information:

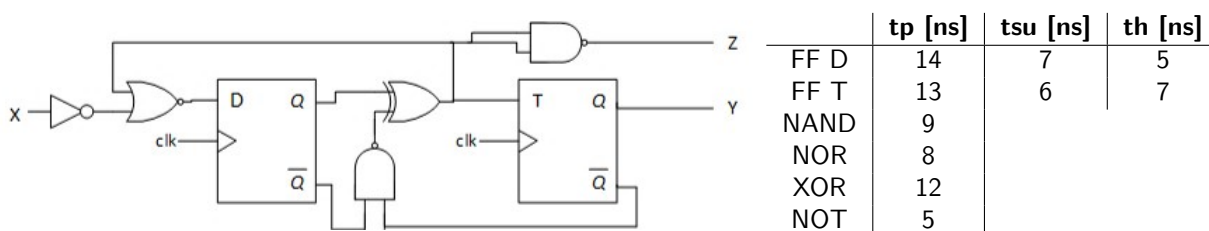
- There are (at least) nine different versions of this exam.
- Although the exam comprises a total of 16 pages, there are two distinct volumes that should be handled as follows:
 - **Volume 1** corresponds to the question list and comprises pages 1 to 12. These pages do not need to be identified because they will be discarded at the end of the exam;
 - **Volume 2** corresponds to the answers sheet and comprises pages 13 to 16. All pages of this volume **MUST** be identified with the student's name and number.
 - At the end of the exam, all pages of **Volume 2** will be separated. Consequently, all non-identified pages will not be considered.
- The exam is composed of three parts (Part I, II and III) and has a duration of 2 (two) hours.
 - **Part I** comprises N_1 multiple choice questions and awards a total of $P_1 = 15$ points.
 - * Each correct answer awards $C = P_1/N_1$ points;
 - * Each wrong answer awards $W = -C/(A - 1)$ points (negative value), where A denotes the number of possible answers offered to each question;
 - * Each non-answered question awards 0 points.
 - **Part II** comprises an open-answer problem about combinatorial circuits and awards a total of $P_2 = 2.5$ points.
 - **Part III** comprises an open-answer problem about sequential circuits and awards a total of $P_3 = 2.5$ points.
 - All question answers **MUST** be replied in the allotted space of **Volume 2**.
- At the end of **Part I of Volume 1** you will find an empty page - you can use it for auxiliary calculations, but this page will not be delivered at the end. This means that all answers **MUST** be replied (and properly justified) in the allotted space of **Volume 2**.
- Each question includes a Portuguese translation of the corresponding text. In case of a mismatch between the English text and its translation, the English text will be the one to be considered in the evaluation¹.
- You cannot use or consult any material during the exam. On your desk you can only have a pen and your student identity card.

¹Cada pergunta inclui uma tradução para Português do referido texto. Em caso de incoerência entre o texto em Inglês e a sua tradução, será o texto em Inglês que será considerado na avaliação.

Volume 1 - Part I

A. What is the minimum clock period of the following circuit, given the table values (in ns)?

[Qual é o período de relógio mínimo do seguinte circuito, assumindo os valores da tabela (em ns)?]



[1]: 41

[2]: 57

[3]: 44

[4]: 50

[5]: 49

[6]: None of the other options [Nenhuma das outras opções]

B. Consider the following state transition table with two inputs $Init$ and X , two outputs $Y1$ and $Y0$, where each state $S_i (i = 0, \dots, 3)$ is implemented with D flip-flops, with input D_i (next state) and output Q_i (current state). Select, only for the state S_2 , the correct option for D_2 as a function of $Init$ and X and the current states Q_i .

[Considere a seguinte tabela de transição de estados com duas entradas $Init$ e X , duas saídas $Y1$ e $Y0$, em que cada estado $S_i (i = 0, \dots, 3)$ é implementado com flip-flops do tipo D, com entradas D_i (próximo estado) e saídas Q_i (estado actual). Indique, para o estado S_2 , a expressão de D_2 como função de $Init$ e X e os estados actuais Q_i .]

Q3(n)	Q2(n)	Q1(n)	Q0(n)	Init	X	Q3(n+1)	Q2(n+1)	Q1(n+1)	Q0(n+1)	Y1	Y0
0	0	0	1	0	0	1	0	0	0	0	1
0	0	0	1	0	1	0	1	0	0	1	1
0	0	1	0	0	0	1	0	0	0	0	0
0	0	1	0	0	1	0	0	0	1	1	0
0	1	0	0	0	0	0	1	0	0	0	1
0	1	0	0	0	1	0	0	1	0	0	1
1	0	0	0	0	0	1	0	0	0	1	1
1	0	0	0	0	1	0	1	0	0	0	0
-	-	-	-	1	-	0	1	0	0	0	0

[1]: $D_2 = X \cdot Q_1 + \bar{X} \cdot Q_2 \cdot Y_0 + X \cdot Q_3$

[2]: $D_2 = Init + X \cdot Q_0 + \bar{X} \cdot Q_1 + X \cdot Q_2$

[3]: $D_2 = X \cdot Q_0 + \bar{X} \cdot Q_2 \cdot Y_1 + X \cdot Q_3 \cdot Y_0$

[4]: $D_2 = Init + \bar{X} \cdot Q_0 + \bar{X} \cdot Q_2 + X \cdot Q_3$

[5]: $D_2 = Init \cdot (\bar{X} \cdot Q_0 + \bar{X} \cdot Q_2 + X \cdot Q_3)$

[6]: None of the other options

[Nenhuma das outras opções]

C. Represent 10110110_2 in octal.

[Represente 10110110_2 em octal.]

[1]: 146

[2]: 246

[3]: 166

[4]: 136

[5]: 266

[6]: None of the other options [Nenhuma das outras opções]

D. Consider the following circuit with an adder, a register (4 FF's) and a combinational logic circuit. Assuming that the current state is $Q(3:0) = 1010$, what are the next two states of the circuit?

[Considere o seguinte circuito com um somador, um registo (4 FF's) e lógica combinatória. Assumindo que o estado actual é $Q(3:0) = 1010$, quais serão os próximos dois estados do circuito?]

[1]: 0011, 1110

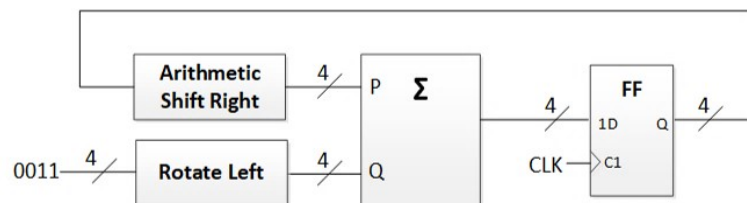
[2]: 1100, 1000

[3]: 0111, 1111

[4]: 1110, 1111

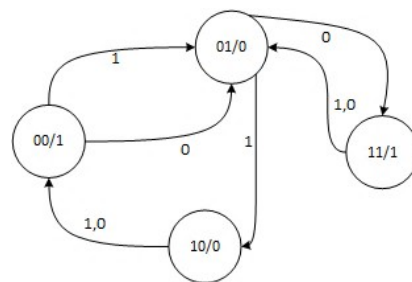
[5]: 0011, 0111

[6]: None of the other options
[Nenhuma das outras opções]



E. Consider the following state diagram. Select the output value for each state and the value of the next state for each state and input.

[Considere o seguinte diagrama de estados. Indique o valor da saída do circuito para cada estado e o valor do próximo estado para cada valor do estado e entrada.]



Q(n)	Y(n)	Q(n+1) x=0	Q(n+1) x=1
00	1	10	11
01	1	00	10
10	1	10	10
11	1	11	01

[1]

Q(n)	Y(n)	Q(n+1) x=0	Q(n+1) x=1
00	1	01	01
01	0	11	10
10	0	00	00
11	1	01	01

[2]

Q(n)	Y(n)	Q(n+1) x=0	Q(n+1) x=1
00	1	10	01
01	0	11	10
10	1	00	00
11	1	01	01

[3]

Q(n)	Y(n)	Q(n+1) x=0	Q(n+1) x=1
00	0	10	00
01	1	10	11
10	0	10	01
11	1	11	01

[4]

Q(n)	Y(n)	Q(n+1) x=0	Q(n+1) x=1
00	1	10	01
01	0	11	10
10	0	00	00
11	1	01	01

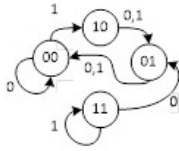
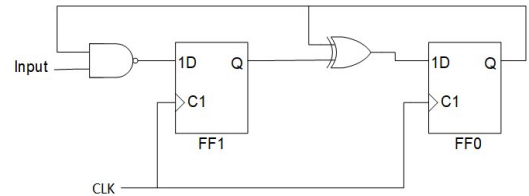
[5]

None of the other options
[Nenhuma das outras opções]

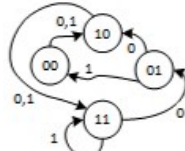
[6]

F. Consider the following circuit. Which state diagram corresponds to the circuit?

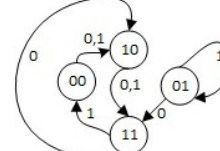
[Considere o seguinte circuito. Qual dos diagramas de estado corresponde ao funcionamento do circuito?]



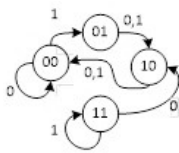
[1]



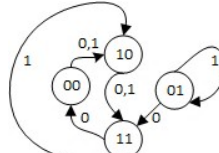
[2]



[3]



[4]



[5]

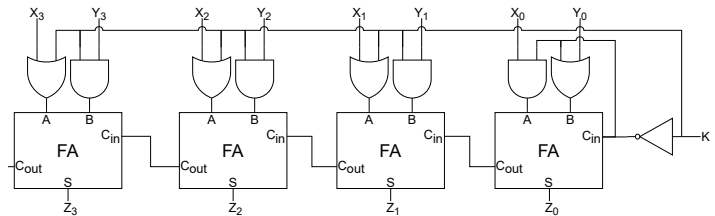
None of the other options
[Nenhuma das outras opções]

[6]

G. Which function is implemented by the following circuit? Consider that X and Y are 4-bit signed numbers (two's complement).

[Qual é a função desempenhada pelo seguinte circuito? Assuma que X e Y são números com sinal com 4-bits (em complemento para dois).]

- [1]: $K=0: Z=X-1$; $K=1: Z=X+Y$
 [2]: $K=0: Z=X+1$; $K=1: Z=X-Y$
 [3]: $K=0: Z=X-Y$; $K=1: Z=Y+1$
 [4]: $K=0: Z=X+Y$; $K=1: Z=Y-1$
 [5]: $K=0: Z=X+2$; $K=1: Z=Y-2$
 [6]: None of the other options
 [Nenhuma das outras opções]



H. Which of the following expressions corresponds to the minimal function (defined as a product-of-sums) represented in the Karnaugh-map?

[Qual das seguintes expressões corresponde à função mínima (definida como um produto de somas) representada no mapa de Karnaugh?]

- [1]: $(A + \bar{D})(\bar{A} + D)(B + \bar{D})$
 [2]: $(\bar{B} + D)(A + \bar{C})(\bar{B} + \bar{D})$
 [3]: $(\bar{A} + C)(\bar{B} + \bar{D})(C + \bar{A})$
 [4]: $(A + \bar{B})(\bar{B} + D)(\bar{B} + \bar{A})$
 [5]: $(B + \bar{C})(\bar{B} + D)(C + \bar{D})$
 [6]: None of the other options [Nenhuma das outras opções]

		CD			
		00	01	11	10
AB	00	1	0	X	X
	01	1	X	0	1
	11	0	1	1	0
	10	X	X	0	X

I. Represent $C9_{16}$ in base 10.

[Represente $C9_{16}$ na base 10.]

[1]: 181
[4]: 221

[2]: 197
[5]: 201

[3]: 215
[6]: None of the other options [Nenhuma das outras opções]

J. Select the option corresponding to the output $f(X, Y, Z)$ of the circuit shown below, when the inputs (X, Y, Z) have the values $(0, 0, 1)$, $(0, 1, 1)$, and $(1, 1, 0)$.

[Indique qual das opções corresponde à saída $f(X, Y, Z)$ do circuito apresentado em baixo, quando as entradas (X, Y, Z) tomam os valores $(0, 0, 1)$, $(0, 1, 1)$, e $(1, 1, 0)$.]

[1]: $\{f(0, 0, 1); f(0, 1, 1); f(1, 1, 0)\} = \{0; 1; 0\}$

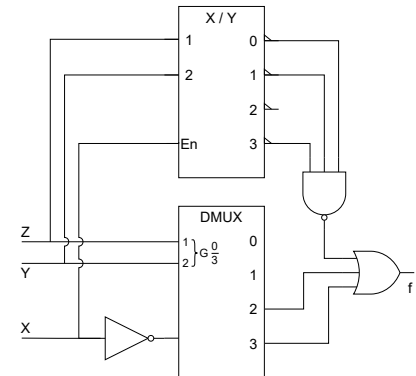
[2]: $\{f(0, 0, 1); f(0, 1, 1); f(1, 1, 0)\} = \{1; 0; 1\}$

[3]: $\{f(0, 0, 1); f(0, 1, 1); f(1, 1, 0)\} = \{1; 0; 0\}$

[4]: $\{f(0, 0, 1); f(0, 1, 1); f(1, 1, 0)\} = \{0; 0; 1\}$

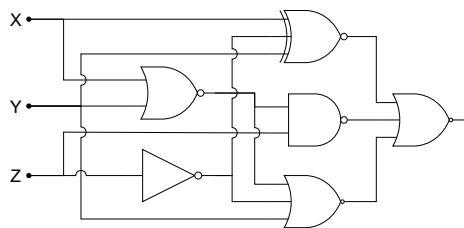
[5]: $\{f(0, 0, 1); f(0, 1, 1); f(1, 1, 0)\} = \{0; 1; 1\}$

[6]: None of the other options [Nenhuma das outras opções]



K. What is the worst case for the propagation time of the following circuit?

[Qual é o pior caso para o tempo de propagação do seguinte circuito?]



Gate	tp [ns]
NOT	4
NAND2	8
NOR2	7
NOR3	9
XNOR3	11

[1]: 26
[4]: 28

[2]: 24
[5]: 19

[3]: 25
[6]: None of the other options [Nenhuma das outras opções]

L. Consider the following circuit with a 4-bit shift register, as depicted in the figure. The current state is $Q3 Q2 Q1 Q0 = 1011$. What are the next two states of the circuit?

[Considere o seguinte circuito com um registo de deslocamento de 4-bits representado na figura. O estado actual é $Q3 Q2 Q1 Q0 = 1011$. Quais serão os próximos dois estados?]

[1]: 1010, 0110

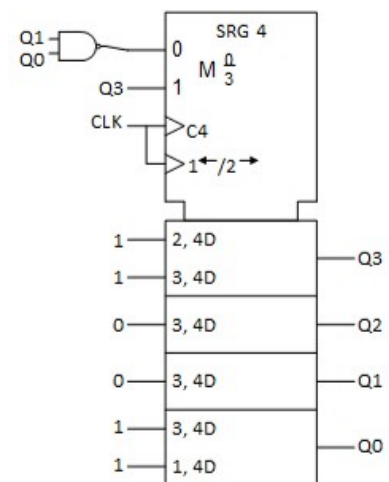
[2]: 1011, 0110

[3]: 1001, 1001

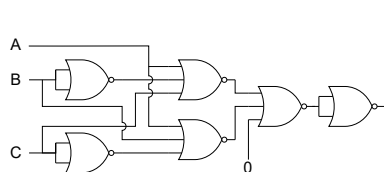
[4]: 1001, 1100

[5]: 0011, 1111

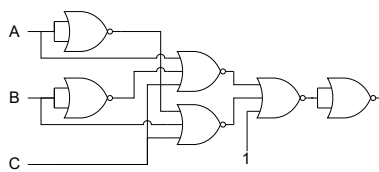
[6]: None of the other options
[Nenhuma das outras opções]



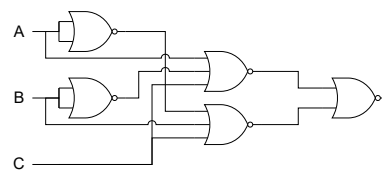
- M. Which of the following circuits implements the expression $\bar{A} \cdot (B \oplus C)$?
 [Qual dos seguintes circuitos implementa a expressão $\bar{A} \cdot (B \oplus C)$?



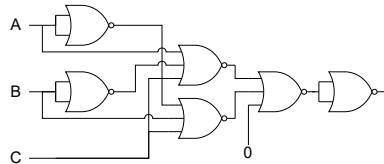
[1]



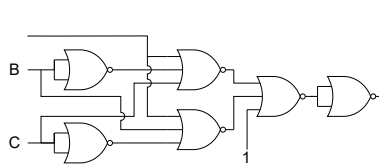
[2]



[3]



[4]



[5]

None of the other options
 [Nenhuma das outras opções]

[6]

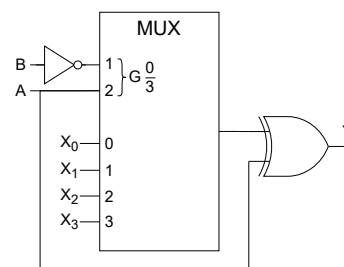
- N. Consider the following circuit and truth table. Select the multiplexer inputs $\{X_3; X_2; X_1; X_0\}$ that result in the given truth table.

[Considere o seguinte circuito e tabela de verdade. Selecione as entradas do multiplexer $\{X_3; X_2; X_1; X_0\}$ que resultam na tabela apresentada.]

[1]: $\{X_3; X_2; X_1; X_0\} = \{\bar{C}; 0; C; C\}$ [2]: $\{X_3; X_2; X_1; X_0\} = \{C; \bar{C}; 1; C\}$ [3]: $\{X_3; X_2; X_1; X_0\} = \{\bar{C}; 1; C; \bar{C}\}$ [4]: $\{X_3; X_2; X_1; X_0\} = \{C; \bar{C}; 1; \bar{C}\}$ [5]: $\{X_3; X_2; X_1; X_0\} = \{\bar{C}; C; 1; \bar{C}\}$

[6]: None of the other options
 [Nenhuma das outras opções]

A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0



- O. Consider the following memory system. Indicate the range of addresses that correspond to RAM and EPROM.

[Considere o seguinte sistema de memória. Indique os intervalos de endereços que correspondem a RAM e EPROM.]

[1]: RAM:B000h..EFFFh; EPROM:1000h..2FFFh

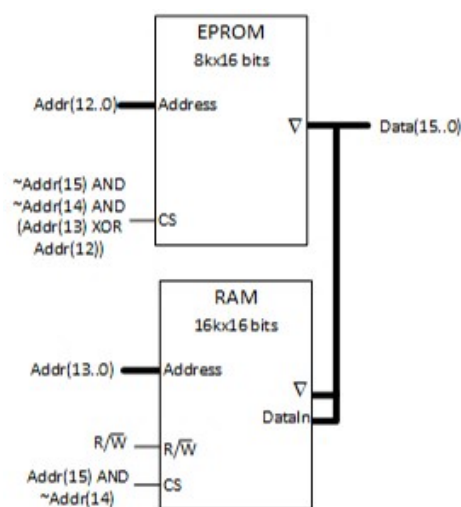
[2]: RAM:B000h..EFFFh; EPROM:2000h..3FFFh

[3]: RAM:8000h..BFFFh; EPROM:2000h..3FFFh

[4]: RAM:8000h..BFFFh; EPROM:1000h..2FFFh

[5]: RAM:C000h..FFFFh; EPROM:1000h..2FFFh

[6]: None of the other options
 [Nenhuma das outras opções]



- P. The following 32-bit words correspond to signed rational numbers represented in fixed-point and floating-point. Which of the options presented below corresponds to an ascending ordering of these words?

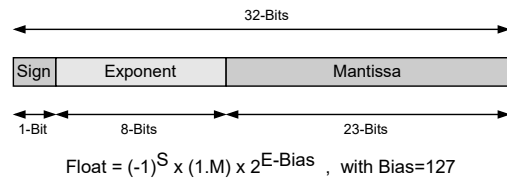
[As seguintes palavras de 32-bits correspondem a números racionais com sinal representados em vírgula fixa e em vírgula flutuante. Qual das opções corresponde à ordenação crescente destas palavras?]

A = 3FB70A3Dh (IEEE-754) B = C8000000h (Q2.30) C = 30000000h (Q1.31)

[1]: A,C,B
[4]: C,A,B

[2]: A,B,C
[5]: B,C,A

[3]: B,A,C
[6]: C,B,A



- Q. Which of the following options corresponds to the sequence, in stationary mode, in decimal format at the output of the circuit in the figure below? (suggestion: start by analyzing a "load" situation.)

[Qual das seguintes opções corresponde à sequência de saída do seguinte circuito, em regime estacionário e em formato decimal? (sugestão: comece por analisar a situação de carregamento ("load") de dados.)]

[1]: ... 12 - 1 - 2 - 3 - 14 - 13 - 12 ...

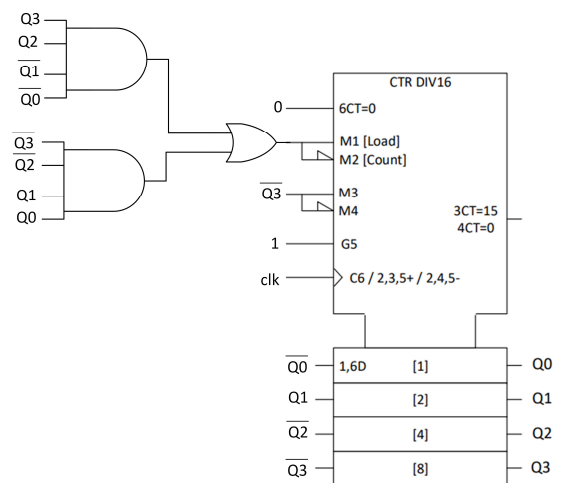
[2]: ... 13 - 5 - 4 - 3 - 11 - 12 - 13 ...

[3]: ... 11 - 3 - 4 - 5 - 13 - 12 - 11 ...

[4]: ... 10 - 7 - 6 - 5 - 8 - 9 - 10 ...

[5]: ... 14 - 3 - 2 - 1 - 12 - 13 - 14 ...

[6]: None of the other options
[Nenhuma das outras opções]



- R. What is the 8-bit two's complement representation of -51?

[Qual é a representação em complemento para dois com 8-bits de -51?]

[1]: 11001100

[2]: 11001110

[3]: 00110001

[4]: 10110001

[5]: 11001101

[6]: None of the other options [Nenhuma das outras opções]

(This space was intentionally left blank for you auxiliary calculations.)

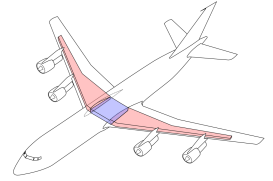
This page will be discarded

Volume 1 - Part II

NOTE: Portuguese version in the following page

[Question score partitioning: 33% + 34% + 33%]

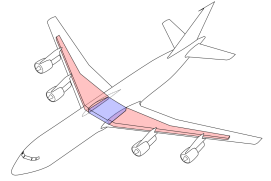
The amount of fuel stored in the two tanks located on the left and right wings of an aircraft is an important safety parameter not only when taking off (since the weight of the fuel makes it difficult for the plane to climb) but also during flight (to ensure that the plane arrives at its destination). Each of these tanks has a sensor that indicates the amount of fuel stored (in thousands of liters), respectively V_L and V_R , with an 8-bit precision. From this value it is necessary to subtract a correction term associated with the deformation of the wings, with a constant value corresponding to 8500 liters (in each wing).



NOTE: In questions (1) and (2) consider the utilization of 8-bit adders; in question (3) consider the utilization of 4-bit adders. Assume an 8-bit precision in all intermediate calculations and try to minimize the amount of hardware resources as much as possible.:

1. Design the circuit that calculates the amount (V) of fuel onboard (in thousands of liters).
2. By taking into account that the Jet-A1 gasoline density is approximately 0.75 kg/liter, implement a circuit that calculates the weight of the fuel (J) onboard (in tons).
Hint: remember that $0.75 = \frac{3}{4}$.
3. To support the crew in its decision-making, the handling team informs the pilot about the total weight (luggage + passengers) onboard (P , measured in tons). Considering that the maximum load allowed at take-off is 192 tons, implement a circuit that activates an alarm (A) to prevent the aircraft from operating when the total loaded load (including fuel) exceeds the allowed threshold.
Attention: to answer this line you should use 4-bits adders.
Hint: remember that $192 = 128 + 64$.

A quantidade de combustível armazenada nos dois tanques localizados nas asas esquerda e direita de uma aeronave é um importante parâmetro de segurança não só aquando da sua decolagem (pois o peso do combustível dificulta a subida do avião) mas também durante o voo (para garantir que o avião chega ao seu destino). Cada um destes tanques dispõe de um sensor que indica a quantidade de combustível armazenado (em milhares de litros), respectivamente V_L e V_R , com uma precisão de 8-bits. A este valor é necessário subtrair uma correcção associada à deformação das asas, de valor constante e correspondente a 8500 litros (em cada asa).



NOTA: Nas perguntas (1) e (2) considere a utilização de somadores de 8-bits; na pergunta (3) considere a utilização de somadores de 4-bits. Assuma uma precisão de 8-bit em todos os cálculos intermédios e procure minimizar os recursos de hardware utilizados:

1. Projecte o circuito que calcula a quantidade total (V) de combustível disponível (em milhares de litros).
2. Tendo em conta que a densidade da gasolina Jet-A1 é de aproximadamente 0.75 kg/litro, implemente um circuito que calcula o peso do combustível (J) a bordo (em toneladas).
Sugestão: lembre-se que $0.75 = \frac{3}{4}$.
3. Para apoiar a tripulação nas tomadas de decisão, a equipa de *handling* transmite ao piloto o peso total (porão + passageiros) embarcado (P , medido em toneladas). Considerando que a carga máxima permitida na decolagem é de 192 toneladas, implemente um circuito que active um alarme (A) de modo a impedir a operação do avião quando a carga total embarcada (contando com o combustível) excede o limiar permitido.
Atenção: para responder a esta alínea deve utilizar somadores de 4-bits.
Sugestão: lembre-se que $192 = 128 + 64$.

Volume 1 - Part III

NOTE: Portuguese version in the following page

[Question score partitioning: 50% + 50%]

Design a circuit that controls the gate of an aircraft hangar. The gate operates vertically, with the electromechanical device located above the entrance. The control mechanism of the gate works as follows:



- All the signals are Active High.
- Input signal S1 indicates that the gate is completely open. Input signal S2 indicates that the gate is completely closed. Input signal S3 indicates that an object was detected in the middle of the entrance.
- Output signals A1 and A2 respectively cause the electromechanical device to raise or lower the gate. The movement of the gate requires that one and only one of the signals A1 or A2 is active, otherwise the mechanism stops.
- The remote control can select between two modes of operation, manual or auto, which correspond to the input signals MA and AU, respectively, in the control circuit. In order to change the mode of operation, the gate must be closed, it being enough that the respective signal is active during a single clock cycle. MA has priority over AU.
- The remote control also generates input signals UP and DN, to trigger raising or lowering of the gate, respectively. The effect of these signals depends on the mode of operation. UP and DN have priority over MA and AU.
- In auto mode, activation of the UP signal (at least one clock cycle) will trigger the raising of the gate, which will only stop when the gate is completely open. After this, a timer will start (the transition of signal AT to active status starts the timer), and, once it expires (activation of input signal TR), the gate will automatically start to lower. Lowering of the gate will continue until the gate is completely closed, or signal S3 is detected active (at least one clock cycle). In this later case, raising is automatically triggered as if the UP signal had been generated. In auto mode, the DN button has no action associated.
- In manual mode, the UP and DN signals must be continuously active in order to move the gate up or down, respectively. Once the UP signal is active, it must be first deactivated to allow DN to have effect, and vice versa.
- In the initial state, the gate is closed, and operating in auto mode.

Consider the incomplete state diagram of the Moore machine of the circuit (see Volume 2, Part III).

Complete the diagram, defining the values of the input signals associated with all state transitions, as well as the values of the output signals associated with each state. "Don't cares" must be used for the inputs whose value does not matter for given a state transition. In the diagram, indicate the inputs/outputs according to the following order:

- Order of the inputs: TR, S1, S2, S3, MA, AU, UP, DN.
- Order of the outputs: A1, A2, AT.

Question B:

The state transition table on the right describes the behavior of a machine with 4 states, one input E and one output Y. A circuit that implements it using two flip-flops of type D (FF0 and FF1), as well as AND, OR and NOT gates, is to be projected. Obtain the logical expressions (in minimal form) for the flip-flop input signals, as well as the output of the circuit.

Q1(n)	Q0(n)	E	Q1(n+1)	Q0(n+1)	Y
0	0	0	1	0	0
0	0	1	0	1	1
0	1	0	1	0	0
0	1	1	0	0	1
1	0	0	0	0	1
1	0	1	1	1	1
1	1	0	1	1	0
1	1	1	0	0	0

D0 = ...

D1 = ...

Y = ...

Pergunta A:

Projecte um circuito para controlar o portão do *hangar* de uma aeronave. O portão abre e fecha verticalmente, estando o dispositivo eletro-mecânico localizado na parte de cima da entrada. O mecanismo de controlo funciona da forma seguinte:



- Todos os sinais são Ativos a High.
- O sinal de entrada S1 indica que o portão está completamente aberto. O sinal de entrada S2 indica que o portão está completamente fechado. O sinal S3 indica que um objecto foi detectado na entrada do portão.
- Os sinais de saída A1 e A2, fazem com que o dispositivo eletro-mecânico eleve ou baixe o portão, respetivamente. O movimento do portão só ocorre se um e apenas um dos sinais A1 ou A2 estiver ativo, caso contrário o mecanismo pára o movimento.
- O controlo remoto pode seleccionar um entre dois modos de funcionamento, manual ou automático, o que corresponde à geração dos sinais de entrada MA e AU, respetivamente. Para que se possa alterar o modo de funcionamento, o portão tem de estar fechado, bastando que o respetivo sinal fique ativo durante um ciclo de relógio. MA tem prioridade sobre AU.
- O controlo remoto também gera sinais UP e DN, para despoletar a elevação e abaixamento do portão. O efeito destes sinais depende do modo de funcionamento. UP e DN têm prioridade sobre MA e AU.
- No modo automático, a ativação do sinal UP (pelo menos um ciclo de relógio) irá despoletar a elevação do portão, a qual irá parar uma vez que o portão esteja completamente aberto. Depois disso, um temporizador irá arrancar (o arranque é despoletado pela transição do sinal AT para ativo), e, uma vez que o temporizador expire (ativação do sinal de entrada TR), o portão começará automaticamente a baixar. O abaixamento do portão irá continuar até o portão estar completamente fechado, ou até o sinal S3 ficar ativo (pelo menos um ciclo de relógio). Neste último caso, a elevação do portão recomeça automaticamente, como se o sinal UP tivesse sido gerado. No modo automático, o sinal DN não tem nenhuma acção associada.
- No modo manual, os sinais UP e DN têm de estar continuamente ativos para elevar ou baixar o portão, respetivamente. Assim que o sinal UP fica ativo, tem de ser primeiro desativado para que DN possa ter efeito, e vice versa.
- No estado inicial, o portão está fechado e em modo automático.

Considere o diagrama de estados incompleto da máquina de Moore do circuito (ver Volume 2, Parte III). Complete o diagrama, definindo os valores dos sinais de entrada que desencadeiam todas as transições de estado, assim como os valores de saída de cada estado. As "indiferenças" têm de ser obrigatoriamente usadas para entradas que não tenham influência numa determinada transição de estado. As entradas/saídas têm de ser indicadas de acordo com a ordem seguinte:

- Ordem das entradas: TR, S1, S2, S3, MA, AU, UP, DN.
- Ordem das saídas: A1, A2, AT.

Pergunta B:

A tabela de transição de estados à direita descreve uma máquina com 4 estados, uma entrada E e uma saída Y. Projecte o circuito que a implementa utilizando dois flip-flops D (FF0 e FF1), assim como portas AND, OR e NOT. Obtenha as expressões algébricas (na forma mínima) para os sinais de entrada dos flip-flops, assim como da saída do circuito.

Q1(n)	Q0(n)	E	Q1(n+1)	Q0(n+1)	Y
0	0	0	1	0	0
0	0	1	0	1	1
0	1	0	1	0	0
0	1	1	0	0	1
1	0	0	0	0	1
1	0	1	1	1	1
1	1	0	1	1	0
1	1	1	0	0	0

D0 = ...

D1 = ...

Y = ...



**Don't forget to identify this and the following pages!
Only these pages will be considered for your evaluation.**

Volume 2 - Part I

For each question of Part I (question A, B, C, ...), fill in the number of the correct answer from the supplied multiple-choice list (answer 1, 2, 3, ...):

★	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O	P	Q	R	S	T	U	V	W	X	Y	Z
1																			X	X	X	X	X	X	X	X

NOTE: Leave blank (or fill in with 0) all questions that you do not wish to answer.

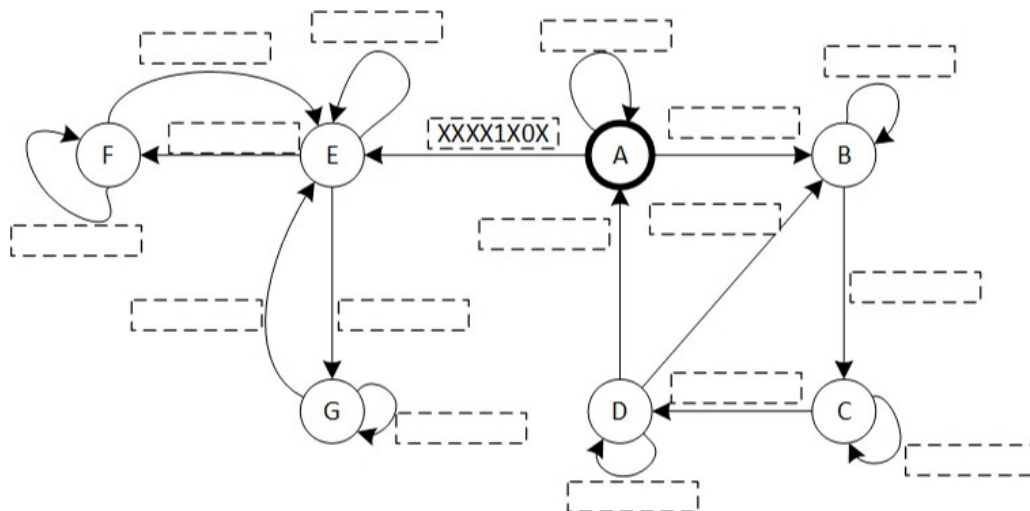
Volume 2 - Part II

Volume 2 - Part II (Cont.)

Volume 2 - Part III

Meaning of the states [*Significado dos estados*]:

- A: Initial state, auto mode, gate closed [*Estado inicial, modo automático, portão fechado*];
- B: Auto mode, raising the gate [*Modo automático, elevando o portão*];
- C: Auto mode, gate fully open [*Modo automático, portão completamente aberto*];
- D: Auto mode, lowering the gate [*Modo automático, baixando o portão*];
- E: Manual mode, gate closed [*Modo manual, portão fechado*];
- F: Manual mode, raising the gate [*Modo manual, elevando o portão*];
- G: Manual mode, lowering the gate [*Modo manual, baixando o portão*];



For each state, define the values of the inputs (in the diagram) and of the outputs (below) according to the following order:
 [Para cada estado, indique os valores das entradas (no diagrama) e das saídas (em baixo) de acordo com a seguinte ordem]:

- Order of the inputs [*Ordem das entradas*]: TR, S1, S2, S3, MA, AU, UP, DN.
- Order of the outputs [*Ordem das saídas*]: AT, A1, A2.

- A: _____
- B: _____
- C: _____
- D: _____
- E: _____
- F: _____
- G: _____

Volume 2 - Part III (Cont.)