

Aluno _____	Nº _____
-------------	----------

---

**Instituto Superior Técnico**  
**Licenciatura em Engenharia Aeroespacial**  
**Licenciatura em Engenharia Electrotécnica e de Computadores**

***Sistemas Digitais***

**Exame de 1ª Época - 27 de Junho de 2001**

---

**Antes de começar o exame leia atentamente esta folha de rosto**

1. A mesa de exame apenas deve ter a identificação do aluno (cartão de estudante e bilhete de identidade ou outro documento oficial com fotografia)
2. Identifique todas as folhas do enunciado. A não identificação de uma folha de exame acarreta a sua destruição automática.
3. Responda apenas na folha de exame. Utilize as costas das folhas para rascunho.
4. Para cada questão do exame é fornecido um espaço, devidamente enquadrado, dentro do qual deverá responder. O tamanho do enquadramento está ajustado ao tamanho expectável da resposta. Respostas que se prolongam para além do enquadramento de cada pergunta apenas significam que o aluno está a responder desadequadamente, pelo que serão devidamente penalizadas.
5. As cotações das perguntas encontram-se indicadas à esquerda, a cheio entre parêntesis.
6. Duração do exame: 2 horas.
7. A não entrega do exame tem o mesmo significado que a não comparência ao exame.

Aluno _____	Nº _____
-------------	----------

**Grupo I – Circuitos Combinatórios Básicos**

1. Considere uma função F de quatro variáveis (A, B, C, D), em que A é o bit mais significativo, definida por:

- i)  $\Sigma m(0, 3, 4, 5, 6, 8, 13)$
- ii) indiferente em m1

a) **[1,5 val]** Obtenha a expressão mínima da função F como uma soma de produtos, usando o quadro de Karnaugh dado.

	AB				
		00	01	11	10
CD					
	00				
	01				
	11				
	10				

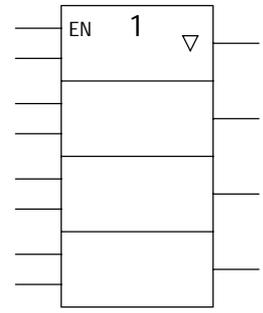
b) **[1 val]** Indique um implicante primo essencial (IPE), um implicante primo não essencial (IPnE), e um implicante não primo (InP), da função F. Justifique.

Aluno \_\_\_\_\_

Nº

2. [1 val] Transforme algebricamente a função  $G = (\overline{X} + Y)(Y + \overline{Z})$  e coloque-a numa forma que use apenas somas e complementos booleanos.

3. [1,5 val] Construa um multiplexer de 4 para 1 usando os *buffers tri-state* abaixo indicados e eventualmente outras portas combinatórias simples (ANDs, NANDs, ORs, NORs e/ou NOTs).



The diagram shows a 3-to-8 decoder with three input lines on the left and eight output lines on the right. The top output line is connected to a tri-state buffer. The buffer's enable pin (EN) is connected to the top input line. The buffer's output is connected to the top output line. The buffer's symbol includes a '1' and a triangle pointing downwards, indicating active-low enable.

Aluno _____	Nº _____
-------------	----------

**Grupo II – Circuitos Combinatórios Integrados**

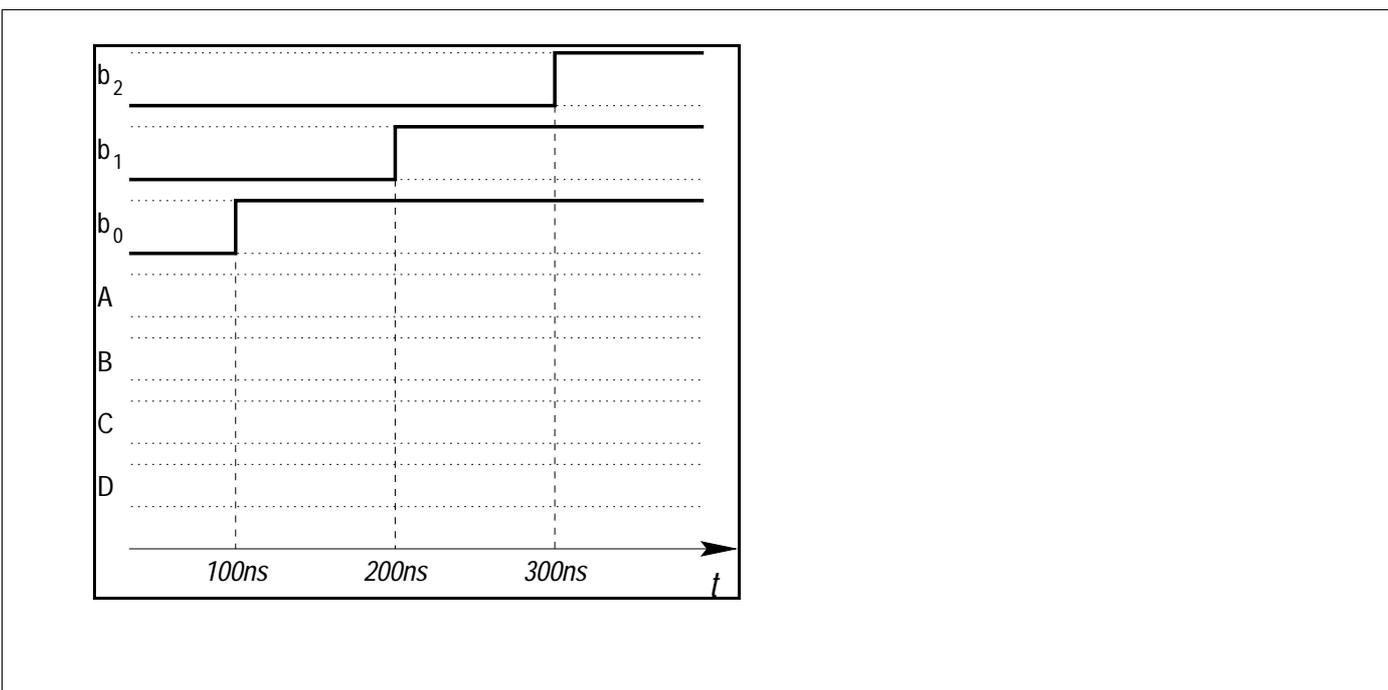
1. Pretende-se projectar um circuito que dados três bits ( $b_2, b_1, b_0$ ) obtenha as 4 seguintes saídas diferentes:

- A=1 sse todos os bits forem iguais a um
- B=1 sse todos os bits forem iguais a zero
- C=1 sse um e só um bit a um
- D=1 sse um e só um bit a zero

a) [1,5 val] Realize o circuito acima especificado usando um descodificador e eventualmente outras portas combinatórias simples.

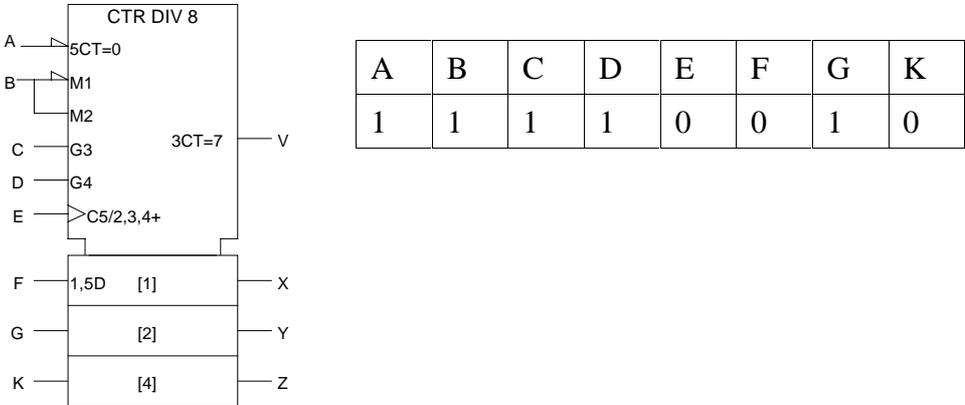
b) [2 val] Complete o diagrama temporal abaixo, considerando os tempos de propagação. Indique para cada comutação na saída, qual o instante em que ocorre.

Dispositivos \ Tempos	$t_{pHL}$	$t_{pLH}$
Circuito Descodificador	15 ns	22 ns
Restantes Portas	10 ns	12 ns



**Grupo III – Contadores, Registos e Memórias**

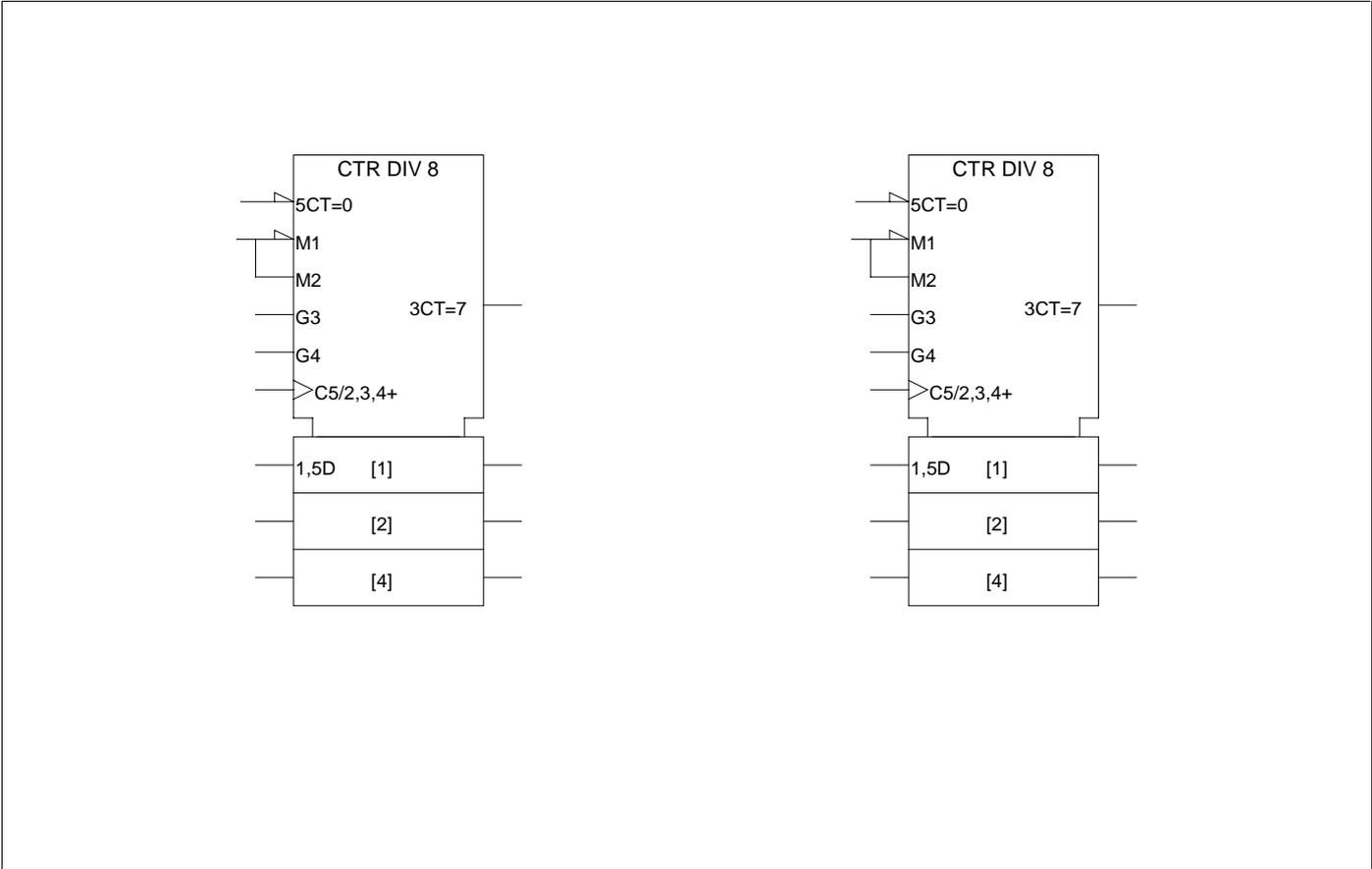
1.



a) **[1 val]** Considere que são colocados às entradas do contador os valores lógicos indicados na tabela acima. Determine os valores lógicos nas saídas, após um flanco de relógio (E comuta de 0 para 1), dado o estado anterior:

	V	X	Y	Z
Antes do flanco de relógio	0	0	1	1
Depois do flanco de relógio				

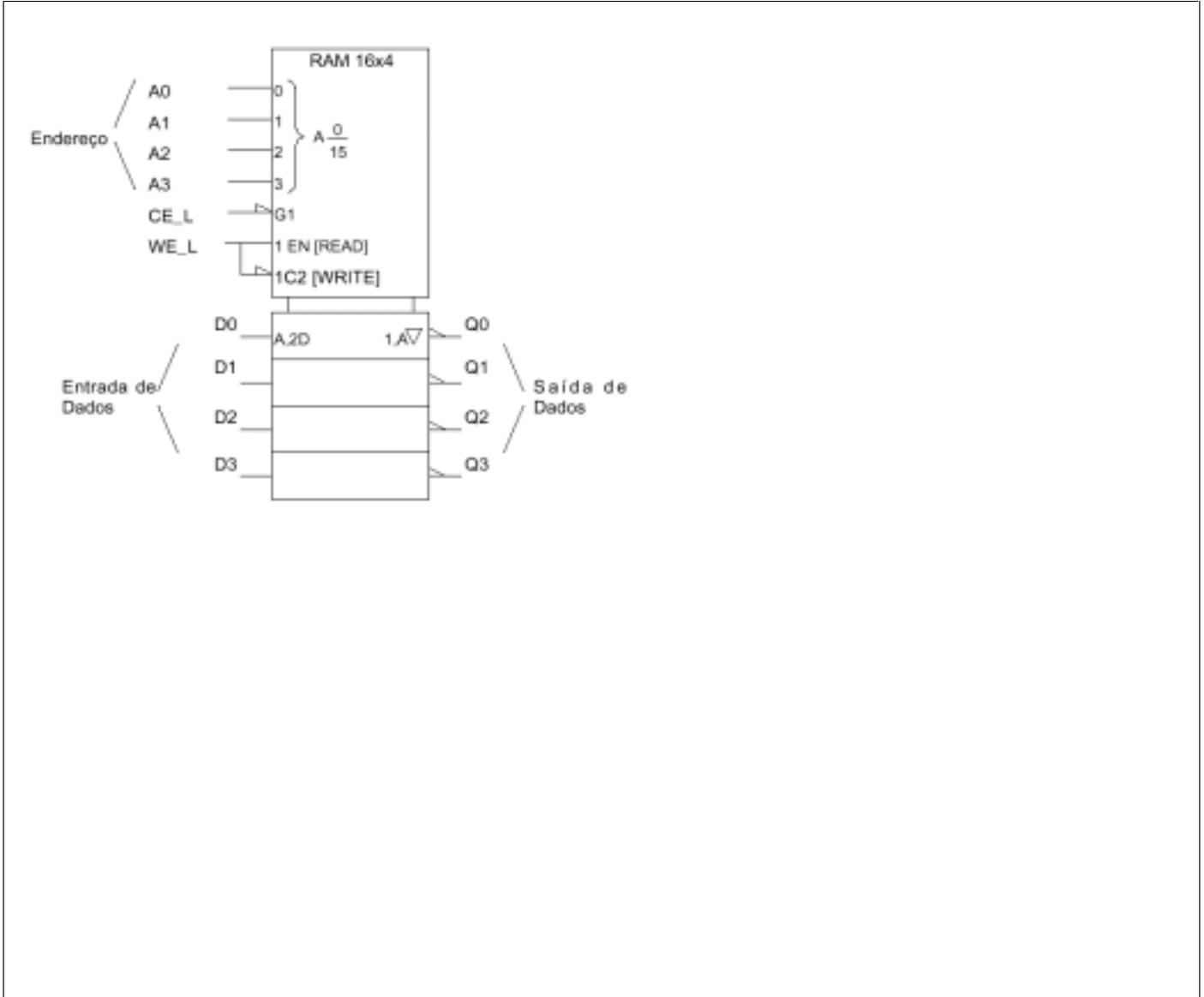
b) **[1,5 val]** Ligue 2 contadores deste tipo de modo a concretizar um contador módulo 40. Sugestão: use um contador de módulo 8 e um contador de módulo 5.



Aluno \_\_\_\_\_

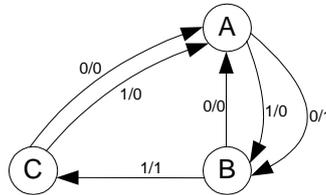
Nº

2. [1 val] Defina a operação de escrita sobre a seguinte memória RAM, de modo a alterar a posição 11 da memória para passar a conter o valor 15.



**Grupo IV – Circuitos Sequenciais Síncronos**

1. Considere o diagrama de estados seguinte.  
Projecte o circuito correspondente utilizando **um Flip-Flop D por Estado (codificação “One-Hot”)**.  
Utilize FFs “edge-triggered” positivos.



- a) [1 val] Trata-se de uma máquina de Moore ou de Mealy ? Justifique.

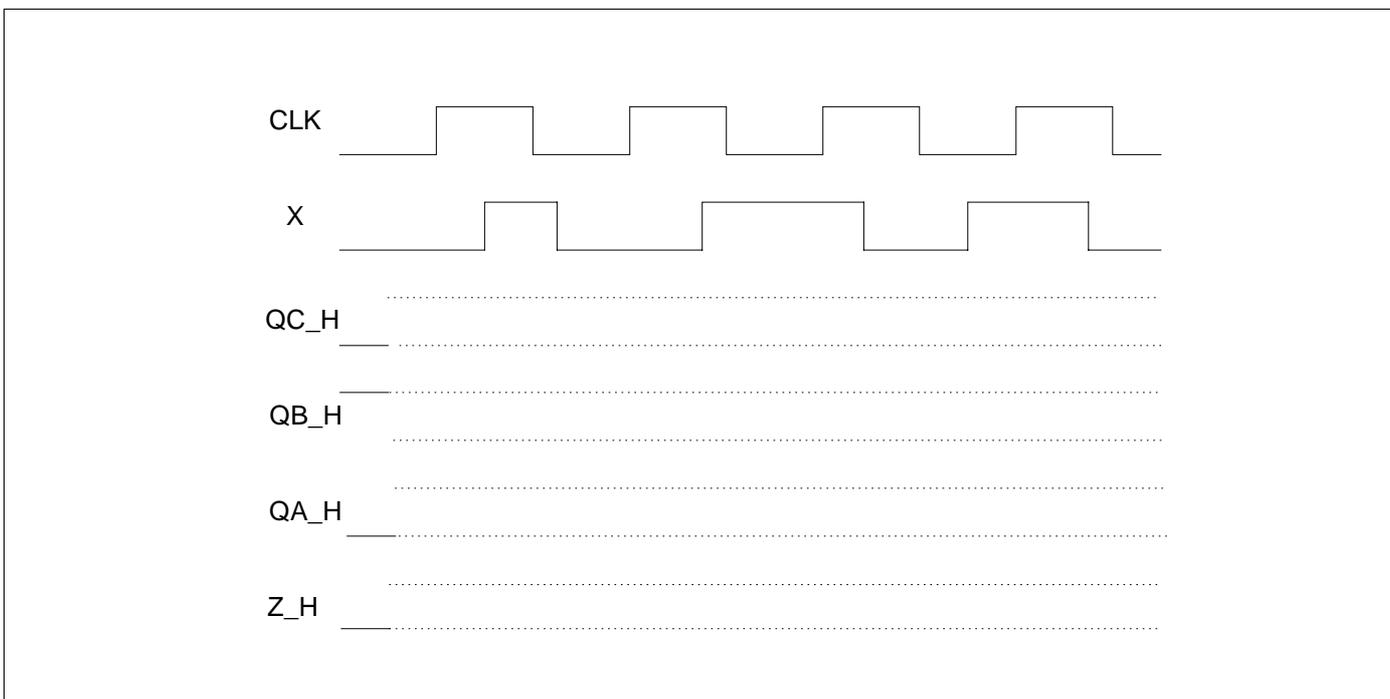
- b) [0,5 val] Defina a codificação de estados.

- c) [1 val] Determine as equações de excitação dos FFs e a função da saída.

Aluno _____	Nº _____
-------------	----------

d) [1 val] Desenhe o logigrama correspondente.

e) [1.5 val] Complete o seguinte diagrama temporal. Considere, nesta alínea, os tempos de propagação dos FFs e das portas lógicas desprezáveis face ao período de relógio.



Aluno _____	Nº
-------------	----

- f) **[1.5 val]** Calcule o período mínimo de relógio para a qual o circuito funciona correctamente. Justifique, indicando quais os caminhos de sinal que considerou.

Considere o seguinte conjunto de parâmetros temporais relativos aos componentes de circuito.

Parâmetros	FFD	Portas Lógicas
tSU	20ns	
tH	1ns	
tPHL	25ns	20ns
tPLH	25ns	15ns

- g) **[1.5 val]** O que acontece ao circuito, se os Flip-Flops forem inicializados no estado “000”? Indique o que modificaria no circuito, para garantir o seu funcionamento correcto independentemente do estado inicial dos Flip-Flops.