

Aluno _____	Nº
-------------	----

Instituto Superior Técnico
Licenciatura em Engenharia Física Tecnológica
Licenciatura em Engenharia Electrotécnica e de Computadores
Licenciatura em Ciências Informáticas

Sistemas Digitais

Exame de 1ª Época - 23 de Janeiro de 2002

Antes de começar o exame leia atentamente esta folha de rosto

1. A mesa de exame apenas deve ter a identificação do aluno (cartão de estudante e bilhete de identidade ou outro documento oficial com fotografia)
2. Identifique todas as folhas do enunciado. A não identificação de uma folha de exame acarreta a sua destruição automática.
3. Responda apenas na folha de exame. Utilize as costas das folhas para rascunho.
4. Para cada questão do exame é fornecido um espaço, devidamente enquadrado, dentro do qual deverá responder. O tamanho do enquadramento está ajustado ao tamanho expectável da resposta. Respostas que se prolongam para além do enquadramento de cada pergunta apenas significam que o aluno está a responder desadequadamente, pelo que serão devidamente penalizadas.
5. As cotações das perguntas encontram-se indicadas à esquerda, a cheio entre parêntesis.
6. Duração do exame: 2 horas.
7. A não entrega do exame tem o mesmo significado que a não comparência ao exame.

Aluno _____	Nº
-------------	----

Grupo I – Circuitos Combinatórios Básicos

1. Considere uma função F de cinco variáveis (A, B, C, D, E), em que A é o bit mais significativo, definida da seguinte forma:
 $f(A,B,C,D,E)=\sum m(1, 7, 12, 14, 17, 22, 23, 26, 30) + \sum md(0, 3, 4, 5, 6, 16)$

a) **[2 val]** Usando um quadro de Karnaugh, obtenha a expressão mínima da função f como uma soma de produtos,.

b) **[1 val]** Indique um implicante primo essencial (IPE), um implicante primo não essencial (IPnE), e um implicante não primo (InP), da função F . Justifique.

Aluno _____	Nº
-------------	----

- c) [1 val] Transforme algebricamente a função obtida em a) de forma a permitir a implementação directa utilizando **portas NAND**

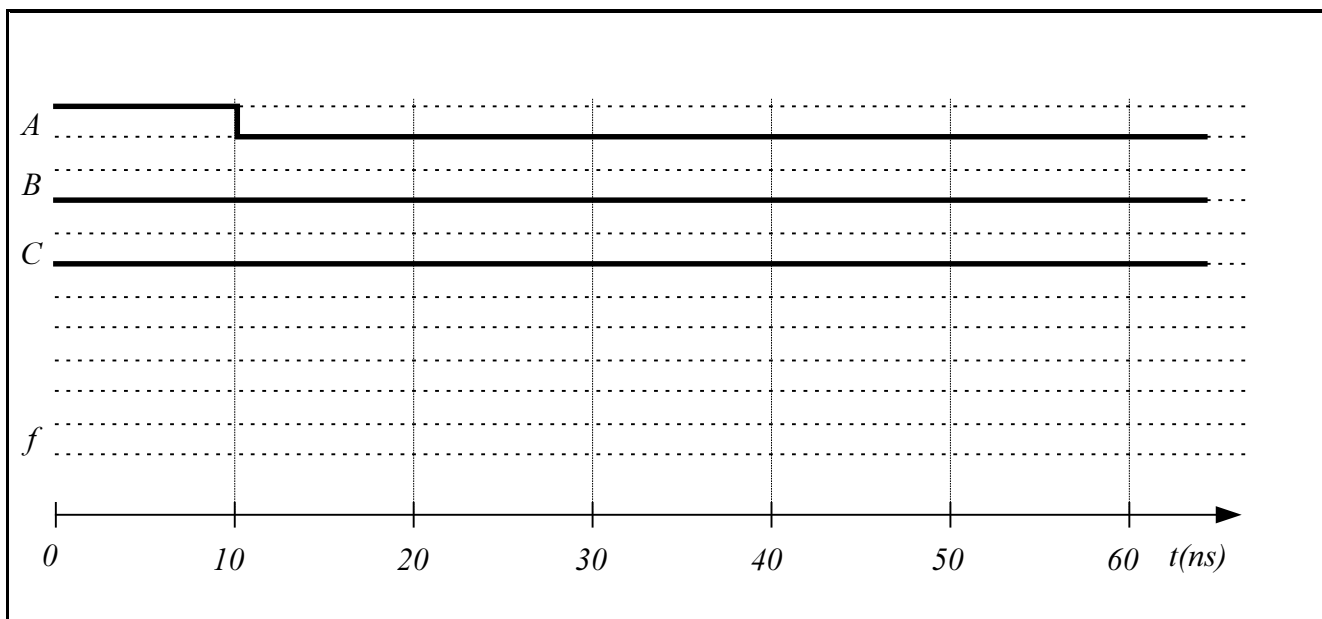
2. Considere a função $f(A, B, C) = \overline{(\overline{A} \oplus B)} \cdot \overline{C}$

- a) [1 val] Utilizando portas lógicas básicas (NOT, AND, NAND, OR, NOR, XOR, XNOR), desenhe o esquemático do circuito que implementa directamente a função F (i.e. sem simplificar F).

Aluno _____	Nº _____
-------------	----------

b) [1 val] Complete o diagrama temporal tendo em consideração os tempos de propagação da tabela apresentada. Represente todos os sinais que sofram alteração. Justifique (**ATENÇÃO**: tome em consideração a escala de tempo apresentada)

Portas \ Tempos	$t_{P_{HL}}$	$t_{P_{LH}}$
NOT	12 ns	10 ns
AND	15 ns	19 ns
NAND	12 ns	25 ns
OR	16 ns	20 ns
NOR	15 ns	19 ns
XOR	20 ns	18 ns
XNOR	20 ns	22 ns



Aluno _____	Nº
-------------	----

Grupo II – Circuitos Combinatórios Integrados

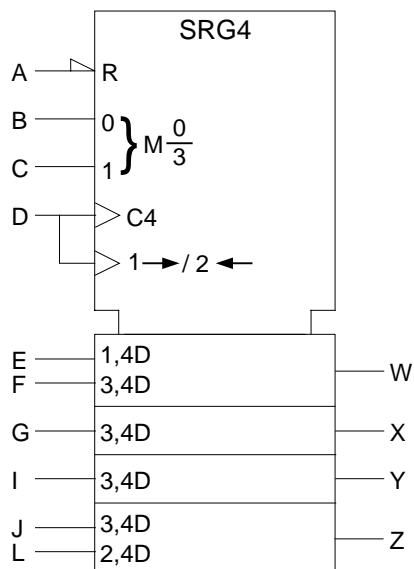
1. **[2 val]** Implemente a função $f(A,B,C,D)=\sum m(1, 2, 5, 7, 8, 11, 12, 13)$, em que A é a variável de maior peso, utilizando multiplexers com 2 variáveis de selecção e Enable (com saída tri-state), e o mínimo possível de lógica adicional. Caso não consiga, implemente a mesma função recorrendo a um multiplexer com 3 variáveis de selecção e o mínimo possível de lógica combinatória, valendo a pergunta **[1 val]**. Caso não consiga, implemente a mesma função recorrendo a um multiplexer com 4 variáveis de selecção, passando a cotação da pergunta a **[0.5 val]**

Aluno _____	Nº
-------------	----

2. [2 val] Utilizando um decodificador 4/16, implemente um circuito que multiplique 2 números de 2 bits cada ($A_1 A_0$ e $B_1 B_0$), e apresente o resultado em 4 bits ($C_3 C_2 C_1 C_0$). Utilize o mínimo possível de portas lógicas adicionais.

Grupo III – Contadores, Registos e Memórias

- a) [1 val] Considere que são colocados às entradas do registo os valores lógicos indicados na tabela abaixo. Determine os valores lógicos nas saídas, após um flanco de relógio (D comuta de 0 para 1), dado o estado anterior:



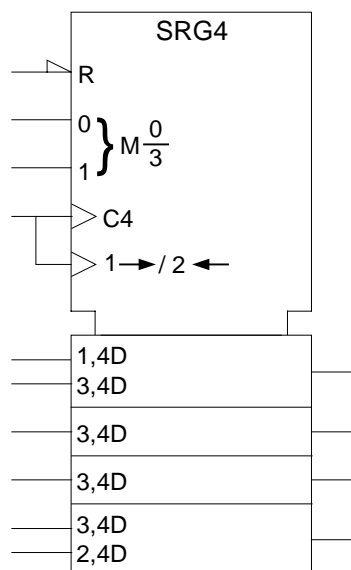
A	B	C	D	E	F	G	I	J	L
1	0	1	0	1	0	1	1	0	0

	W	X	Y	Z
Antes do flanco de relógio	0	1	1	0
Depois do flanco de relógio				

- b) [1.5 val] Pretende-se projectar um contador em anel de 4 bits. Considere uma entrada de inicialização INIT_H e um sinal de relógio CLK.

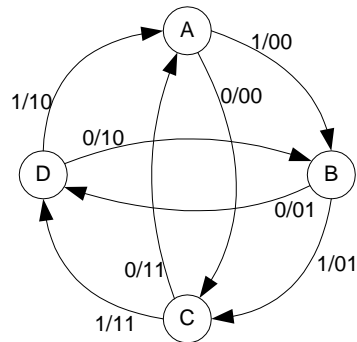
Quando INIT é activada, o contador é inicializado no estado “0001”, caso contrário, o contador segue a sequência de contagem normal: 0001 → 1000 → 0100 → 0010 → 0001 → etc.

Faça as ligações necessárias, usando o registo de deslocamento indicado abaixo, para realizar a funcionalidade desejada.



Grupo IV – Circuitos Sequenciais Síncronos

1. Considere o circuito sequencial, com uma entrada **E** e 2 saídas **S₁** e **S₀**, definido pelo diagrama de estados seguinte. Projecte (de acordo com as alíneas abaixo) o circuito correspondente utilizando **Flip-Flops D** “edge-triggered” positivos. Utilize o **número mínimo** de FFs.



- a) **[0,5 val]** Trata-se de uma máquina de Moore ou de Mealy ? Justifique.

- b) **[0,5 val]** Defina a codificação de estados que vai usar no projecto.

- c) **[0,5 val]** Preencha a tabela de transição de estados do circuito.

Aluno _____	Nº
-------------	----

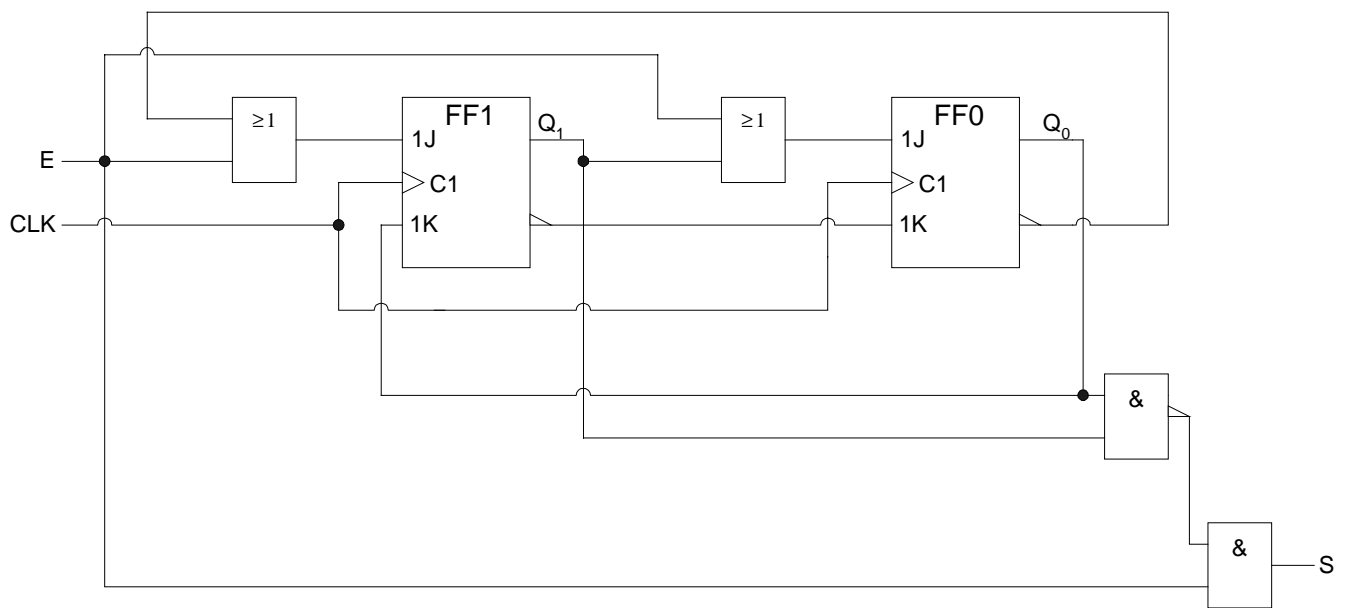
- d) [2 val] Determine as equações de excitação dos FFs e as funções das saídas, de acordo com a codificação de estados definida em b).

Aluno _____	Nº
-------------	----

e) [1 val] Desenhe o logigrama correspondente ao circuito definido em d).



2. Considere o circuito sequencial abaixo.



a) [1.5 val] Desenhe o diagrama de estados correspondente.

Blank area for drawing the state transition diagram.

Aluno _____	Nº
-------------	----

b) [1.5 val] Calcule a frequência máxima de relógio para a qual o contador funciona correctamente. Justifique.

Considere o seguinte conjunto de parâmetros temporais relativos aos componentes de circuito.

Parâmetros	FF	AND	NAND	OR
tSU	5ns			
tH	3ns			
tPHL	10ns	8ns	6ns	5ns
tPLH	10ns	6ns	4ns	3ns