

Aluno _____

Nº

Instituto Superior Técnico
Licenciatura em Ciências Informáticas
Licenciatura em Engenharia Física Tecnológica
Licenciatura em Engenharia Electrotécnica e de Computadores

Sistemas Digitais

Exame de 1ª Época – 12 de Janeiro de 2005

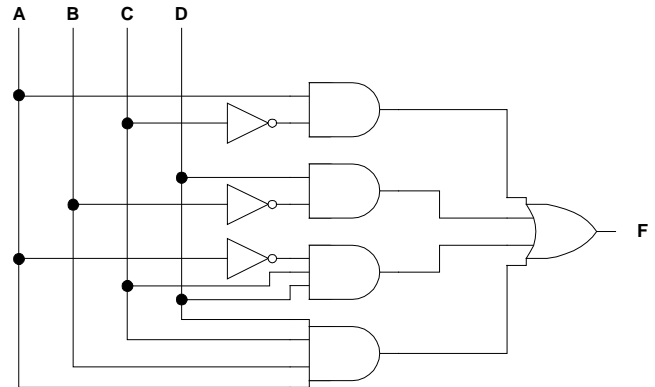
Antes de começar o exame leia atentamente esta folha de rosto

1. A mesa de exame apenas deve ter a identificação do aluno (cartão de estudante e bilhete de identidade ou outro documento oficial com fotografia)
2. Identifique todas as folhas do enunciado. A não identificação de uma folha de exame acarreta a sua destruição automática.
3. Responda apenas na folha de exame. Utilize as costas das folhas para rascunho.
4. Para cada questão do exame é fornecido um espaço, devidamente enquadrado, dentro do qual deverá responder. O tamanho do enquadramento está ajustado ao tamanho expectável da resposta. Respostas que se prolongam para além do enquadramento de cada pergunta apenas significam que o aluno está a responder desadequadamente, pelo que serão devidamente penalizadas.
5. As cotações das perguntas encontram-se indicadas à esquerda, a cheio entre parêntesis.
6. Duração do exame: 2 horas e meia.
7. A não entrega do exame tem o mesmo significado que a não comparência ao exame.

Grupo I – Circuitos Combinatórios Básicos

1. Considere o circuito da figura ao lado, que realiza a função lógica F.

- a) [2 val] Obtenha a expressão algébrica de F, correspondente ao circuito. Use o método de Karnaugh para obter a expressão mínima da função na forma disjuntiva mínima (soma de produtos mínima). Desenhe o diagrama lógico correspondente à expressão mínima da função F.



Aluno _____

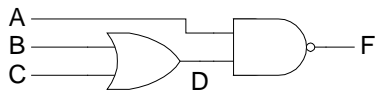
Nº _____

2. Considere o quadro de Karnaugh de 5 variáveis, ao lado.

- a) [0,5 val] Assinale no mapa o implicante A.B.C.E.
Indique, justificando, se este implicante é primo.
- b) [0,5 val] Assinale no mapa o implicado B+C.
Indique, justificando, se este implicado é primo.
- c) [0,5 val] Indique, justificando, um implicante primo essencial da função.

	C	0	0	0	0	1	1	1	1
	D	0	0	1	1	1	1	0	0
	E	0	1	1	0	0	1	1	0
A B		0	0	0	X	0	X	1	1
	0 1	X	0	0	X	1	0	X	0
	1 1	X	1	0	X	1	X	1	0
	1 0	X	0	0	0	0	0	X	0

3. Considere o circuito e a tabela de tempos de propagação seguintes.



Portas \ Tempos	$t_{p\ HL}$	$t_{p\ LH}$
OR	25 ns	22 ns
NAND	10 ns	15 ns

- a) [1 val] Indique qual o atraso máximo de propagação deste circuito? Justifique.

Aluno _____

Nº _____

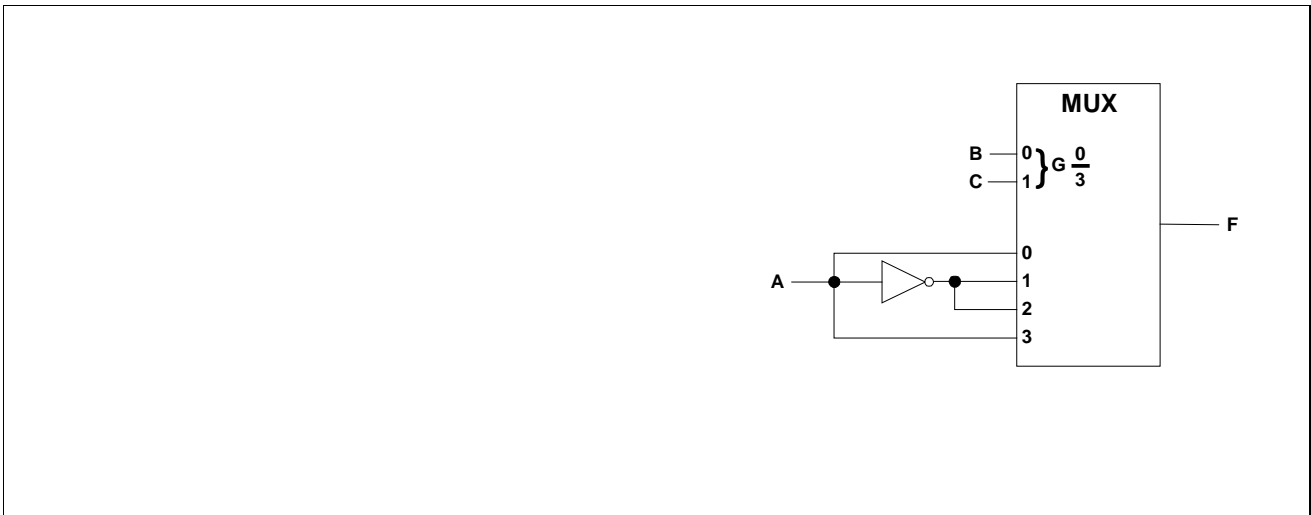
Grupo II – Circuitos Combinatórios Integrados, Memórias

1. [2 val] Pretende-se implementar um circuito combinatório, que recebe na entrada um número de 2 bits e gera um número de 4 bits correspondente ao quadrado do número de entrada. Use um único decodificador (com as dimensões mínimas necessárias) e o número mínimo de portas lógicas elementares adicionais. Desenhe, justificando, o diagrama lógico para o circuito pretendido.

2. [1 val] Considere o circuito somador da figura abaixo. Indique quais os valores lógicos que tem de impor nas entradas do circuito para realizar a operação aritmética $7 - 4$. Justifique.

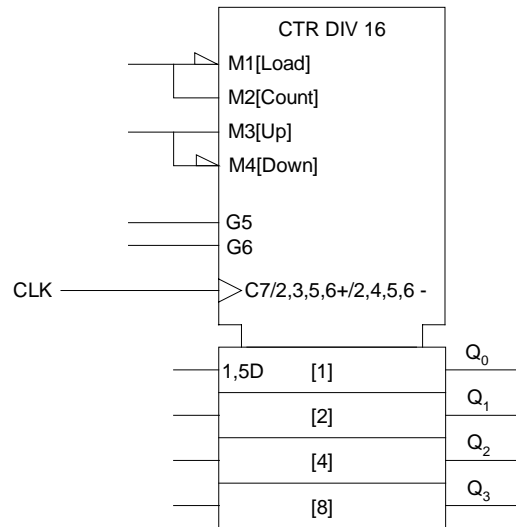
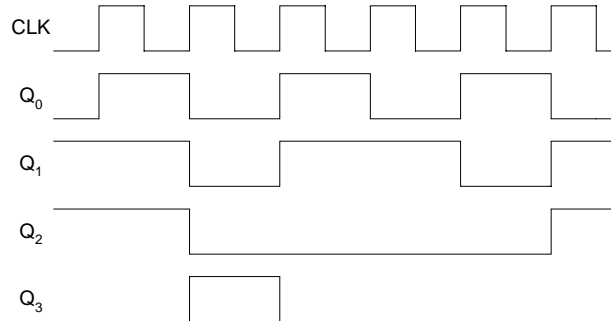


3. [1,5 val] Considere o circuito abaixo. Qual a expressão algébrica correspondente à função $F(A,B,C)$? Justifique.

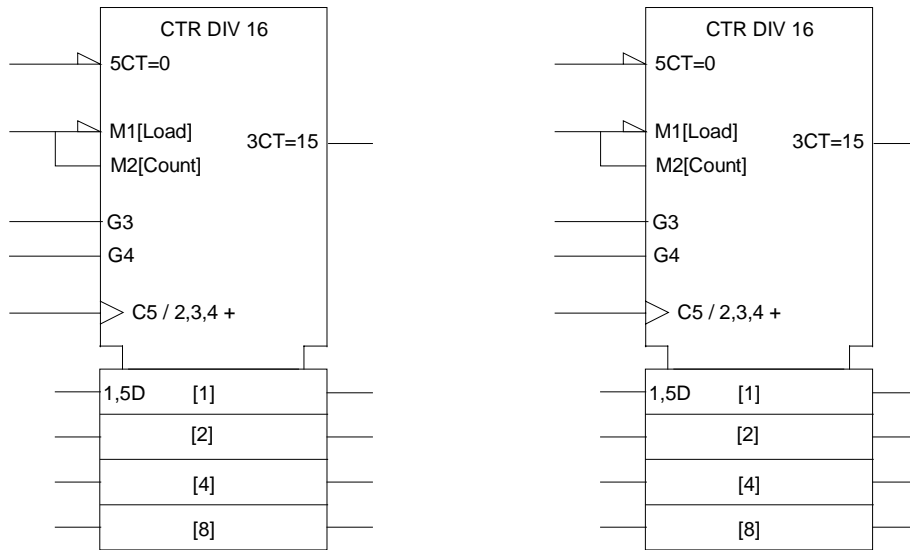


Grupo III – Contadores e Registos

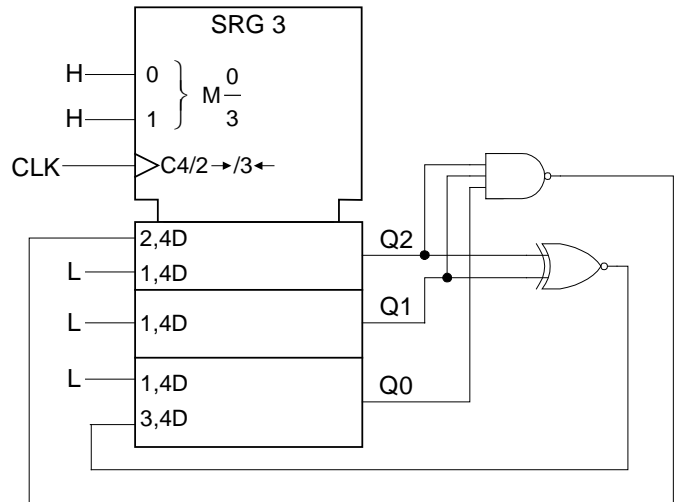
1. [2 val] Projecte, usando apenas o contador integrado indicado abaixo, um circuito que concretize a sequência de estados representada nas seguintes formas de onda.



2. [1,5 val] Realize, usando os contadores abaixo, um circuito que efectue a contagem binária, síncrona, entre 0 e 64 (módulo 65).



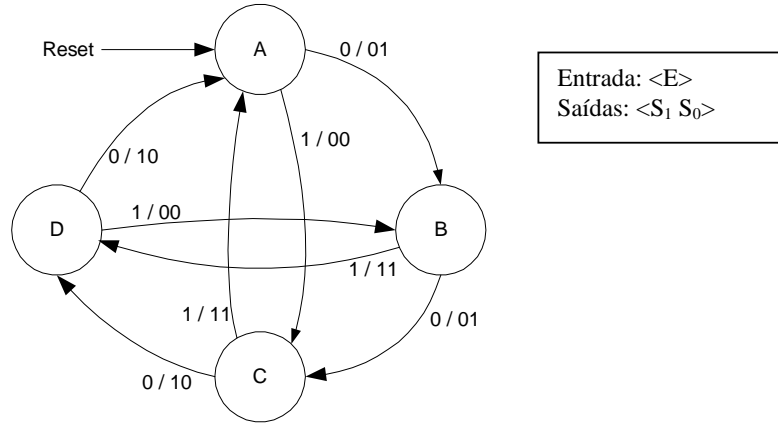
3. Considere o circuito da figura ao lado.
 a) [1,5 val] Indique qual a sequência de estados, começando no estado 0 e até voltar ao estado 0. Justifique.



- b) [1 val] Indique uma modificação nas ligações do circuito que resolve o problema de "lockout" existente. Justifique.

Grupo IV – Circuitos Sequenciais Síncronos

1. Considere o circuito sequencial, com uma entrada **E** (além dos sinais de relógio e de *reset*) e 2 saídas **S₁** e **S₀**, definido pelo diagrama de estados seguinte.



Projecte (de acordo com as alíneas abaixo) o circuito correspondente utilizando **Flip-Flops D** “edge-triggered” positivos.

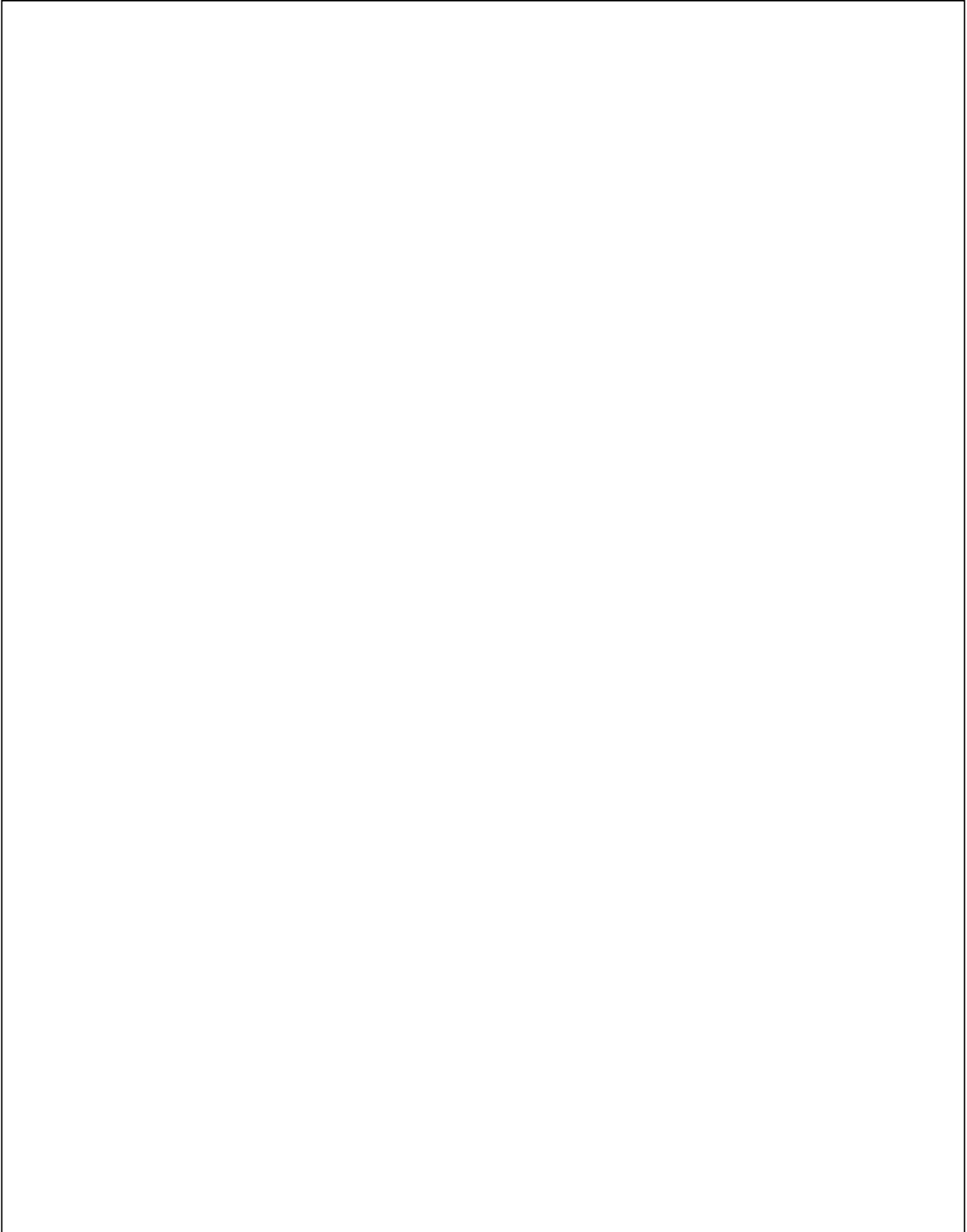
- a) **[2 val]** Determine as equações de excitação dos FFs e as funções das saídas, para uma concretização do circuito utilizando 2 FFs e portas lógicas simples. Use a codificação de estados indicada.

A	00
B	01
C	11
D	10

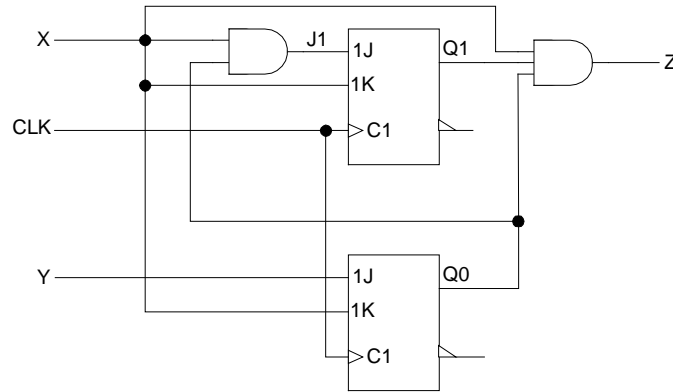
Aluno _____

Nº

b) [1 val] Desenhe o logigrama correspondente ao circuito definido em a). Inclua a funcionalidade necessária para realizar a operação de Reset.



2. [2 val] Considere o circuito sequencial seguinte.



Os parâmetros temporais dos componentes do circuito são os indicados na tabela seguinte.

Parâmetros	FF		AND
tSU		4ns	
tH		1ns	
tPHL	de CLK para Q	15ns	5ns
tPLH	de CLK para Q	20ns	10ns

Complete as formas de onda abaixo, considerando que o circuito se encontra inicialmente no estado $Q_1Q_0 = 00$, e que o relógio tem um período $T = 40$ ns.

