

Aluno _____	Nº _____
-------------	----------

---

**Instituto Superior Técnico**  
**Licenciatura em Engenharia Aeroespacial**  
**Licenciatura em Engenharia Física Tecnológica**  
**Licenciatura em Engenharia Electrotécnica e de Computadores**

***Sistemas Digitais***

**Exame de 1ª Época – 2 de Julho de 2005**

---

**Antes de começar o exame leia atentamente esta folha de rosto**

1. Duração do exame: **2:30**
2. Sobre a mesa de exame apenas deve encontrar-se a identificação do aluno (**cartão de estudante**).
3. **Identifique** todas as folhas do enunciado.
4. Responda apenas na folha de exame. Utilize as costas das folhas para **rascunho**.
5. Para cada questão do exame é fornecido um espaço, devidamente enquadrado, dentro do qual deverá responder. A sua dimensão está ajustada ao tamanho expectável da resposta.
6. **Justifique** adequadamente todas as respostas.
7. Responda ao exame com **calma**. Se não sabe responder a uma pergunta **passe à seguinte** e volte a ela no fim.

Aluno \_\_\_\_\_

Nº \_\_\_\_\_

**Grupo I – Circuitos Combinatórios Básicos**

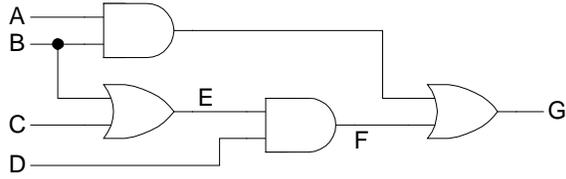
	CD	00	01	11	10
AB					
00		1	1	0	1
01		1	X	0	0
11		1	0	X	1
10		1	0	0	1

		C	D	E				
		0	0	0	0	1	1	1
		0	0	1	1	1	1	0
		0	1	1	0	0	1	1
AB								
00		0	0	0	0	0	X	0
01		0	0	X	0	0	1	0
11		0	0	0	1	1	1	X
10		X	0	X	0	0	1	X

1. [1,5 val] Expresse na forma disjuntiva (soma de produtos) mínima a função lógica  $f(A,B,C,D)$  correspondente ao mapa de Karnaugh acima à esquerda. Manipule algebricamente o resultado de modo a permitir uma implementação directa utilizando apenas portas NAND.

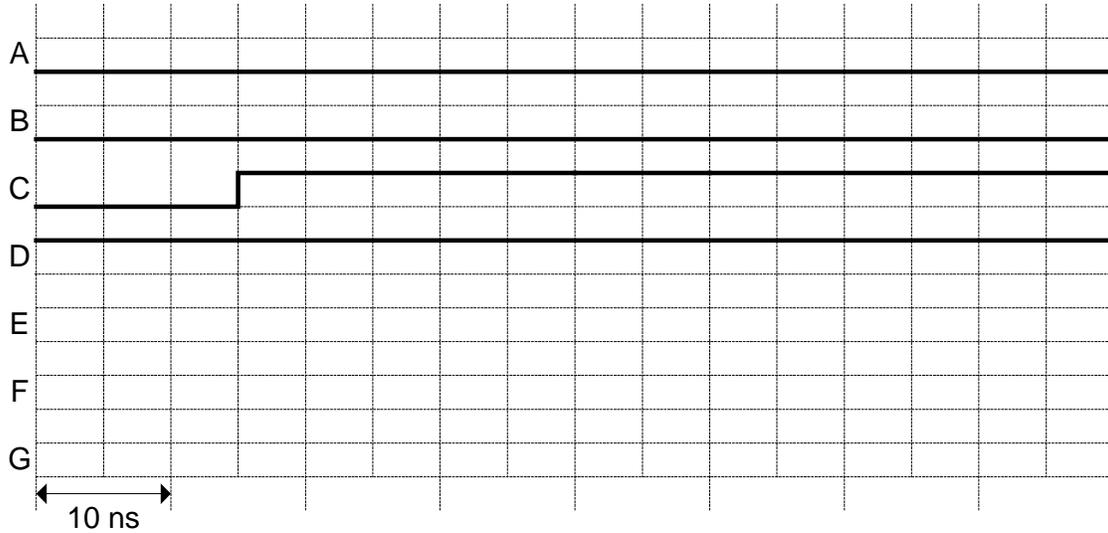
2. Considere o quadro de Karnaugh de 5 variáveis, acima à direita.
- a) [0,5 val] Assinale no mapa um implicante primo essencial. Justifique a sua escolha.
- b) [0,5 val] Assinale no mapa um implicante primo não-essencial. Justifique a sua escolha.

3. Considere o circuito e a tabela de tempos de propagação seguintes.



Portas \ Tempos	$t_{p\ HL}$	$t_{p\ LH}$
OR	5 ns	10 ns
AND	20 ns	15 ns

a) [1,5 val] Complete as formas de onda para os sinais E, F e G, tendo em conta os tempos de propagação indicados acima.



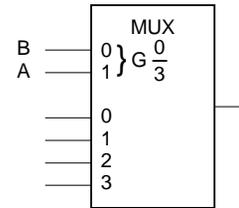
b) [1 val] Desenhe o diagrama de um circuito que concretize a mesma função booleana G, mas cujo tempo de propagação máximo seja inferior a 30 ns. Justifique. (Sugestão: manipule a função de modo a obter um circuito a 2 níveis)

Aluno \_\_\_\_\_

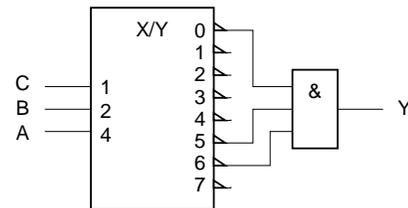
Nº \_\_\_\_\_

### Grupo II – Circuitos Combinatórios Integrados

1. [1 val] Realize a função  $f(A,B,C,D) = \sum m(2,3,5,9,10,13,15) + \sum m_d(6,7,8,11)$  usando o multiplexer 4:1 da figura. Procure minimizar, ou mesmo eliminar, a lógica adicional.

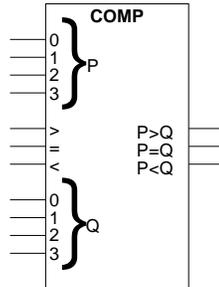


2. [1 val] Indique uma expressão algébrica para a função realizada pelo circuito da figura.

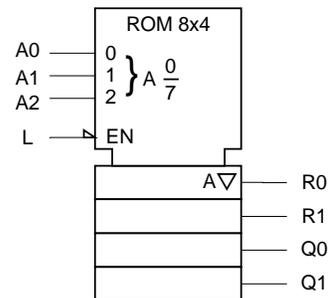


3. [1 val] Represente os números inteiros -5, -1, 6 e 7 em complemento para 2, com 4 bits.

4. [1 val] Utilizando o comparador da figura e lógica adicional, projecte um circuito que receba dois números de 4 bits em complemento para 2,  $A = (A_3A_2A_1A_0)$  e  $B = (B_3B_2B_1B_0)$ , gerando uma saída  $Y$  activa quando  $A > B$ . Justifique a solução proposta.

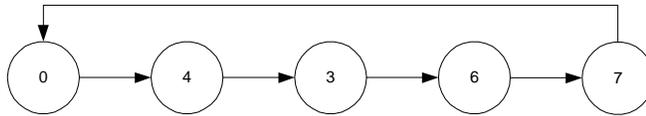


5. [1 val] Pretende-se usar o circuito da figura para calcular o quociente  $Q = (Q_1Q_0)$  e o resto  $R = (R_1R_0)$  da divisão por 3 de um número de 3 bits  $A = (A_2A_1A_0)$ . Defina o conteúdo da memória.

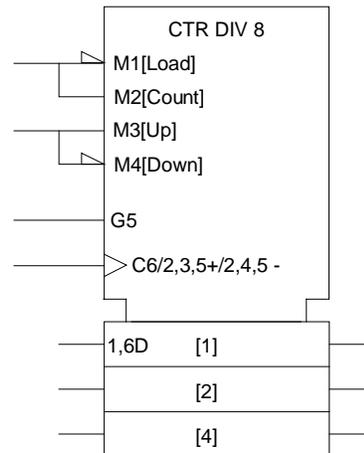


### Grupo III – Contadores e Registos

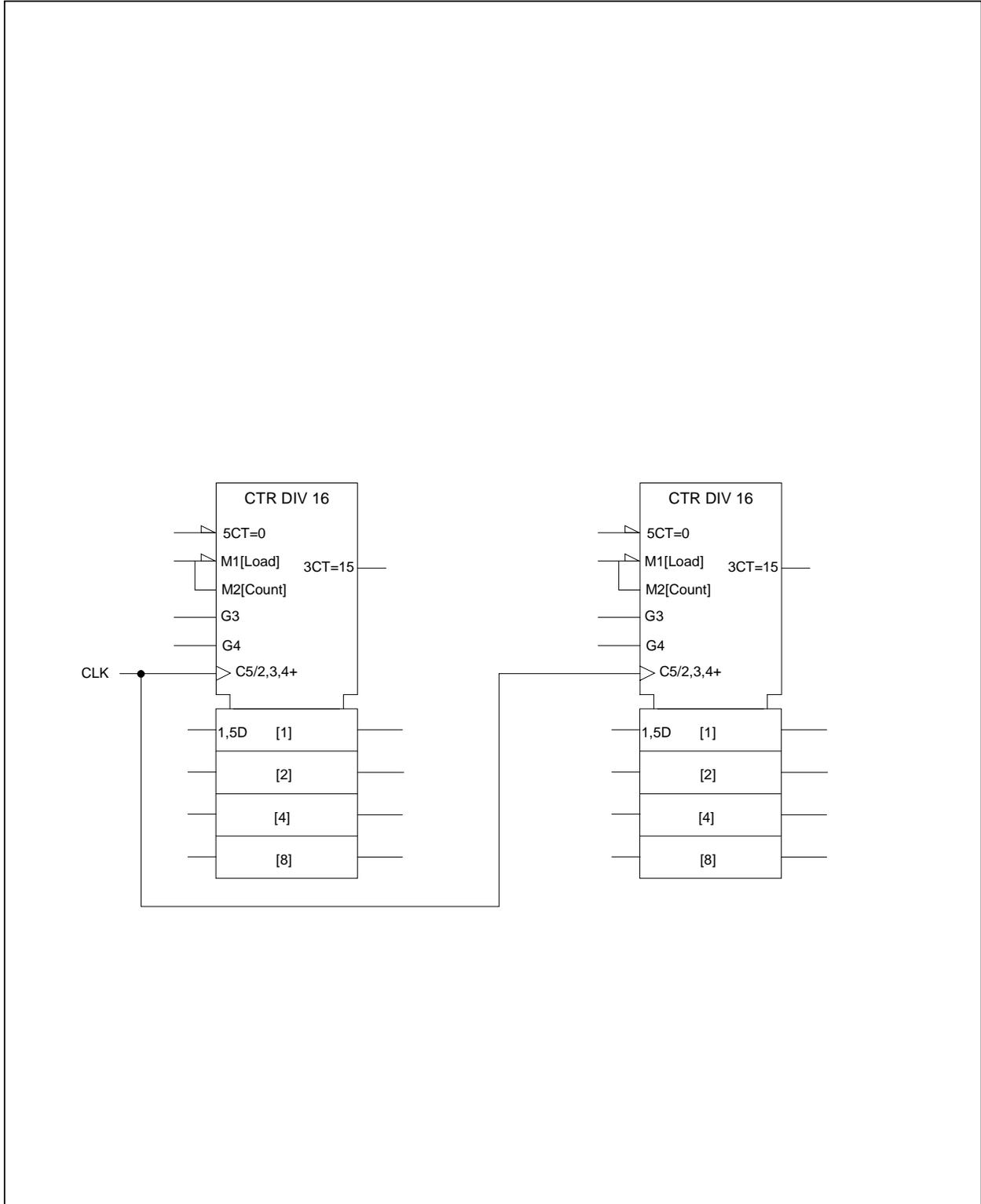
1. [2 val] Projecte, usando o contador integrado indicado abaixo e o mínimo de lógica adicional, um circuito que concretize a sequência de estados seguinte:



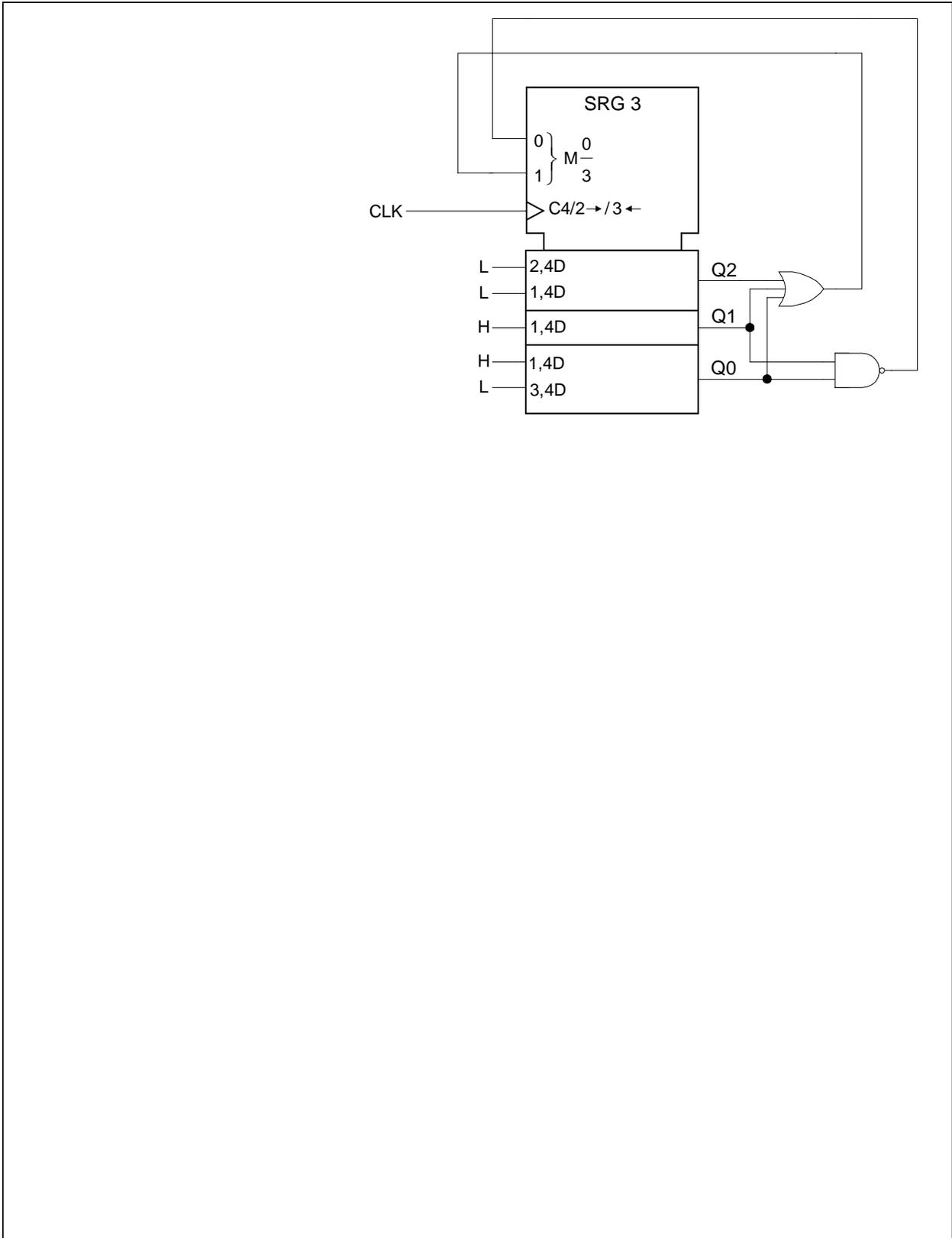
Justifique o funcionamento do circuito e indique todos os passos que seguiu até chegar à solução



2. [1,5 val] Realize, usando os contadores abaixo e o **mínimo** de lógica adicional, um circuito que efectue a contagem binária, síncrona, entre 0 e 80 (módulo 81). Explique sucinta e claramente o funcionamento do circuito.

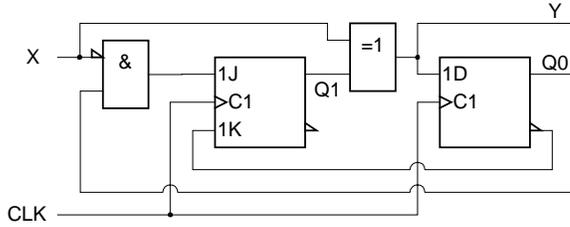


3. [1,5 val] Considere o circuito da figura. Indique qual a sequência de estados, começando no estado 0 e até voltar ao estado 0. Justifique.



**Grupo IV – Circuitos Sequenciais Síncronos**

1. Considere o circuito sequencial da figura.



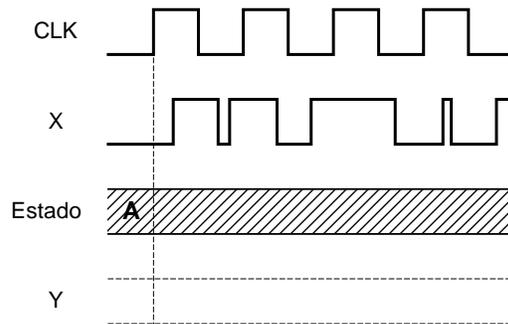
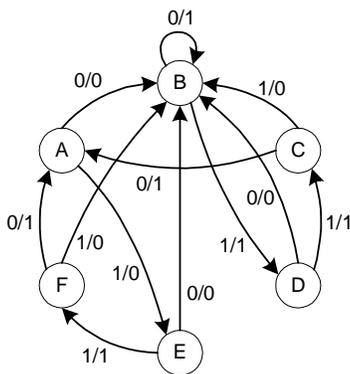
(ns)	FF	AND	XOR
$t_{SU}$	5		
$t_H$	1		
$t_{PLH}$	16	8	13
$t_{PHL}$	20	10	15

a) [1 val] Complete a tabela de transições e excitações.

$(Q_1Q_0)_n$	X	J	K	D	$(Q_1Q_0)_{n+1}$	Y
00	0				00	
00	1	0	1	1		1
01	0	1	0	0	10	0
01	1					
10	0	0	1	1	01	1
10	1					
11	0				11	
11	1	0	0	0		0

b) [1 val] Determine os intervalos de tempo necessários para que as várias entradas de excitação dos flip-flops estabilizem após um flanco de relógio que origina a transição  $Q_1Q_0 = 10 \rightarrow 01$  quando  $X = 0$ . Se o maior tempo de atraso do circuito for atingido nesta situação, determine o período mínimo admissível para o sinal de relógio.

2. O seguinte diagrama de estados descreve o comportamento de uma máquina de Mealy com entrada X e saída Y.



a) [1 val] Complete o diagrama temporal (estado e saída), admitindo que as transições entre estados ocorrem nos flancos ascendentes do sinal de relógio (CLK) e desprezando os atrasos de propagação.

Aluno \_\_\_\_\_

Nº

- b) [1 val] Pretende-se sintetizar esta máquina com um flip-flop D por estado (codificação “one-hot”). Por inspecção directa do diagrama indique as expressões algébricas da saída Y e da excitação do flip-flop que está activo no estado A.

- c) [1 val] Complete a tabela de transições correspondente ao diagrama dado. Aplique um método de **eliminação** à escolha (**inspecção** ou **partição**) para reduzir o número de estados, apresentando a **tabela final** simplificada. **Nota:** Ao iniciar cada passo do algoritmo apresente uma **nova tabela** que indique claramente o agrupamento provisório dos estados.

Estado presente	Estado seguinte e saída presente	
	X=0	X=1
A	/	/
B	B/1	/
C	A/1	B/0
D	B/0	C/1
E	B/0	F/1
F	A/1	B/0