

Aluno _____	Nº _____
-------------	----------

Instituto Superior Técnico
Licenciatura em Engenharia Electrotécnica e de Computadores
Licenciatura em Engenharia Física Tecnológica

Sistemas Digitais

Exame de 2ª Época - 12 de Fevereiro de 2001

Antes de começar o exame leia atentamente esta folha de rosto

1. A mesa de exame apenas deve ter a identificação do aluno (cartão de estudante e bilhete de identidade ou outro documento oficial com fotografia)
2. Identifique todas as folhas do enunciado. A não identificação de uma folha de exame acarreta a sua destruição automática.
3. Responda apenas na folha de exame e no espaço atribuído a cada questão. Utilize as costas das folhas para rascunho.
4. As cotações das perguntas encontram-se indicadas à esquerda, a cheio entre parêntesis.
5. Duração do exame: 2 horas.
6. A não entrega do exame tem o mesmo significado que a não comparência ao exame.

Aluno _____	Nº
-------------	----

Grupo I – Circuitos Combinatórios Básicos

1. Dado o seguinte quadro de Karnaugh da função booleana simples f:

a) [2 val] Minimize a função de modo a obter uma **forma normal disjuntiva mínima**.

		A=0					A=1				
		BC	00	01	11	10		10	11	01	00
DE	00	X	0	0	1		1	0	0	0	1
	01	1	0	0	1		1	0	0	0	X
	11	X	0	0	1		1	0	0	0	1
	10	0	1	1	X		0	0	0	0	X

b) [1 val] Identifique um **Implicante Primo não Essencial (IP)** e um **Implicante Primo Essencial (IPE)**. Justifique

Aluno _____	Nº
-------------	----

2. Considere a seguinte função:

$$g(X,Y,Z) = XY\bar{Z} + \bar{X}Y$$

a) [1 val] Transforme algebricamente a função g para permitir a implementação directa utilizando **portas NAND**

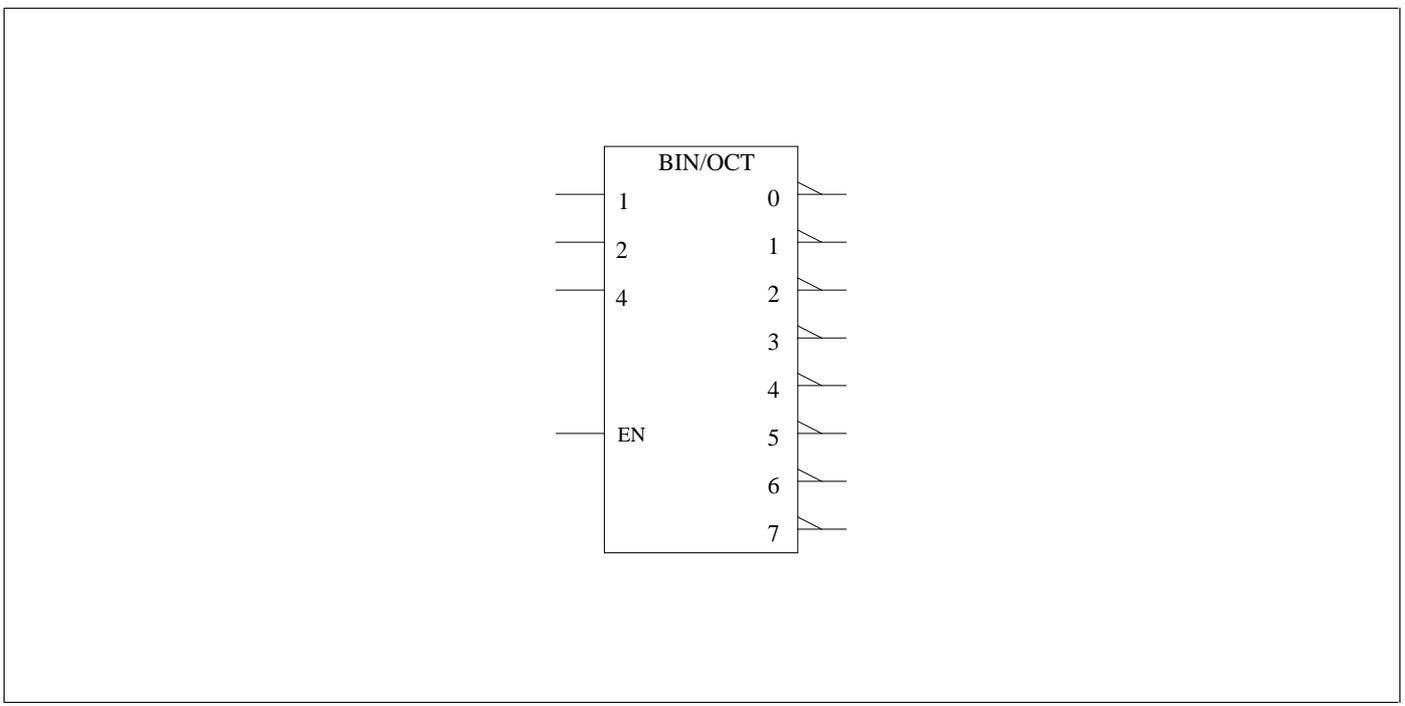
b) [1,5 val] Desenhe o logigrama correspondente à implementação da função g, apenas com portas lógicas com saída **tri-state**. (Admita que dispõe das variáveis de entrada sob a forma negada e não negada)

Aluno _____

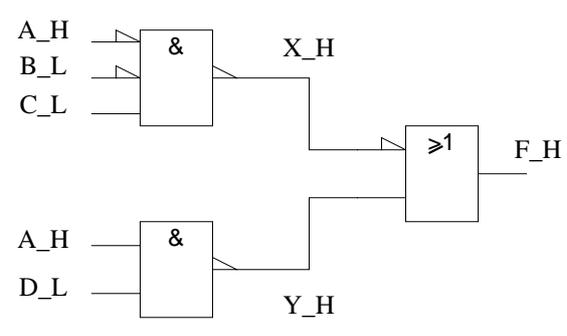
Nº _____

Grupo II – Circuitos Combinatórios Integrados

1. [1,5 val] Desenhe o logigrama de um somador completo tendo por base o decodificador, apresentado na figura, e adicionando a lógica que considerar necessária para gerar a função pretendida. Justifique!



2. Considere o seguinte circuito combinatório:

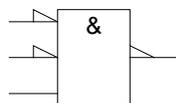


- a) [1,5 val] Escreva as expressões lógicas para as funções X, Y e F.

Blank area for writing the logic expressions for X, Y, and F.

Aluno _____	Nº
-------------	----

b) [1 val] Diga como implementaria em TTL a porta lógica seguinte:



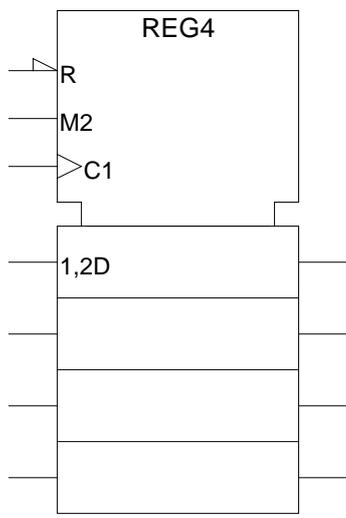
Aluno _____

Nº

Grupo III

Dado o seguinte registo de carregamento em paralelo.

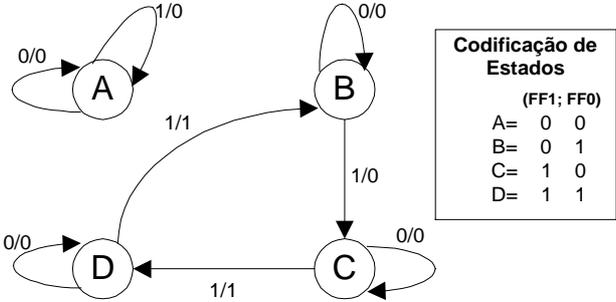
- a) [2 val] Transforme o registo de carregamento em paralelo num registo que faça deslocamento de uma posição para a direita.



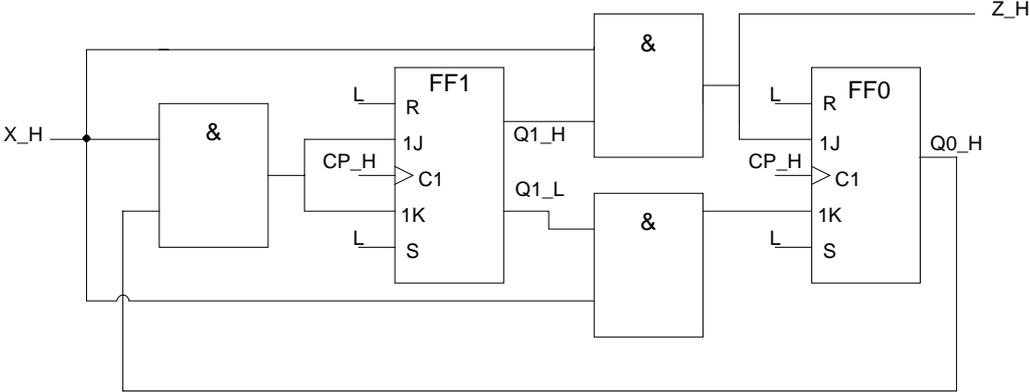
- b) [1 val] Desenhe o símbolo do registo de deslocamento resultante.

Grupo IV

1. Considere o seguinte diagrama de estados.



O logigrama abaixo define um circuito sequencial (com entrada, X_H; e saída, Z_H) que implementa este diagrama de estados.

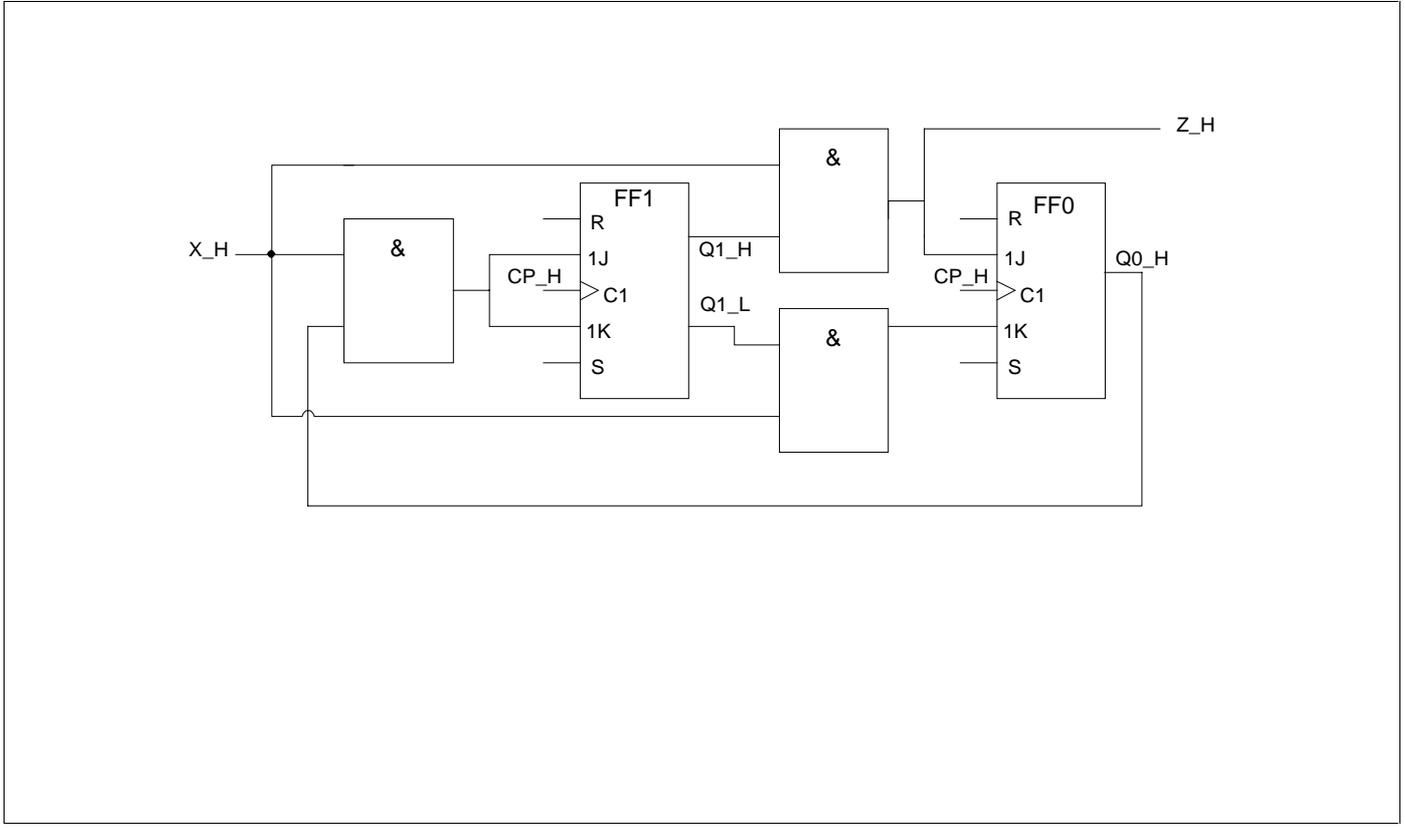


a) [0,5 val] Trata-se de uma máquina de Moore ou de Mealy? Justifique.

Aluno _____

Nº _____

b) [2 val] Identifique o estado de lockout. Modifique o logograma por forma a eliminar o lockout. Utilize apenas uma única porta simples adicional e tire partido da activação dos sinais de Set e/ou Reset dos FFs.



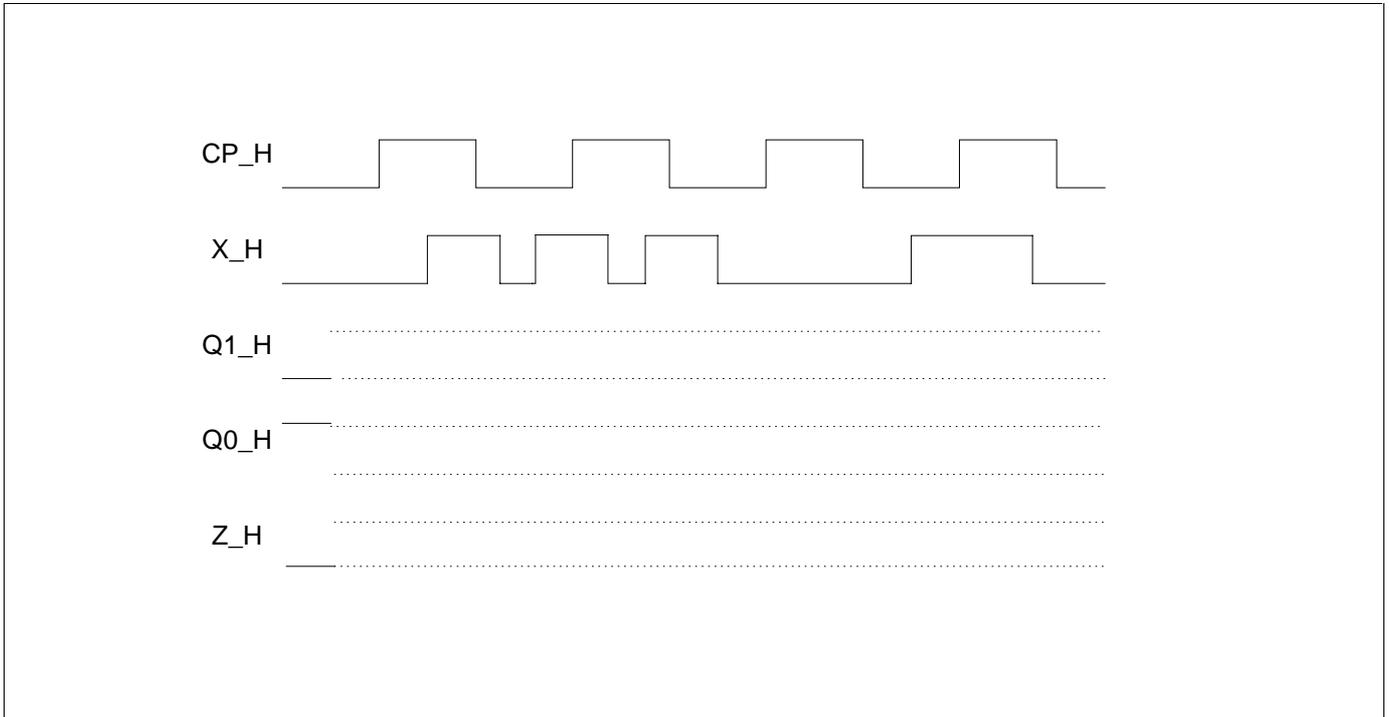
c) [1,5 val] Determine a expressão da frequência máxima de relógio para a qual o circuito funciona correctamente.

Blank area for the student's answer to question c).

Aluno _____

Nº _____

d) [1,5 val] Complete o seguinte diagrama temporal: (Não considere tempos de atraso)



2. [2 val] Considere um circuito sequencial com uma entrada, X, e uma saída, Z. A saída Z = '1' se e só se o número total de 1's recebido na entrada for zero ou divisível por 3 (por exemplo, 0, 3, 6, ...). **Desenhe o respectivo diagrama de estados.**

