

Aluno _____	Nº _____
-------------	----------

---

**Instituto Superior Técnico**  
**Licenciatura em Ciências Informáticas**  
**Licenciatura em Engenharia Física Tecnológica**  
**Licenciatura em Engenharia Electrotécnica e de Computadores**

***Sistemas Digitais***

**Exame de 2ª Época – 3 de Fevereiro de 2003**

---

**Antes de começar o exame leia atentamente esta folha de rosto**

1. A mesa de exame apenas deve ter a identificação do aluno (cartão de estudante e bilhete de identidade ou outro documento oficial com fotografia)
2. Identifique todas as folhas do enunciado. A não identificação de uma folha de exame acarreta a sua destruição automática.
3. Responda apenas na folha de exame. Utilize as costas das folhas para rascunho.
4. Para cada questão do exame é fornecido um espaço, devidamente enquadrado, dentro do qual deverá responder. O tamanho do enquadramento está ajustado ao tamanho expectável da resposta. Respostas que se prolongam para além do enquadramento de cada pergunta apenas significam que o aluno está a responder desadequadamente, pelo que serão devidamente penalizadas.
5. As cotações das perguntas encontram-se indicadas à esquerda, a cheio entre parêntesis.
6. Duração do exame: 2 horas e meia.
7. A não entrega do exame tem o mesmo significado que a não comparência ao exame.

Aluno _____	Nº
-------------	----

**Grupo I – Circuitos Combinatórios Básicos**

1. Considere uma função F de cinco variáveis (A, B, C, D, E), em que A é o bit mais significativo, definida da seguinte forma:  
 $f(A,B,C,D,E) = \sum m(0, 2, 5, 6, 20, 22, 25, 27, 31) + \sum md(4, 10, 11, 13, 16, 17, 18, 21, 26, 28, 30)$

a) [2 val] Usando um quadro de Karnaugh, obtenha uma expressão mínima da função f na forma disjuntiva mínima (soma de produtos mínima).

b) [1 val] O implicante  $\overline{C} D \overline{E}$  é essencial? Justifique.  
 Indique, justificando, um implicante primo essencial e um implicante primo não essencial.

Aluno _____	Nº
-------------	----

- c) **[0,5 val]** Sem efectuar quaisquer cálculos, indique o valor lógico assumido pela função obtida em a) para a combinação A=0, B=1, C=0, D=1 e E=1. Justifique.

- d) **[1 val]** Apresente uma realização da função obtida em a) baseada apenas em NANDs (não é necessário desenhar o logigrama).

- e) **[1 val]** Simplifique, algebricamente, a seguinte função:  $f(A, B, C, D) = \overline{C} \overline{D} + A + \overline{A} C \overline{D} + ABC$

Aluno _____	Nº _____
-------------	----------

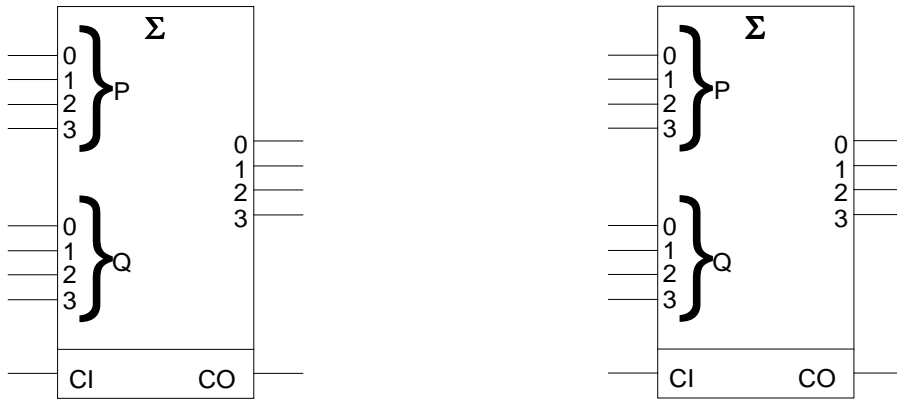
**Grupo II – Circuitos Combinatórios Integrados, Memórias**

1. [1 val] Implemente uma porta XOR de 3 entradas utilizando um MUX 4:1 e uma porta NOT.

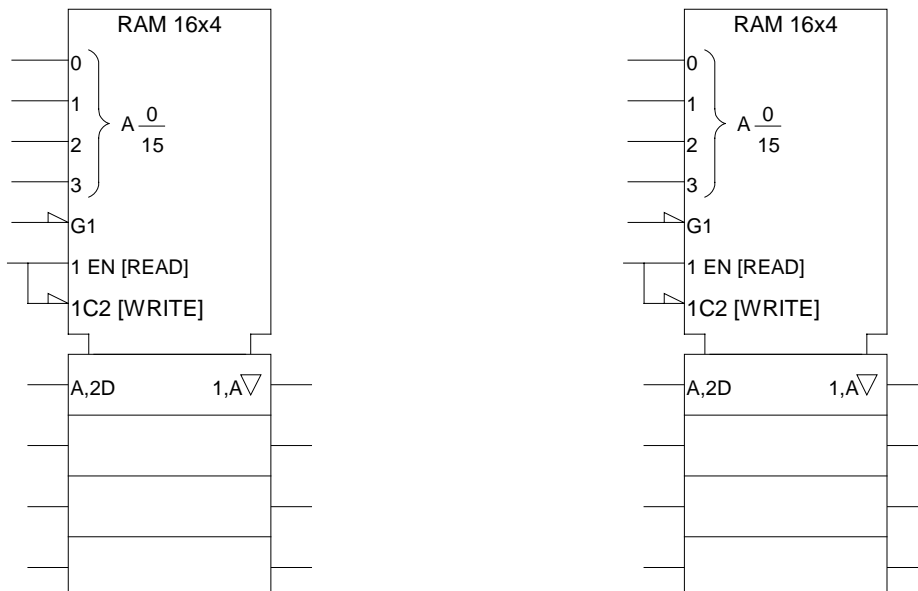
2. [1 val] Qual o tempo máximo de propagação do circuito realizado em a), considerando os parâmetros indicados na tabela abaixo? Justifique.

	MUX		NO T
tPHL	Seleccção	24ns	10ns
tPLH		20ns	8ns
tPHL	Dados	15ns	
tPLH		12ns	

3. [1 val] Pretende-se implementar um circuito que realize a soma aritmética de 2 números binários, A e B, de 8 bits cada (representando inteiros no intervalo [0,255]). Utilize os 2 circuitos somadores de 4 bits com *carry* abaixo indicados. Complete o diagrama lógico e justifique.

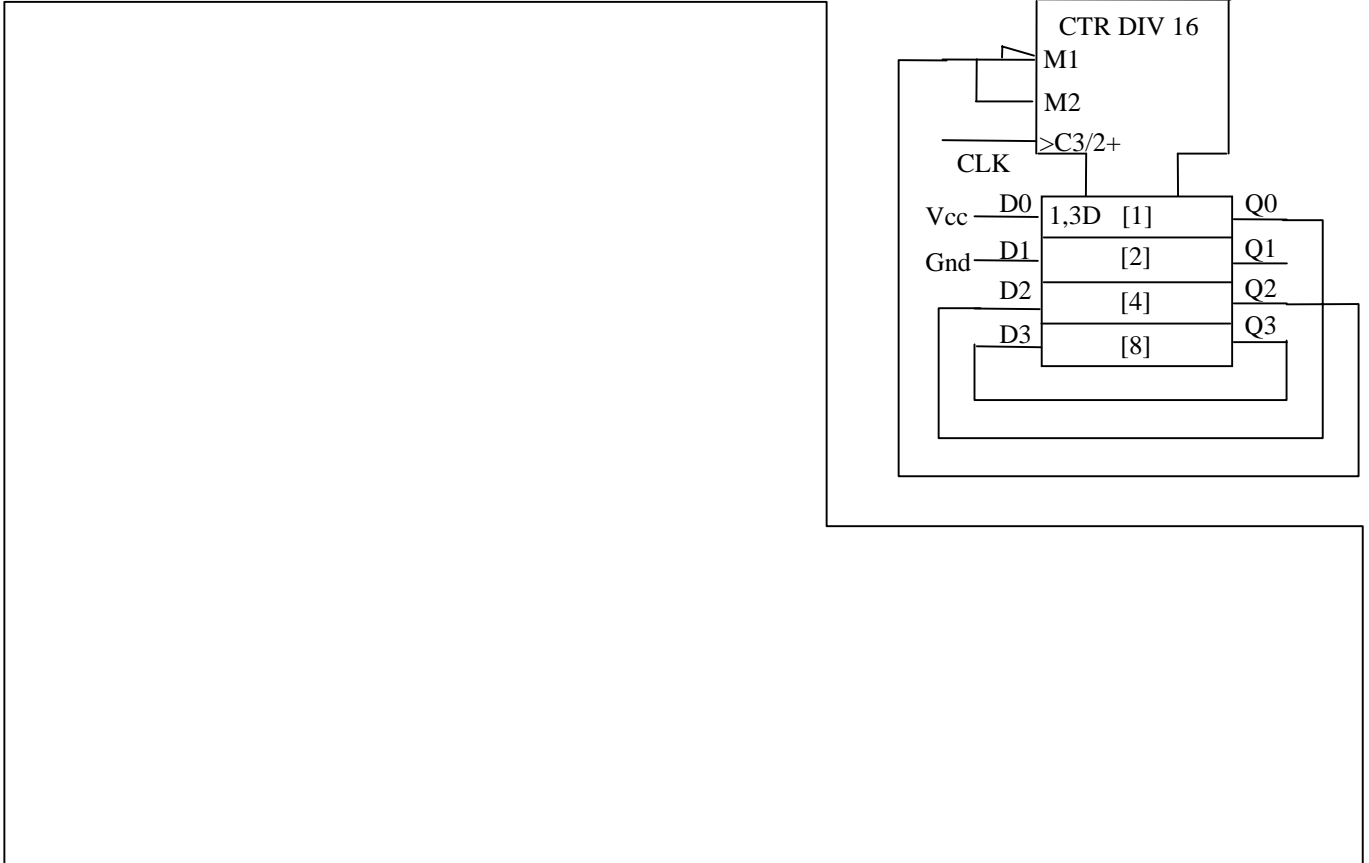


4. [1,5 val] Pretende-se implementar uma Unidade de Memória RAM de 32 palavras de 4 bits com recurso a 2 memórias RAM de 16 palavras de 4bits. Considere que se pretende armazenar as palavras com endereços pares e ímpares em memórias separadas. Determine, justificando, o diagrama lógico com a funcionalidade pretendida.



**Grupo III – Contadores e Registos**

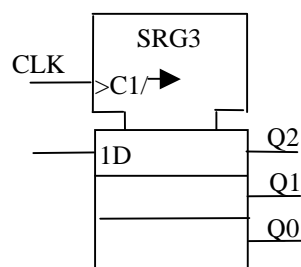
1. [1 val] Considere o circuito representado na figura abaixo, no qual é utilizado um contador. Considere como estado inicial  $Q_3=Q_2=Q_1=Q_0=0$ . Qual o ciclo de contagem efectuado por este circuito? Justifique.



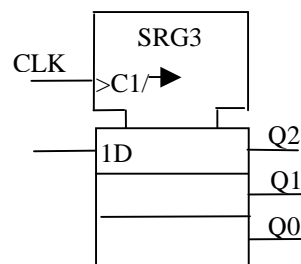
2. [1 val] Relativamente ao mesmo circuito, será que este apresenta estados de “lockout”? Justifique a sua resposta, de forma sucinta mas rigorosa.

- Sim  
 Não

3. a) [1 val] Construa, a partir do circuito integrado indicado abaixo e usando um mínimo de lógica adicional, um contador “tipo Johnson” com ciclo de contagem [0,4,6,7,3,1,0,...]. Justifique a sua resposta e complete o logograma respectivo.



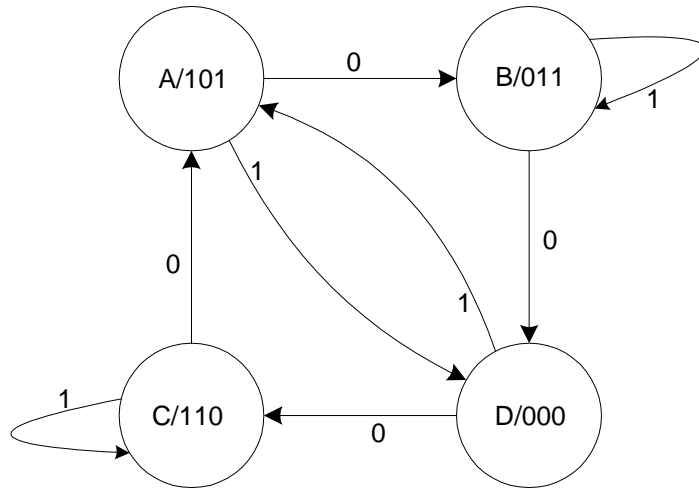
- b) [1 val] O que acontece ao circuito se for parar ao estado 2? Modifique o contador de modo a que não apresente estados de “lockout”. Justifique a sua resposta e complete o logograma respectivo, utilizando o mínimo de lógica adicional.



**Grupo IV – Circuitos Sequenciais Síncronos**

1. Considere o circuito sequencial, com uma entrada **E** e 3 saídas **S<sub>2</sub>**, **S<sub>1</sub>** e **S<sub>0</sub>**, definido pelo diagrama de estados seguinte. Projecte (de acordo com as alíneas abaixo) o circuito correspondente utilizando **2 Flip-Flops D** “edge-triggered” positivos e utilizando **obrigatoriamente** a codificação de estados abaixo indicada:

Codificação de Estados	Q <sub>1</sub>	Q <sub>0</sub>
A	0	0
B	0	1
C	1	0
D	1	1



Entrada: <E>  
Saídas: <S<sub>2</sub> S<sub>1</sub> S<sub>0</sub>>

- a) **[0,5 val]** Trata-se de uma máquina de Moore ou de Mealy? Justifique.

- b) **[0,5 val]** Preencha a tabela de transição de estados do circuito (incluindo o valor das saídas em cada estado).

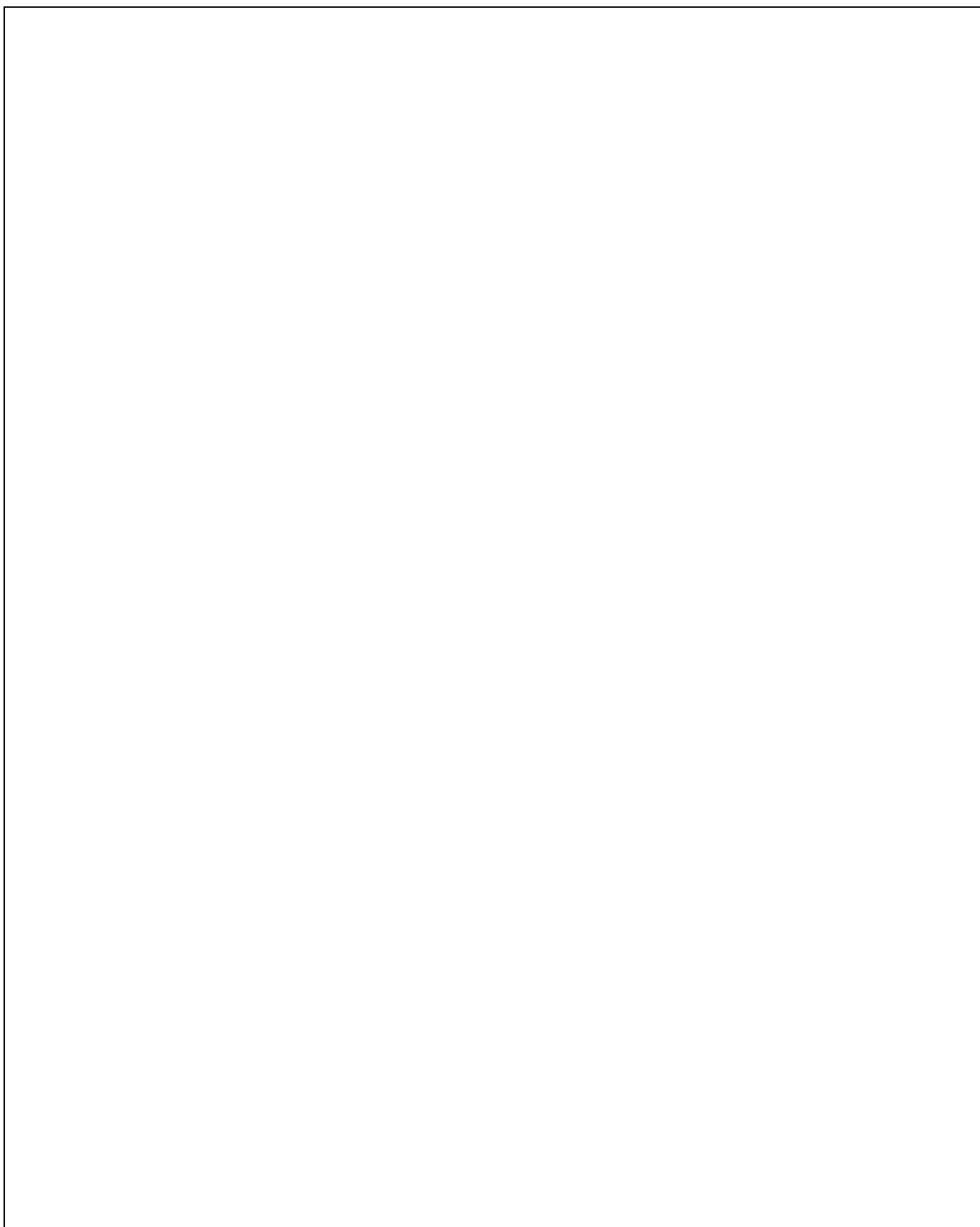


Aluno _____	Nº
-------------	----

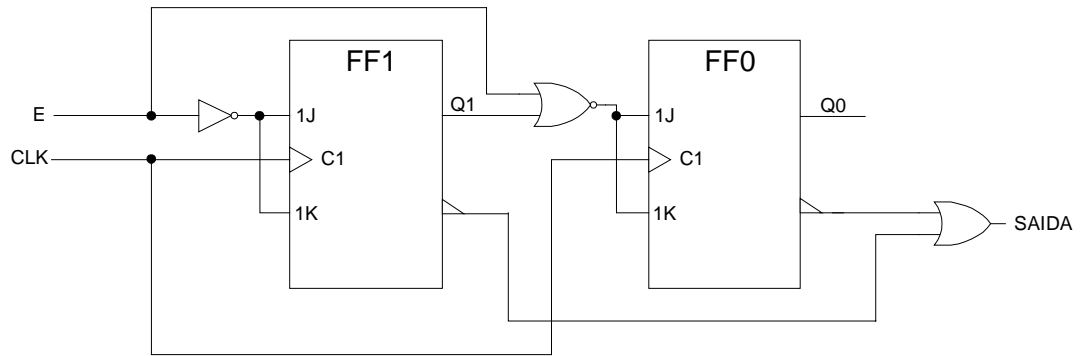
- c) **[2 val]** Determine as equações de excitação dos FFs e as funções das saídas, de acordo com a codificação de estados indicada.

Aluno _____	Nº
-------------	----

d) [1 val] Desenhe o logigrama correspondente ao circuito definido em c).

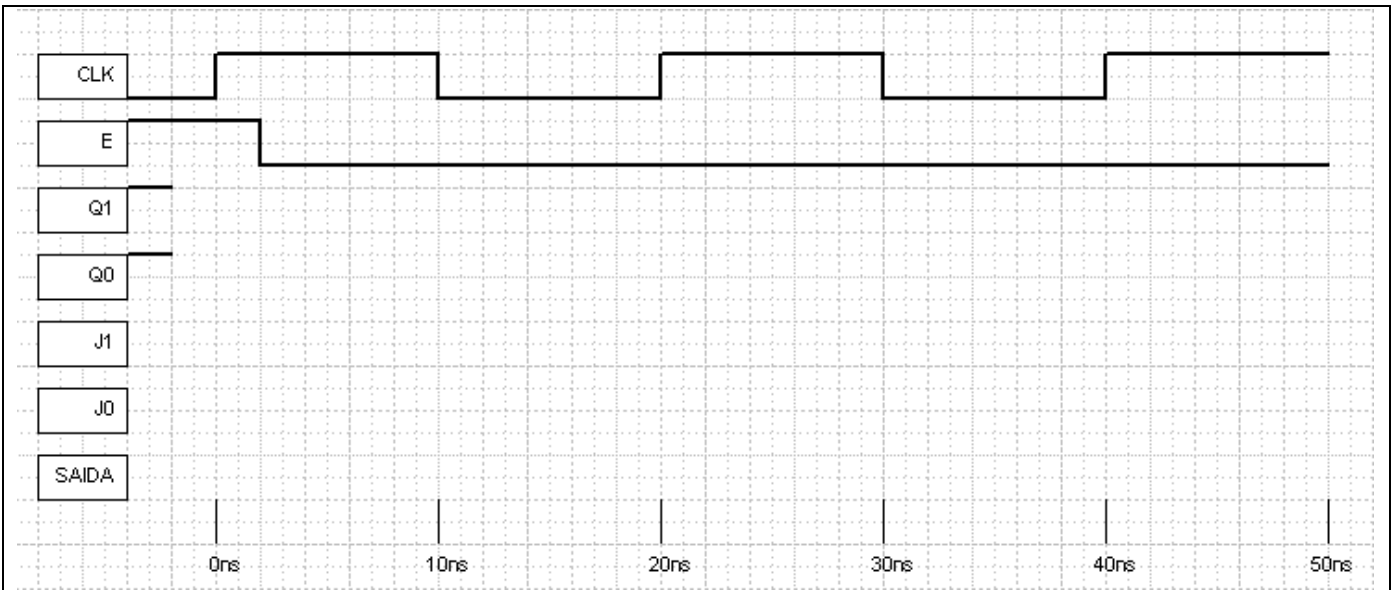


2. Considere o circuito sequencial ao lado.



Parâmetros	NOR	OR	NO T	FF
tSU				3ns
tH				1ns
tPHL	7ns	6ns	9ns	de CLK para Q, Q'
tPLH	10ns	5ns	7ns	de CLK para Q, Q'

a) [1 val] Considere inicialmente  $Q_1 = Q_0 = 1$  (mantêm este valor constante desde  $-\infty$ ), e tenha em conta os parâmetros temporais definidos na tabela acima. Complete o diagrama temporal abaixo (não inclua transições posteriores a 50ns).



b) [1 val] O circuito funciona correctamente com o relógio de frequência de 50MHz utilizado em a)? Justifique.