

Aluno _____	Nº
-------------	----

Instituto Superior Técnico
Licenciatura em Engenharia Aeroespacial
Licenciatura em Engenharia Física Tecnológica
Licenciatura em Engenharia Electrotécnica e de Computadores

Sistemas Digitais

Exame de 2ª Época – 20 de Julho de 2005

Antes de começar o exame leia atentamente esta folha de rosto

1. Duração do exame: **2:30**
2. Sobre a mesa de exame apenas deve encontrar-se a identificação do aluno (**cartão de estudante**).
3. **Identifique** todas as folhas do enunciado.
4. Responda apenas na folha de exame. Utilize as costas das folhas para **rascunho**.
5. Para cada questão do exame é fornecido um espaço, devidamente enquadrado, dentro do qual deverá responder. A sua dimensão está ajustada ao tamanho expectável da resposta.
6. **Justifique** adequadamente todas as respostas.
7. Responda ao exame com **calma**. Se não sabe responder a uma pergunta **passe à seguinte** e volte a ela no fim.

Aluno _____

Nº _____

Grupo I – Circuitos Combinatórios Básicos

CD \ AB	00	01	11	10
00	0	1	1	0
01	0	1	X	0
11	1	X	0	X
10	0	1	1	0

C \ D E	0 0	0 1	0 1	0 1	1 1	1 0	1 0
00	0	0	1	0	0	X	0
01	0	0	X	0	0	1	0
11	0	X	X	1	1	0	X
10	X	0	X	0	0	0	X

1. Considere a função lógica $f(A,B,C,D)$ expressa pelo mapa de Karnaugh acima à esquerda

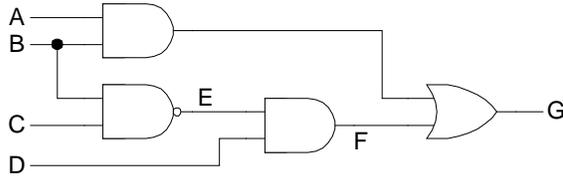
- [1 val] Indique (e assinale no mapa) todos os **implicados** primos essenciais de f .
- [0,5 val] Expresse a função na forma conjuntiva (produto de somas) **mínima**. Se utilizou implicados primos não essenciais, assinale-o(s) também no mapa.

2. [1 val] Expresse na forma disjuntiva (soma de produtos) **mínima** a função lógica $g(A,B,C,D,E)$ correspondente ao mapa de Karnaugh acima à direita. Assinale no quadro os agrupamentos considerados (e apenas estes).

Aluno _____

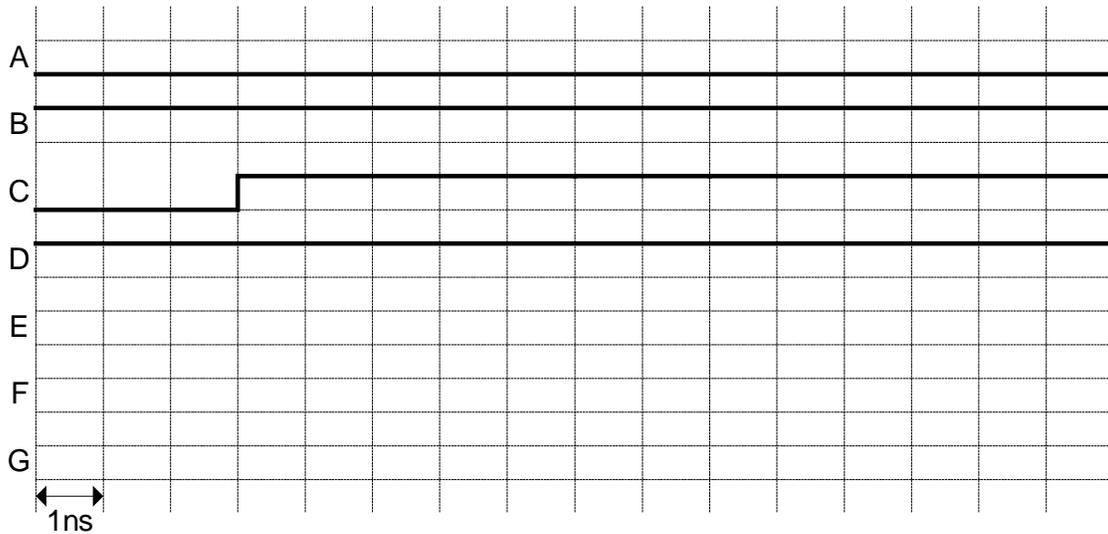
Nº _____

3. Considere o circuito e a tabela de tempos de propagação seguintes.



Portas	t_{PHL} (ns)	t_{PLH} (ns)
OR	5	4
AND	4	3
NAND	1	2
NOT	1	1

a) [1,5 val] Complete as formas de onda para os sinais E, F e G, tendo em conta os tempos de propagação indicados acima.



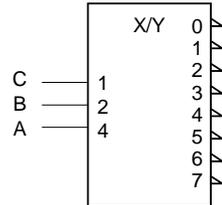
b) [1 val] Desenhe o diagrama lógico de um circuito que concretize a mesma função booleana G, utilizando apenas portas lógicas NAND. Indique qual o maior atraso de propagação do novo circuito. Justifique.

Aluno _____

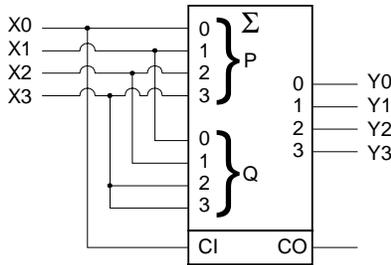
Nº _____

Grupo II – Circuitos Combinatórios Integrados

1. [1 val] Realize a função $f(A,B,C) = (A + \bar{B} + \bar{C})(A + B + \bar{C})(\bar{A} + B + \bar{C})$ usando o decodificador da figura e portas lógicas elementares.



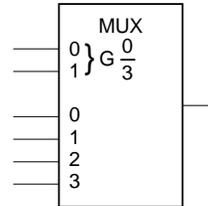
2. Considere o circuito da figura abaixo, que opera sobre um número de 4 bits, $X = (X_3X_2X_1X_0)$, para gerar $Y = (Y_3Y_2Y_1Y_0)$.



$X_3X_2X_1X_0$	X_{10}	$P_3P_2P_1P_0$	$Q_3Q_2Q_1Q_0$	CI	$Y_3Y_2Y_1Y_0$	Y_{10}
0010		0011				
0101		0101				
1011		1011				

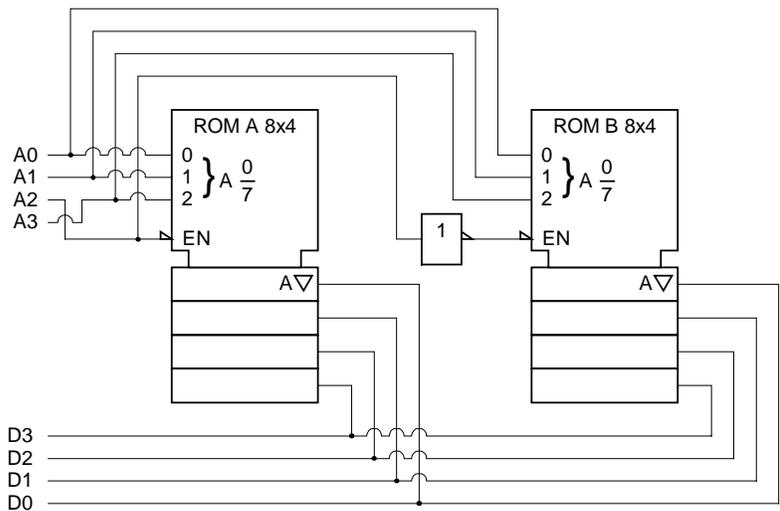
- a) [1 val] Complete a tabela dada, a qual caracteriza parcialmente o circuito. As colunas X_{10} e Y_{10} designam os valores na base decimal dos números (com sinal) X e Y, cujas representações binárias estão em **complemento para 2**.
- b) [1 val] Para que valores de X na tabela ocorre *overflow* no cálculo de Y? Justifique.

3. [1 val] Projecte um circuito **combinatório** para controlo de uma lâmpada, de tal modo que esta mude de estado (acesa ou apagada) sempre que houver uma alteração na posição de **um** de 3 interruptores de comando. A lâmpada deve estar apagada quando todos os interruptores estiverem desligados. A posição dos interruptores reflecte-se nas variáveis lógicas A_H, B_H e C_H, devendo o circuito gerar um sinal **ACENDE_L**. Construa a tabela de verdade da função pretendida e realize o circuito com o multiplexer da figura e o mínimo de lógica adicional.



4. [1 val] O circuito da figura engloba duas ROMs cujo conteúdo se encontra tabelado. Indique os valores observados no barramento de dados D3...D0 para as combinações apresentadas abaixo nas linhas de endereço A3...A0.

End.	ROM A	ROM B
000	0111	1010
001	1110	1101
010	0001	0101
011	1111	1011
100	1001	1000
101	0110	0100
110	0011	1100
111	0010	0000

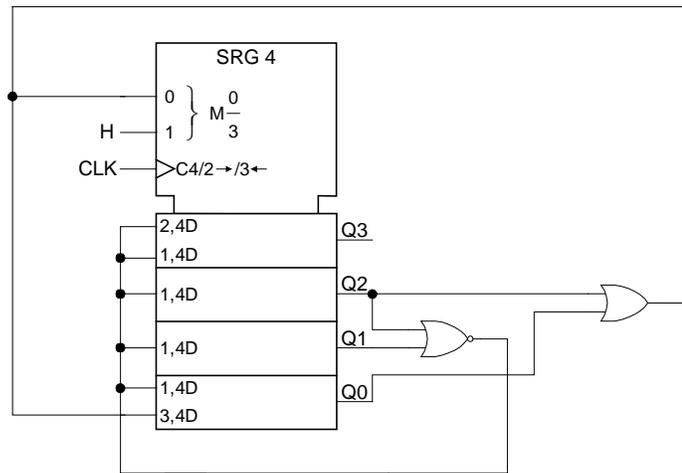


A3A2A1A0	D3D2D1D0
0000	
0110	
1011	
1101	

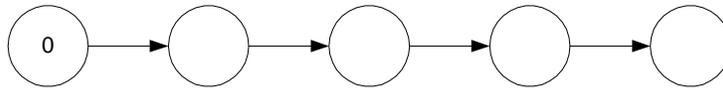
Grupo III – Contadores e Registos

1. Considere o circuito da figura ao lado, e a tabela de parâmetros temporais abaixo.

Registo	t_{SETUP}	5 ns
	t_{HOLD}	2 ns
	t_{PHL}	8 ns
	t_{PLH}	8 ns
Portas Lógicas	t_{PHL}	12 ns
	t_{PLH}	12 ns



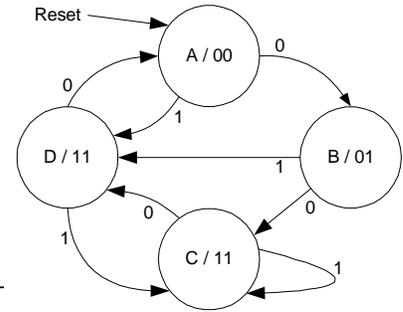
- a) [1 val] Suponha que o circuito se encontra inicialmente no estado 0. Indique quais os 3 estados seguintes. Justifique.
- b) [1 val] Indique qual a frequência máxima de relógio para a qual o circuito funciona correctamente. Justifique.



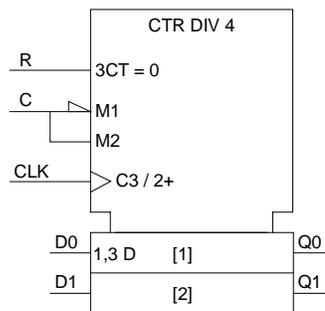
Aluno _____

Nº _____

3. [2 val] Considere o circuito sequencial, com uma entrada **E** (e uma entrada de **Reset**) e 2 saídas **S₁** e **S₀**, definido pelo diagrama de estados ao lado. Projecte o circuito correspondente utilizando o contador indicado e o mínimo de lógica adicional. Comece por preencher a tabela abaixo, indicando a codificação de cada estado, e quais os valores (0, 1, ou indiferença) a aplicar às entradas do contador para atingir o estado seguinte desejado. Esboce o diagrama lógico do circuito completo.



Estado	Q ₁ Q ₀ (n)	E = 0			E = 1			S ₁ S ₀
		Q ₁ Q ₀ (n+1)	C	D ₁ D ₀	Q ₁ Q ₀ (n+1)	C	D ₁ D ₀	
A								
B								
C								
D								

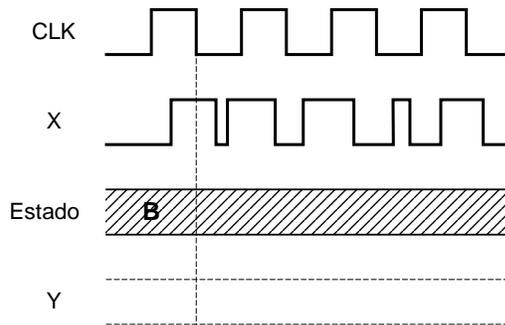
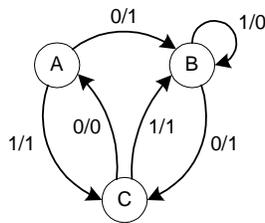


Grupo IV – Circuitos Sequenciais Síncronos

1. [1 val] Apresente o **diagrama de estados** de uma máquina de **Moore**, com uma entrada série e uma saída, que opera de acordo com a seguinte especificação. A saída é activada quando se detecta uma sequência de pelo menos 3 zeros consecutivos na entrada, mantendo-se activa 2 períodos de relógio após a interrupção dessa sequência. O exemplo abaixo demonstra o modo de operação pretendido para o sistema.

Entrada: 1000100001000000111
 Saída: 0000110011100111110

2. Considere o seguinte diagrama de estados, que descreve o comportamento de uma máquina de Mealy com entrada X e saída Y.



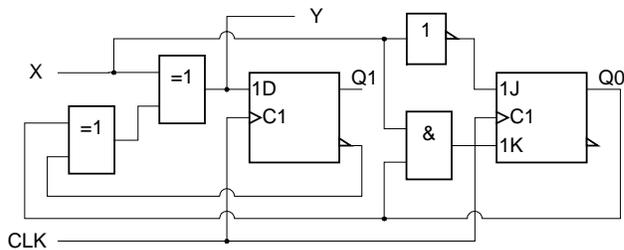
- a) [1 val] Complete a evolução do estado e da saída no diagrama temporal dado, admitindo transições de estado nos flancos descendentes do sinal de relógio e atrasos de propagação nulos.

Aluno _____

Nº _____

b) [1 val] Converta numa máquina de Moore a máquina de Mealy dada, apresentando o respectivo diagrama de estados.

3. Considere o circuito sequencial síncrono da figura.



$(Q_1Q_0)_n$	X	D	J	K	$(Q_1Q_0)_{n+1}$	Y
00	0					
00	1	0	0	0		0
01	0	0	1	0		0
01	1					
10	0					
10	1	1	0	0		1
11	0					
11	1	0	0	1		0

a) [1 val] Complete a tabela de excitações e transições e desenhe o diagrama de estados correspondente.

b) [1 val] Simplifique a lógica de excitação do flip-flop JK. Indique as novas funções simplificadas das entradas J e K.