

5º Mini-Teste: Circuitos Sequenciais Síncronos

Aluno	Nº
--------------	-----------

1. [5 val] O diagrama de estados da figura 1 descreve o comportamento de um circuito sequencial síncrono com uma entrada X e uma saída Y. O estado é codificado pelas saídas de dois flip-flops, Q1Q0, de acordo com A = 11, B = 01, C = 00, D = 10. Complete a tabela de transições, indicando para cada combinação de estado actual e entrada o valor da saída gerada e o estado seguinte.

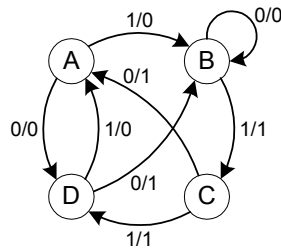


Figura 1

(Q1Q0) _n	X	(Q1Q0) _{n+1}	Y
00	0	11	1
00	1	10	1
01	0	01	0
01	1	00	1
10	0	01	1
10	1	11	0
11	0	10	0
11	1	01	0

2. Considere a seguinte tabela de transição de estados e de excitação de um circuito sequencial síncrono com entrada W e saída Z. Os valores de Q1 e Q0 são dados pelas saídas de flip-flops D e JK, respectivamente.

(Q1Q0) _n	W	D	J	K	(Q1Q0) _{n+1}	Z
00	0	0	0	X	00	0
00	1	1	0	X	10	0
01	0	1	X	0	11	0
01	1	0	X	1	00	1
10	0	0	1	X	01	1
10	1	1	0	X	10	0
11	0	1	X	0	11	1
11	1	1	X	0	11	1

- a) [3 val] Para que configuração em Q1Q0 se verifica um total bloqueamento da progressão do circuito?

00 01 10 11

- b) [3 val] Qual o estado em que a função combinatória de entrada/saída é dada por $Z = \overline{W}$?

00 01 10 11

- c) [5 val] Preencha os valores em falta na tabela.

3. [4 val] Admitindo a síntese com um FF por estado (“one-hot encoding”) do diagrama da figura 1, e designando por D_α e Q_α a entrada e saída do único flip-flop (D) que está activo num dado estado α , indique qual a equação de excitação de D_D .

$Q_B X$ $Q_A \overline{X} + Q_C X$ $Q_C \overline{X} + Q_D X$ $(Q_B + Q_D) \overline{X} + Q_A X$

5º Mini-Teste: Circuitos Sequenciais Síncronos

Aluno	Nº
--------------	-----------

1. [5 val] O diagrama de estados da figura 1 descreve o comportamento de um circuito sequencial síncrono com uma entrada X e uma saída Y. O estado é codificado pelas saídas de dois flip-flops, Q1Q0, de acordo com A = 01, B = 10, C = 11, D = 00. Complete a tabela de transições, indicando para cada combinação de estado actual e entrada o valor da saída gerada e o estado seguinte.

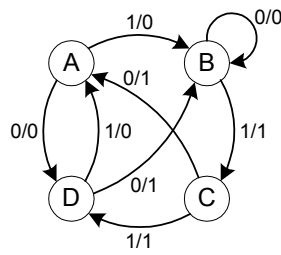


Figura 1

(Q1Q0) _n	X	(Q1Q0) _{n+1}	Y
00	0	10	1
00	1	01	0
01	0	00	0
01	1	10	0
10	0	10	0
10	1	11	1
11	0	01	1
11	1	00	1

2. Considere a seguinte tabela de transição de estados e de excitação de um circuito sequencial síncrono com entrada W e saída Z. Os valores de Q1 e Q0 são dados pelas saídas de flip-flops JK e D, respectivamente.

(Q1Q0) _n	W	J	K	D	(Q1Q0) _{n+1}	Z
00	0	1	X	0	10	1
00	1	0	X	0	00	0
01	0	0	X	1	01	1
01	1	0	X	1	01	1
10	0	X	1	1	01	0
10	1	X	0	1	11	1
11	0	X	0	1	11	0
11	1	X	1	0	00	0

- a) [3 val] Para que configuração em Q1Q0 se verifica um total bloqueamento da progressão do circuito?

00 01 10 11

- b) [3 val] Qual o estado em que a função combinatória de entrada/saída é dada por $Z = \overline{W}$?

00 01 10 11

- c) [5 val] Preencha os valores em falta na tabela.

3. [4 val] Admitindo a síntese com um FF por estado (“one-hot encoding”) do diagrama da figura 1, e designando por D_α e Q_α a entrada e saída do único flip-flop (D) que está activo num dado estado α , indique qual a equação de excitação de D_B .

$Q_B X$ $Q_A \overline{X} + Q_C X$ $Q_C \overline{X} + Q_D X$ $(Q_B + Q_D) \overline{X} + Q_A X$

5º Mini-Teste: Circuitos Sequenciais Síncronos

Aluno	Nº
--------------	-----------

1. [5 val] O diagrama de estados da figura 1 descreve o comportamento de um circuito sequencial síncrono com uma entrada X e uma saída Y. O estado é codificado pelas saídas de dois flip-flops, Q1Q0, de acordo com A = 10, B = 00, C = 01, D = 11. Complete a tabela de transições, indicando para cada combinação de estado actual e entrada o valor da saída gerada e o estado seguinte.

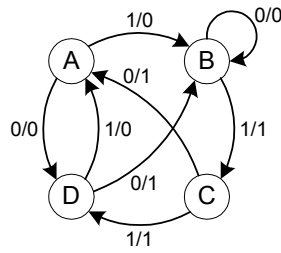


Figura 1

(Q1Q0) _n	X	(Q1Q0) _{n+1}	Y
00	0	00	0
00	1	01	1
01	0	10	1
01	1	11	1
10	0	11	0
10	1	00	0
11	0	00	1
11	1	10	0

2. Considere a seguinte tabela de transição de estados e de excitação de um circuito sequencial síncrono com entrada W e saída Z. Os valores de Q1 e Q0 são dados pelas saídas de flip-flops D e JK, respectivamente.

(Q1Q0) _n	W	D	J	K	(Q1Q0) _{n+1}	Z
00	0	0	0	X	00	1
00	1	0	0	X	00	1
01	0	1	X	0	11	1
01	1	0	X	0	01	0
10	0	1	0	X	10	0
10	1	0	1	X	01	0
11	0	0	X	1	00	0
11	1	1	X	1	10	1

- a) [3 val] Para que configuração em Q1Q0 se verifica um total bloqueamento da progressão do circuito?

00 01 10 11

- b) [3 val] Qual o estado em que a função combinatória de entrada/saída é dada por $Z = \overline{W}$?

00 01 10 11

- c) [5 val] Preencha os valores em falta na tabela.

3. [4 val] Admitindo a síntese com um FF por estado (“one-hot encoding”) do diagrama da figura 1, e designando por D_α e Q_α a entrada e saída do único flip-flop (D) que está activo num dado estado α , indique qual a equação de excitação de D_A .

$Q_B X$ $Q_A \overline{X} + Q_C X$ $Q_C \overline{X} + Q_D X$ $(Q_B + Q_D) \overline{X} + Q_A X$