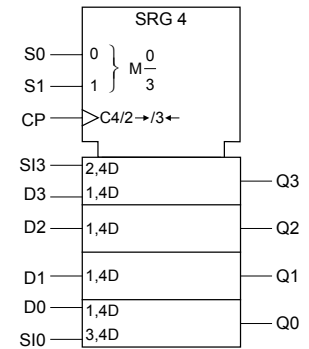


### 4º Mini-Teste: Contadores e Registos

<b>Aluno</b>	<b>Nº</b>
--------------	-----------

1. [7 val] Pretende-se usar o registo de deslocamento da figura para realizar um circuito que percorra ciclicamente a sequência 2,5,13,14,12,4 com um mínimo de lógica adicional externa. Complete a tabela abaixo, indicando para cada estado dado as excitações a aplicar às entradas de controlo que permitem atingir o estado seguinte desejado.

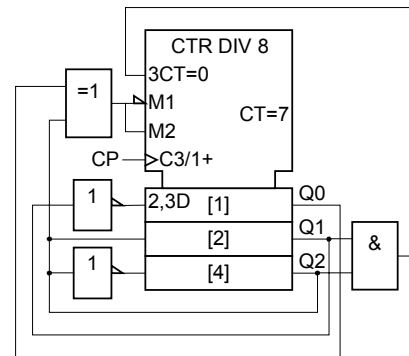
Q3Q2Q1Q0	S1S0	SI3	D3D2D1D0	SI0
0010				
1100				
1101				
1110				



2. Considere o circuito sequencial síncrono representado na figura. Como é habitual, a acção da entrada de reset deste contador sobrepõe-se aos modos de contagem e carregamento paralelo.

- a) [7 val] Complete a tabela de transições, indicando para cada estado as excitações do contador e o correspondente estado seguinte. LD e RST designam os sinais aplicados às entradas de selecção contagem/carregamento e reset, respectivamente.

Actual				Seguinte
Q2Q1Q0	LD	RST	D2D1D0	Q2Q1Q0
000				
001				
011				
110				



- b) [3 val] Qual a sequência de contagem, supondo que esta inclui o estado 0?

0,1,4,5                     
  0,2,3,7                     
  0,1,5,6                     
  0,3,4,5

- c) [3 val] Qual dos seguintes estados não permite atingir a sequência de contagem pretendida, podendo assim originar “lockout” no circuito?

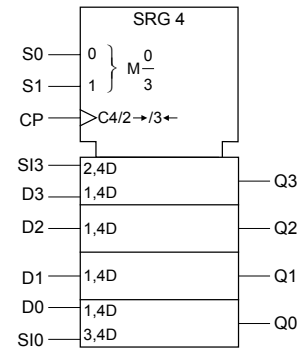
1                                     
  4                                     
  5                                     
  7

### 4º Mini-Teste: Contadores e Registos

<b>Aluno</b>	<b>Nº</b>
--------------	-----------

1. [7 val] Pretende-se usar o registo de deslocamento da figura para realizar um circuito que percorra ciclicamente a sequência 1,8,0,11,7,2 com um mínimo de lógica adicional externa. Complete a tabela abaixo, indicando para cada estado dado as excitações a aplicar às entradas de controlo que permitem atingir o estado seguinte desejado.

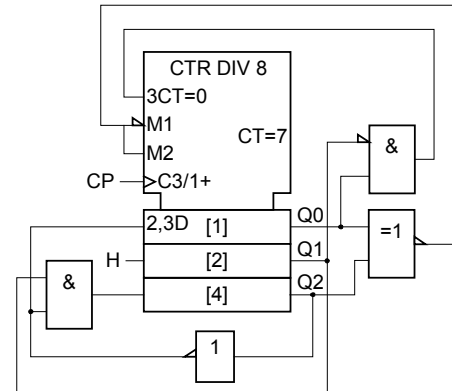
Q3Q2Q1Q0	S1S0	SI3	D3D2D1D0	SI0
0000				
0001				
1000				
1011				



2. Considere o circuito sequencial síncrono representado na figura. Como é habitual, a acção da entrada de reset deste contador sobrepõe-se aos modos de contagem e carregamento paralelo.

- a) [7 val] Complete a tabela de transições, indicando para cada estado as excitações do contador e o correspondente estado seguinte. LD e RST designam os sinais aplicados às entradas de selecção contagem/carregamento e reset, respectivamente.

Actual				Seguinte
Q2Q1Q0	LD	RST	D2D1D0	Q2Q1Q0
000				
010				
011				
101				



- b) [3 val] Qual a sequência de contagem, supondo que esta inclui o estado 0?

0,1,4,5                     
  0,2,3,7                     
  0,1,5,6                     
  0,3,4,5

- c) [3 val] Qual dos seguintes estados não permite atingir a sequência de contagem pretendida, podendo assim originar “lockout” no circuito?

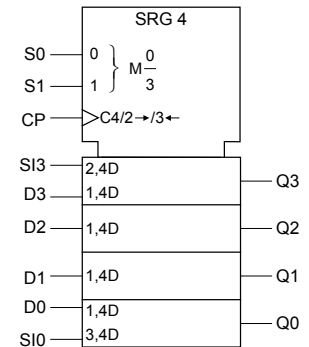
1                                     
  4                                     
  5                                     
  7

### 4º Mini-Teste: Contadores e Registos

<b>Aluno</b>	<b>Nº</b>
--------------	-----------

1. [7 val] Pretende-se usar o registo de deslocamento da figura para realizar um circuito que percorra ciclicamente a sequência 14,13,8,12,15,7 com um mínimo de lógica adicional externa. Complete a tabela abaixo, indicando para cada estado dado as excitações a aplicar às entradas de controlo que permitem atingir o estado seguinte desejado.

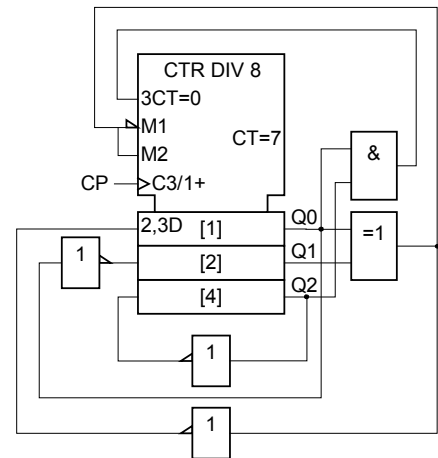
Q3Q2Q1Q0	S1S0	SI3	D3D2D1D0	SI0
0111				
1000				
1100				
1110				



2. Considere o circuito sequencial síncrono representado na figura. Como é habitual, a acção da entrada de reset deste contador sobrepõe-se aos modos de contagem e carregamento paralelo.

- a) [7 val] Complete a tabela de transições, indicando para cada estado as excitações do contador e o correspondente estado seguinte. LD e RST designam os sinais aplicados às entradas de selecção contagem/carregamento e reset, respectivamente.

Actual				Seguinte
Q2Q1Q0	LD	RST	D2D1D0	Q2Q1Q0
000				
001				
101				
110				



- b) [3 val] Qual a sequência de contagem, supondo que esta inclui o estado 0?

0,1,4,5                     
  0,2,3,7                     
  0,1,5,6                     
  0,3,4,5

- c) [3 val] Qual dos seguintes estados não permite atingir a sequência de contagem pretendida, podendo assim originar "lockout" no circuito?

1                     
  2                     
  4                     
  7