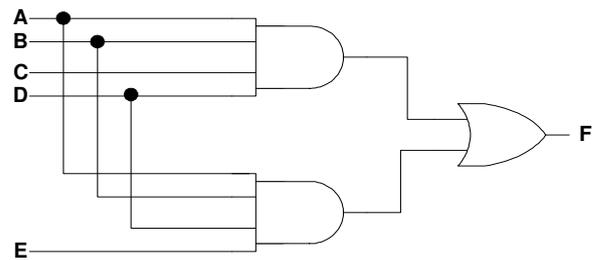


**Grupo I**

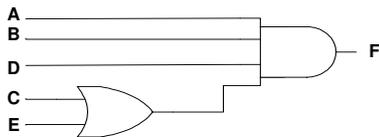
1. Considere o circuito da figura ao lado, que realiza a função lógica F.

a) [2 val] É possível realizar este circuito apenas com 2 portas lógicas? Justifique.



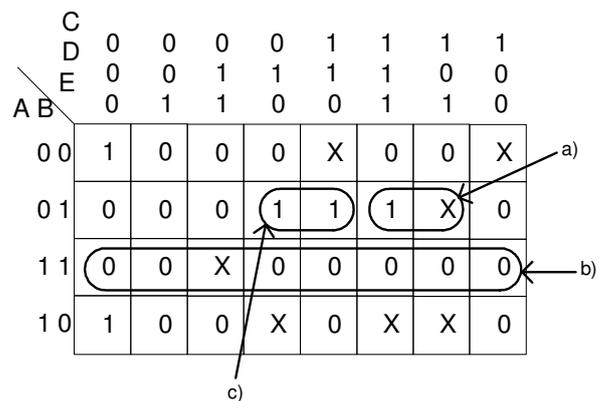
É possível.

$$ABCD + ABDE = ABD(C + E)$$



2. Considere o quadro de Karnaugh de 5 variáveis, ao lado.

- a) [1 val] Assinale no mapa o implicante  $\overline{A}BCE$ . Indique, justificando, se este implicante é primo.
- b) [1 val] Assinale no mapa o implicado  $\overline{A} + \overline{B}$ . Indique, justificando, se este implicado é primo.
- c) [1 val] Indique, justificando, um implicante primo essencial da função.



a) É primo, porque não pode ser mais simplificado.

b) É primo, porque não pode ser mais simplificado.

c) O implicante assinalado é primo essencial, porque o mintermo  $\overline{A}\overline{B}\overline{C}\overline{D}\overline{E}$  não pertence a mais nenhum implicante primo. (Este é o único implicante primo essencial da função).

3. [1 val] Considere a seguinte função booleana, em que A é a variável de maior peso:

$$f(A, B, C, D) = \sum m(0,2,3,7,9,15) + \sum m_d(12,13,14)$$

Preencha o mapa de Karnaugh ao lado com os mintermos e indiferenças especificados acima.

		CD			
		00	01	11	10
AB	00	1	0	1	1
	01	0	0	1	0
	11	X	X	1	X
	10	0	1	0	0

4. Considere a função representada no mapa, abaixo.

- a) [2 val] Identifique todos os implicantes primos essenciais da função.
- b) [2 val] Obtenha a expressão mínima na forma disjuntiva (soma de produtos) para esta função.

a) Existe apenas um implicante primo essencial  $\overline{A}\overline{D}$  é essencial porque o mintermo  $\overline{A}BC\overline{D}$  não pertence a nenhum outro implicante primo.

b)  $\overline{A}\overline{D} + \overline{B}\overline{C}D$

O mapa pode ser resolvido com apenas 2 implicantes.

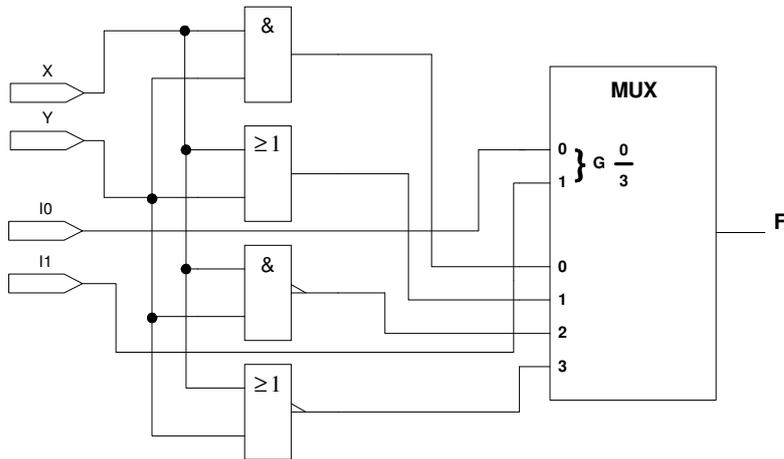
		CD			
		00	01	11	10
AB	00	1	1	0	X
	01	1	X	0	1
	11	0	0	0	0
	10	0	1	X	0

**Grupo II**

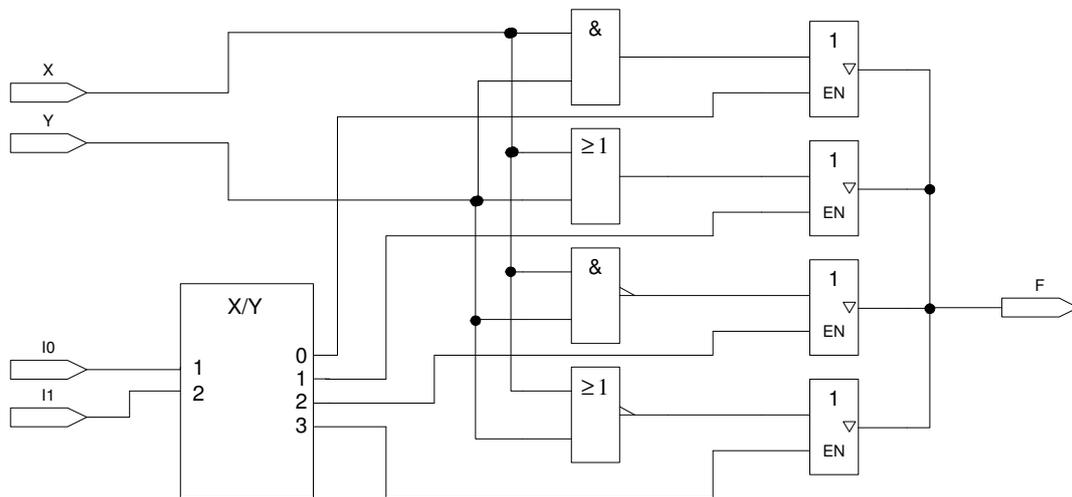
1. Pretende-se concretizar um circuito que, dada uma instrução de 2 bits <I1,I0>, realize uma de 4 funções lógicas alternativas, de acordo com a tabela ao lado.

a) [1,5 val] Faça as ligações necessárias no esquema lógico abaixo, de modo a realizar o circuito pretendido com os componentes representados (MUX4:1 e portas lógicas simples).

Instrução I1,I0	F
00	$X.Y$
01	$X + Y$
10	$\overline{X.Y}$
11	$\overline{X + Y}$



b) [1,5 val] Faça as ligações necessárias no esquema lógico abaixo, de modo a realizar o circuito pretendido com os componentes representados (descodificador 2:4 e portas lógicas tri-state).



2. [1 val] Considere o circuito somador da figura abaixo.

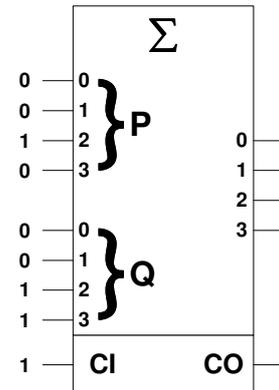
Considere que A e B são 2 números pertencentes ao intervalo [-8,7], representados em complemento para 2. Indique quais os valores lógicos que tem de impôr nas entradas do circuito para realizar a operação aritmética 4 - 3. Justifique.

O somador vai realizar a operação  $4 + (-3)$ .

4=0100  
3=0011

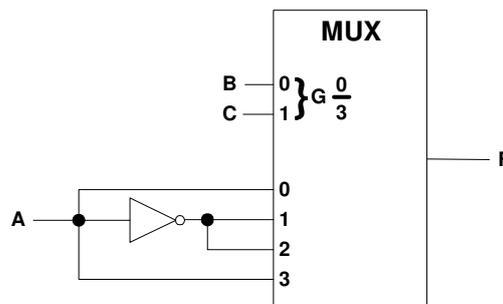
Para representar -3, é necessário obter o complemento para 2 de 3. Este é obtido fazendo o complemento para 1 (corresponde a inverter todos os bits) e somando 1.

A operação é habitualmente realizada colocando o complemento para 1 (neste caso, 1100) no 2º operando do somador e somando 1 através da entrada de transporte, CI=1.



3. [2 val] Calcule o tempo de propagação máximo do circuito seguinte, indicando quais as condições que originam esse evento. Justifique.

MUX		
$t_p$	LH	30ns
	HL	31ns
$t_p$	LH	25ns
	HL	20ns
NOT		
$t_p$	LH	10ns
	HL	12ns



De B ou C para F:  $t_{PB} = \max \{30 ; 31\} = 31ns$

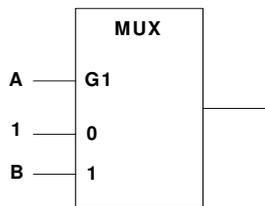
De A para F:  $t_{PA} = \max \{10 + 25 ; 12 + 20 ; 20 ; 25\} = 35ns$

O tempo de propagação máximo é de 35ns (maior de  $t_{PA}$  e  $t_{PB}$ ).  
Verifica-se quando B=0 e C=1 (ou B=1 e C=0) e A comuta de H para L (e faz comutar as saídas do inversor e do MUX de L para H).

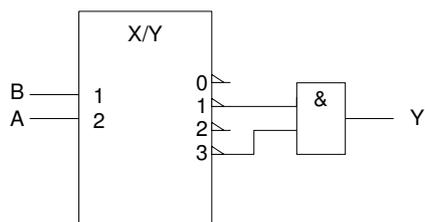
4. [2 val] Concretize a função  $\overline{A} + B$  com um único MUX 2:1. Justifique.

$$\overline{A} + B \Big|_{A=0} = 1$$

$$\overline{A} + B \Big|_{A=1} = B$$



5. [2 val] Identifique a função concretizada pelo circuito abaixo.



A saída 1 do decodificador é 0 quando A=0 e B=1.  
 A saída 3 do decodificador é 0 quando A=1 e B=1.

$$Y = M_1 \cdot M_3 = (A + \overline{B})(\overline{A} + \overline{B}) = \overline{B}$$