

Aluno _____	Nº
-------------	----

---

**Instituto Superior Técnico**  
**Licenciatura em Engenharia Electrotécnica e de Computadores**

*Sistemas Digitais*

**2º Teste – 30 de Novembro de 2005**

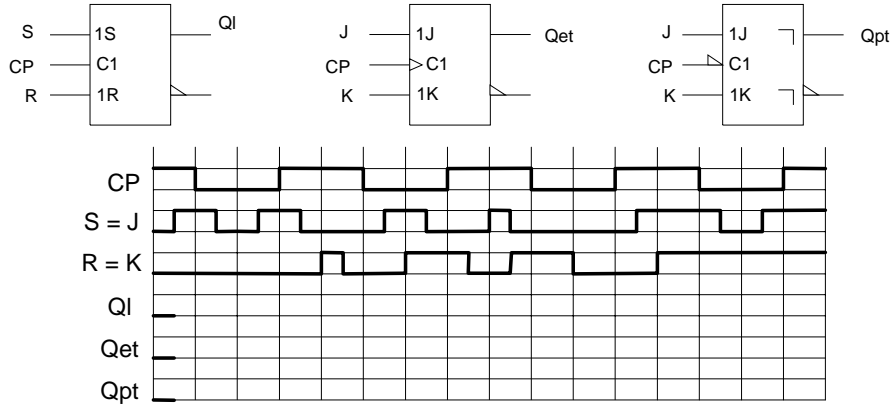
---

**Antes de iniciar o teste leia atentamente esta folha de rosto**

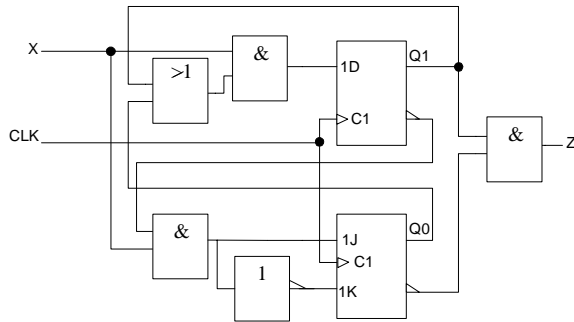
1. Duração do teste: **2 horas**
2. Sobre a secretária apenas deve encontrar-se a identificação do aluno (**cartão de estudante**).
3. **Identifique** todas as folhas do enunciado.
4. Responda apenas na folha de teste. Utilize as costas das folhas para **rascunho**.
5. Para cada questão do teste é fornecido um espaço, devidamente enquadrado, dentro do qual deverá responder. A sua dimensão está ajustada ao tamanho expectável da resposta.
6. **Justifique** adequadamente todas as respostas.
7. Responda ao teste com **calma**. Se não sabe responder a uma pergunta **passe à seguinte** e volte a ela no fim.

**Grupo I – Circuitos Sequenciais Básicos [6 Val.]**

1. [2Val.] Complete o diagrama temporal, sem ter em conta as temporizações, com as curvas descritivas do funcionamento de cada um dos dispositivos ilustrados.



2. Considere o seguinte circuito sequencial:



$T_{setup}^{FFJK}$	10 ns
$T_{hold}^{FFJK}$	5 ns
$T_p^{FFJK}$	30 ns
$T_{setup}^{FFD}$	10 ns
$T_{hold}^{FFD}$	5 ns
$T_p^{FFD}$	25 ns
$T_p^{AND}$	15 ns
$T_p^{OR}$	18 ns
$T_p^{NOT}$	10 ns

- a) [2Val.] Complete a seguinte tabela de transição de estados:

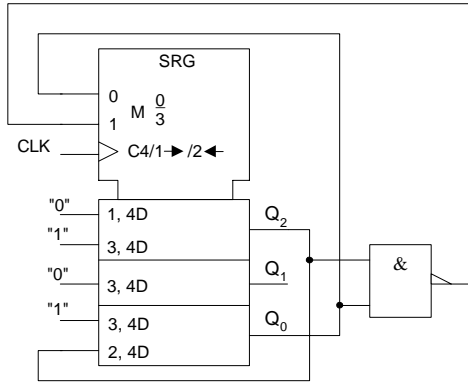
Estado Actual		Estado Seguinte					
Q1	Q0	x	D <sub>1</sub>	J <sub>0</sub>	K <sub>0</sub>	Q1	Q0
0	0	0					
0	1	1					
1	0	1					
1	1	0					

- b) [2 Val.] Determine a frequência máxima de funcionamento. Justifique.

(Sugestão: Indique os vários caminhos de propagação de sinal e as temporizações que lhes estão associadas)

**Grupo II – Registos e Contadores (Análise) [6 Val.]**

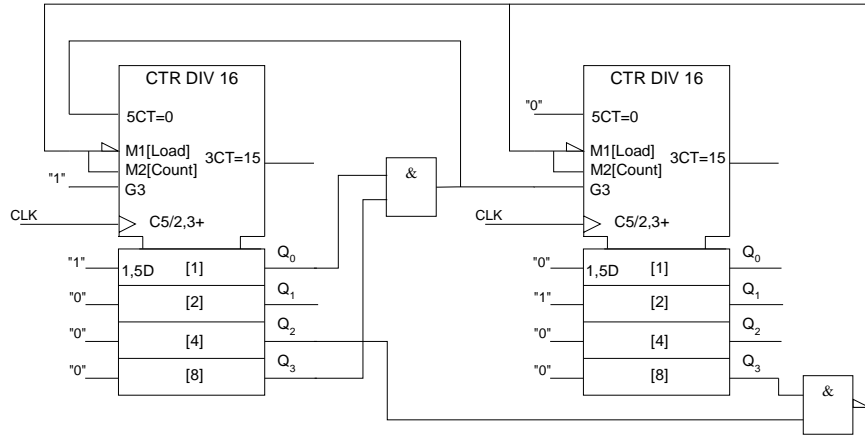
1. Considere o seguinte circuito:



a) [2 Val.] Descreva a sequência de estados implementada.

b) [1 Val.] Existem situações de lock-out? Em caso afirmativo, diga como resolveria o problema.

2. Considere o seguinte circuito:



a) [2 Val.] Determine qual a sequência e o módulo da contagem implementados com o circuito apresentado. Justifique

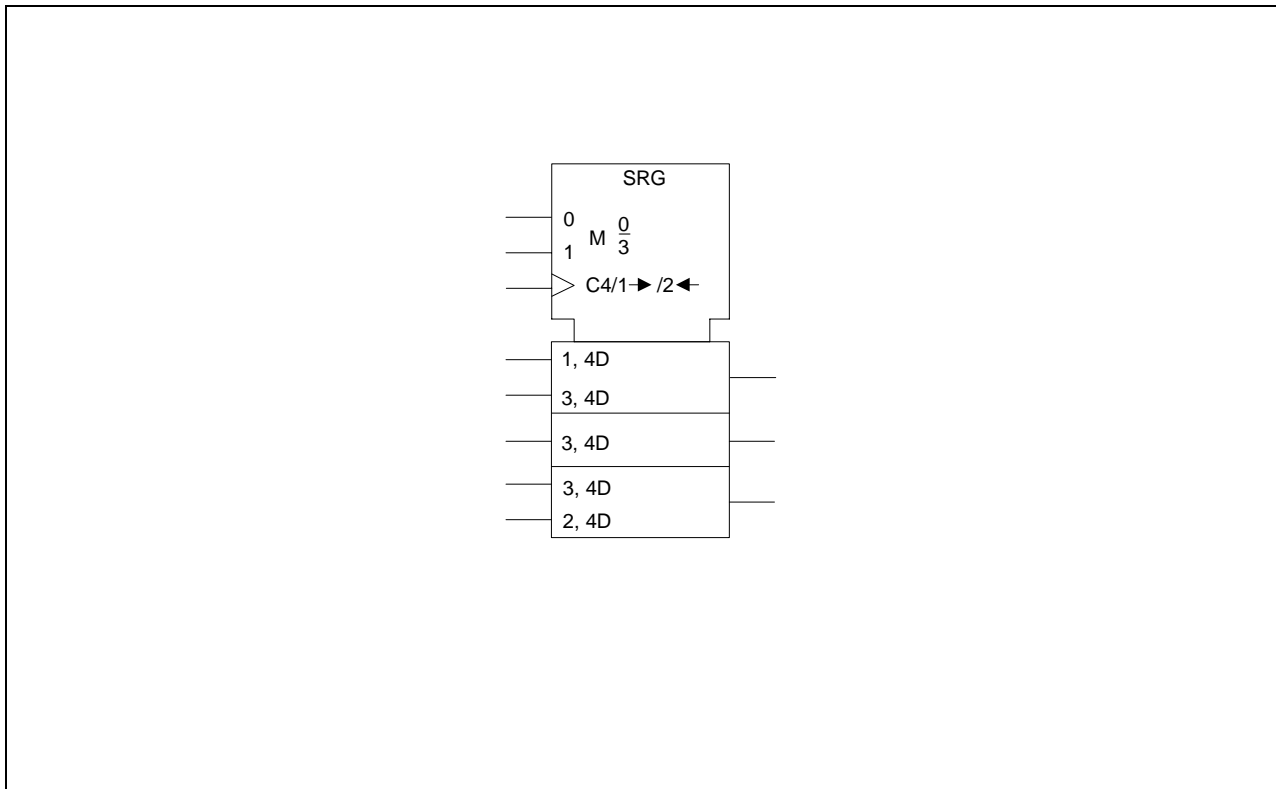
b) [1 Val.] Existem situações de lock-out? Justifique (**Sugestão:** Verifique o comportamento do circuito para estados de contagem fora da sequência principal.)

**Grupo III – Projecto (Síntese) [8 Val.]**

1. Projecte um circuito que implemente a seguinte sequência de iluminação para animar a sua Árvore de Natal. Deve evitar situações de lock-out. **Sugestão:** Comece por resolver o problema para os 3 bits da direita (alínea a)) e só depois trate dos 6 bits como um todo (alínea b)). Justifique as opções de projecto.

	Q5	Q4	Q3	Q2	Q1	Q0
1º Estado	0	0	1	1	0	0
2º Estado	0	1	0	0	1	0
3º Estado	1	0	1	1	0	1
4º Estado	1	1	1	1	1	1
5º Estado	0	1	1	1	1	0

- a) [3 Val.] Implemente a sequência de iluminação, considerando apenas os 3 bits menos significativos (Q<sub>2</sub> Q<sub>1</sub> Q<sub>0</sub>), com recurso ao registo ilustrado e ao mínimo de lógica combinatória adicional.

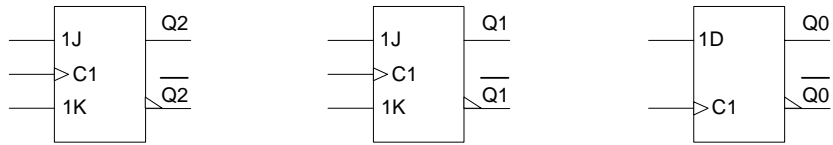


- b) [1 Val.] Como se alteraria o circuito para produzir a sequência de padrões de 6 bits apresentada? Justifique.



2. Considere a sequência de iluminação descrita na questão anterior.

a) [3 Val.] Implemente a sequência de iluminação, considerando apenas os 3 bits menos significativos ( $Q_2$   $Q_1$   $Q_0$ ), com recurso a um circuito com 3 FFs e ao mínimo de lógica combinatória adicional. Os bits  $Q_2$  e  $Q_1$  devem ser armazenados em FFs JK e o bit  $Q_0$  deverá ser armazenado num FF D, conforme ilustrado.



3. [1 Val.] Descreva de forma sucinta, e em termos gerais, quais as vantagens e desvantagens de cada uma das abordagens de síntese tratadas nas duas questões anteriores (**síntese com recurso a registos/contadores integrados vs síntese com recurso a circuitos sequenciais básicos (FFs)**), ao nível de: (1) Complexidade do Projecto; (2) Complexidade do da Solução; (3) Frequência Máxima de Operação.