

Aluno _____	Nº _____
-------------	----------

Instituto Superior Técnico
Licenciatura em Engenharia Electrotécnica e de Computadores

Sistemas Digitais

3º Teste – 21 de Dezembro de 2005

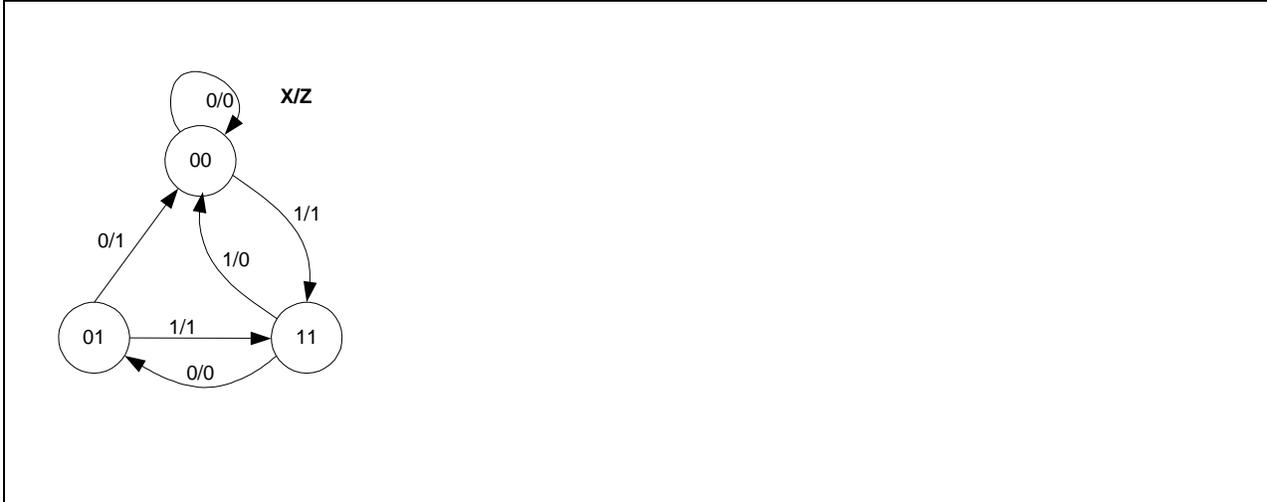
Antes de iniciar o teste leia atentamente esta folha de rosto

1. Duração do teste: **2 horas**
2. Sobre a secretária apenas deve encontrar-se a identificação do aluno (**cartão de estudante**).
3. **Identifique** todas as folhas do enunciado.
4. Responda apenas na folha de teste. Utilize as costas das folhas para **rascunho**.
5. Para cada questão do teste é fornecido um espaço, devidamente enquadrado, dentro do qual deverá responder. A sua dimensão está ajustada ao tamanho expectável da resposta.
6. **Justifique** adequadamente todas as respostas.
7. Responda ao teste com **calma**. Se não sabe responder a uma pergunta **passe à seguinte** e volte a ela no fim.

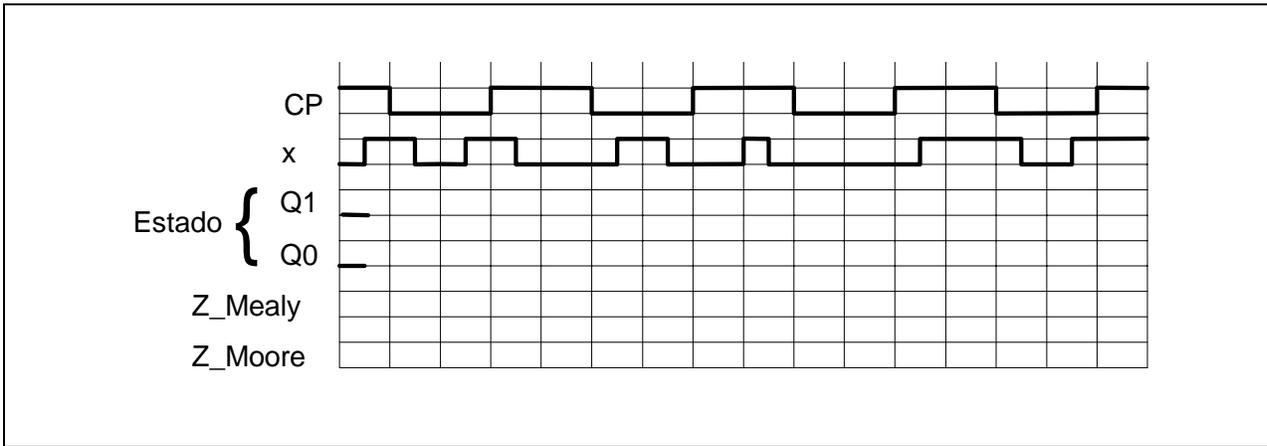
Grupo I [6 Val.]

1. Considere o seguinte diagrama de estados de uma máquina de Mealy

a) [2Val.] **Determine o diagrama de estados** equivalente para o caso de uma máquina **de Moore**.



b) [2Val.] **Complete a seguinte diagrama temporal** assumindo que as transições entre estados acontecem nos **flancos ascendentes**.

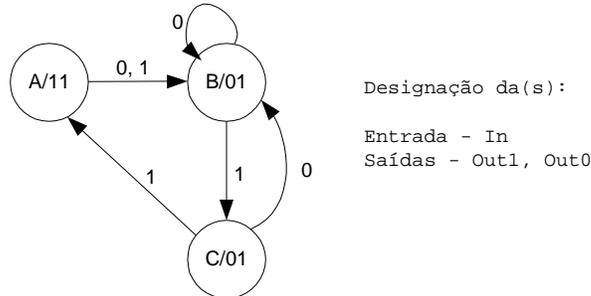


2. [2Val.] Simplifique o seguinte tabela de transição de estados recorrendo ao **método das partições**.

EA	ES	
	X=0	X=1
A	A/0	D/0
B	C/0	A/1
C	F/0	D/0
D	A/1	F/0
E	D/1	A/0
F	F/0	D/0

Grupo II [8Val.]

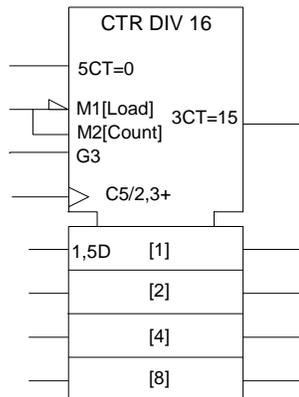
1. Considere o seguinte diagrama de estados.



a) [2Val.] Considere o projecto do circuito sequencial por síntese clássica (minimizando o número de FFs). Utilize um FF JK para representar o bit de estado mais significativo (Q1) e um FF D para representar o bit de estado menos significativo (Q0). Determine a **tabela de transição de estados** e obtenha as **expressões lógicas** correspondentes à **entrada J** e à **entrada D**. Admita a seguinte codificação de estados: A – 00; B – 01; C – 11 e **evite situações de lockout**.

b) [2Val.] Admitindo a síntese com um flip-flop por estado (“one-hot encoding”), **desenhe o logigrama** correspondente à implementação do diagrama de estados apresentado. **Sugestão:** Considere FF D com entradas S e R assíncronas.

- c) [2Val.] **Determine toda a lógica combinatória adicional** necessária à implementação, desta máquina de estados, com recurso ao contador integrado apresentado na figura e **complete o respectivo logograma**. Admita ainda a seguinte codificação de estados: A – 00; B – 01; C – 11 e evite situações de lockout.



2. [2Val.] Das 3 abordagens de síntese de circuitos sequenciais síncronos, referidas na questão anterior, indique, em termos gerais, qual a que deve permitir uma maior **frequência de funcionamento**. Justifique.

Grupo III [6 Val.]

1. Considere o seguinte cruzamento regulado por um sistema de semáforos. Admita que pretende implementar o controlo desse sistema com recurso a um circuito sequencial síncrono, utilizando **memórias** para implementar toda a lógica combinatoria de definição de estado seguinte e das saídas.

Nota: Caso não resolva a alínea a) considere o diagrama de estados alternativo para a resolução das alíneas b) c) e d).

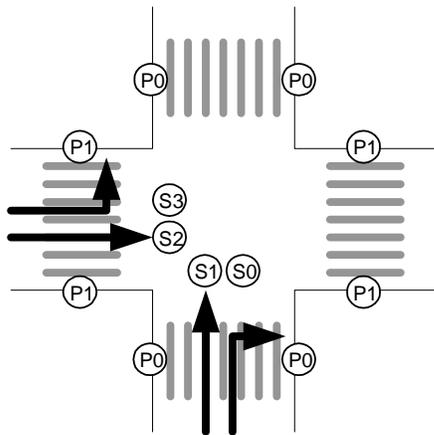
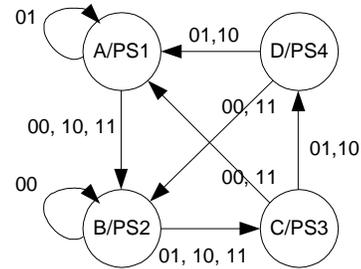


Diagrama de estados **alternativo**, para quem não responder à alínea a).



VWXYZ
 PS1 - 11000
 PS2 - 10100
 PS3 - 01010
 PS4 - 00101

- a) [2Val.] Determine o diagrama de estados tendo em conta as seguintes regras de funcionamento (*Caso obtenha mais de 4 estados considere o diagrama de estados alternativo para as alíneas seguintes*):
- Na ausência de pedidos de atravessamento**, o sistema deve impor uma sequência de estados de circulação que maximize o número de semáforos activos em cada estado. A **única restrição**, à activação simultânea dos 4 semáforos de S0 a S3, corresponde a evitar situações em que veículos vindos de direcções diferentes e seguindo para direcções diferentes se cruzem no centro do cruzamento, ou seja, S2 e S1 nunca devem estar activos simultaneamente, mas S1 e S0, S2 e S3, S3 e S1, S3 e S0, S2 e S0 podem estar activos simultaneamente.
 - Na presença de pedidos de atravessamento**, o sistema deve **activar as respectivas passadeiras**: (1) após um estado de circulação onde não existem passadeiras activas e (2) minimizando o número de semáforos automóveis que ficam bloqueados, em relação ao estado anterior. De seguida, **após um estado de atravessamento**, o estado seguinte não deverá ter qualquer passadeira activa e deve maximizar a circulação no sentido que anteriormente esteve bloqueado.
 - Por simplicidade considere que existem apenas 2 botões de pedido de atravessamento (**entradas**) e que cada um deles está associado a um grupo de passadeiras respectivamente P1 e P2 – ver figura. As passadeiras de cada grupo são activadas em simultâneo.

Aluno _____

Nº _____

b) [1Val.] Determine a **dimensão da memória necessária**. Justifique indicando o significado associado a cada linha de endereçamento e a cada linha de dados dessa memória.

c) [1Val.] **Escolha uma codificação** para os vários estados do sistema e **determine o conteúdo** das 4 primeiras palavras de memória.

d) [2Val.] Considere a implementação com recurso aos circuitos integrados da figura. Estabeleça as ligações necessárias entre os circuitos de memória e os FFs. Identifique claramente todas as linhas de entrada, saída e estado.

