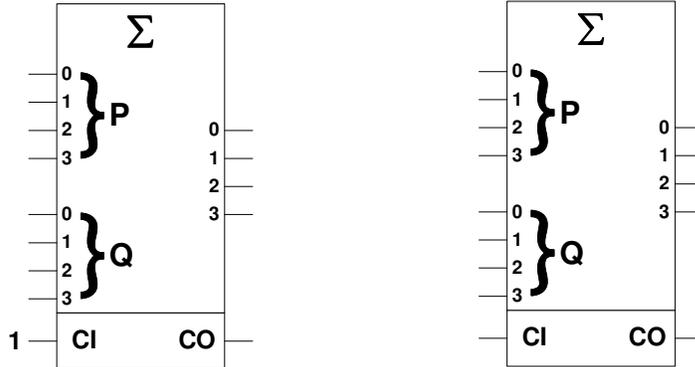


Aluno _____	Nº _____
--------------------	-----------------

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

1. [3 val] Considere os circuitos somadores da figura abaixo.

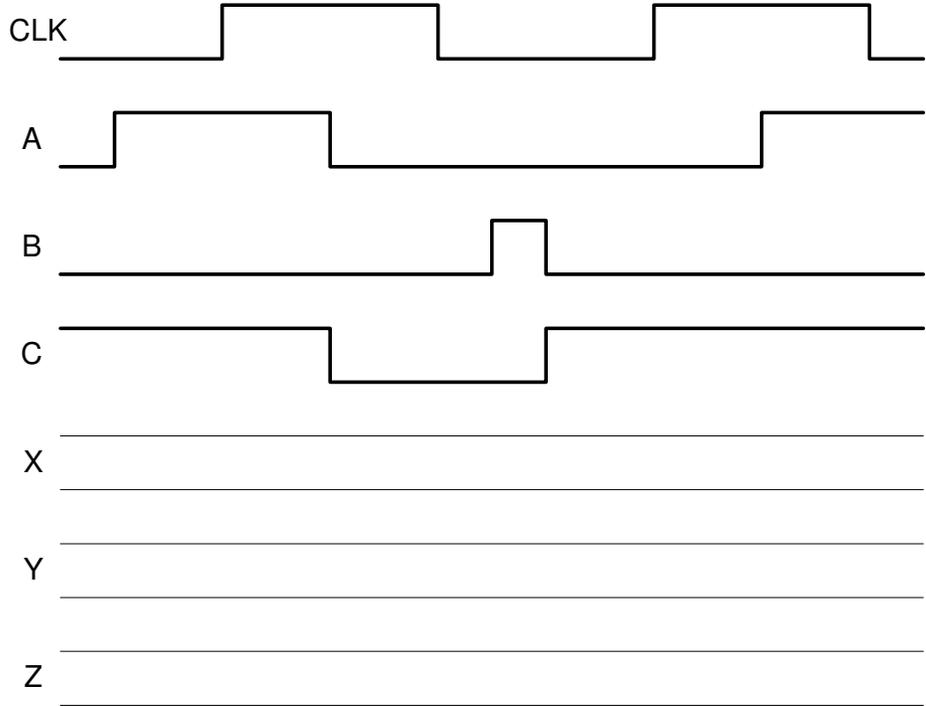
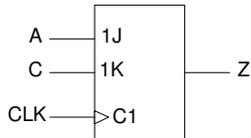
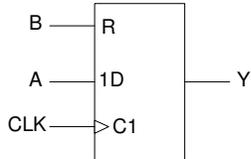
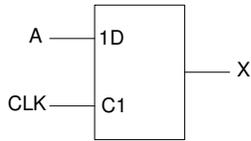
Considere que A e B são 2 números inteiros pertencentes ao intervalo [-128, +127]. Considere ainda que a entrada CI do somador da esquerda está ligada ao valor lógico “1”. Faça as ligações necessárias e indique quais os valores lógicos que tem de impôr em todas as outras entradas do circuito para realizar a operação aritmética 64 - 128. Indique também quais os valores lógicos nas saídas do circuito. Justifique.



Aluno _____	Nº _____
--------------------	-----------------

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

2. [3 val] Considere o circuito da figura e as formas de onda indicadas. Considere ainda X, Y e Z inicialmente a 0.
 Esboce as formas de onda dos sinais X, Y e Z, considerando os tempos de atraso dos elementos de memória desprezáveis face ao período de relógio. Justifique.



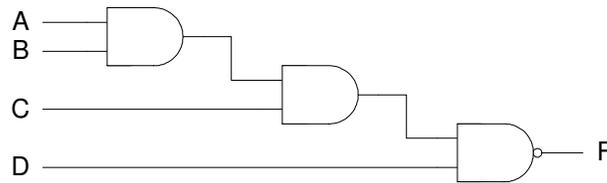
Aluno _____

Nº _____

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

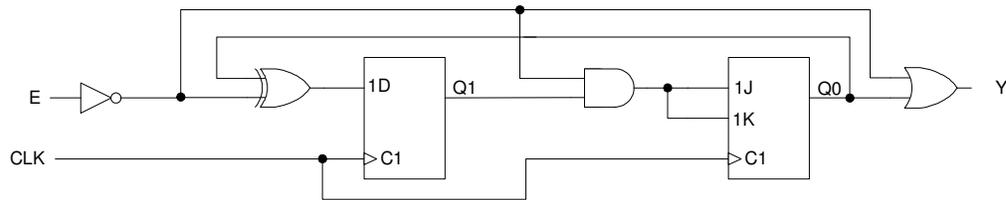
3. [2 val] Calcule o tempo de propagação máximo do circuito, indicando quais as condições que originam esse evento. Justifique.

AND		
t _p	LH	30ns
	HL	25ns
NAND		
t _p	LH	15ns
	HL	20ns



4. [2 val] Suponha o circuito da figura inicialmente no estado Q1=Q0=1, e que a entrada se mantém constante E=0. Indique quais os valores de Q1 e Q0 nos 2 períodos de relógio seguintes. Justifique.

FF JK	
t _{SETUP}	15 ns
t _{HOLD}	2 ns
t _{PHL}	40 ns
t _{PLH}	40 ns
FF D	
t _{SETUP}	10 ns
t _{HOLD}	1 ns
t _{PHL}	35 ns
t _{PLH}	35 ns
NOT	
t _{PHL}	5 ns
t _{PLH}	5 ns
AND	
t _{PHL}	10 ns
t _{PLH}	10 ns
OR	
t _{PHL}	30 ns
t _{PLH}	30 ns
XOR	
t _{PHL}	20 ns
t _{PLH}	20 ns

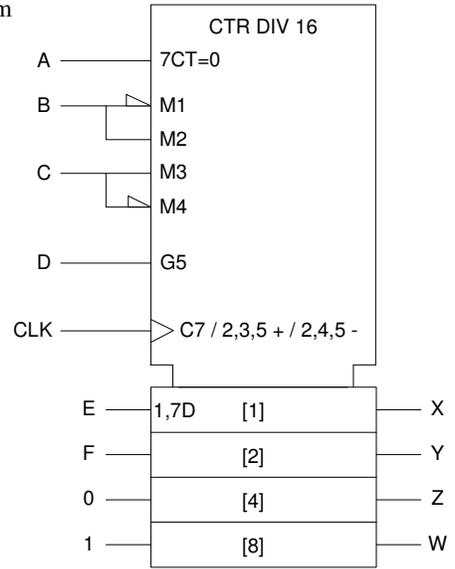


Aluno _____	Nº
-------------	----

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

5. [3 val] Considere o circuito da figura ao lado e os valores lógicos fixados em duas das suas entradas.

Sabendo que inicialmente $(W, Z, Y, X) = (0, 1, 0, 1)$, indique justificando quais os valores lógicos que têm que ser aplicados nas entradas restantes do componente para que após um único ciclo de relógio W, Z, Y e X passem para os valores indicados, em cada caso.



	A	B	C	D	E	F	W	Z	Y	X
Antes do flanco de CLK:							0	1	0	1
Após um período de CLK:							0	1	0	0

	A	B	C	D	E	F	W	Z	Y	X
Antes do flanco de CLK:							0	1	0	1
Após um período de CLK:							0	1	0	1

	A	B	C	D	E	F	W	Z	Y	X
Antes do flanco de CLK:							0	1	0	1
Após um período de CLK:							1	0	0	0

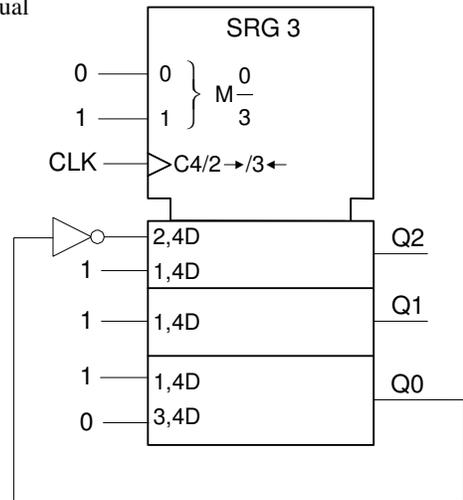
	A	B	C	D	E	F	W	Z	Y	X
Antes do flanco de CLK:							0	1	0	1
Após um período de CLK:							0	1	1	0

Aluno _____

Nº

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

6. a) [2 val] Considere o circuito da figura inicialmente no estado 0. Indique qual a sequência de estados até voltar ao estado 0. Justifique.



b) [2 val] Modifique o circuito de modo a eliminar situações de *lockout*. Justifique.

Aluno _____

Nº

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

7. [3 val] Utilize os 2 contadores da figura para concretizar um contador binário ascendente que conte entre 3 e 33 (inclusivé). Utilize o mínimo de portas lógicas adicionais. Justifique indicando todos os passos que seguiu até chegar ao circuito final.

