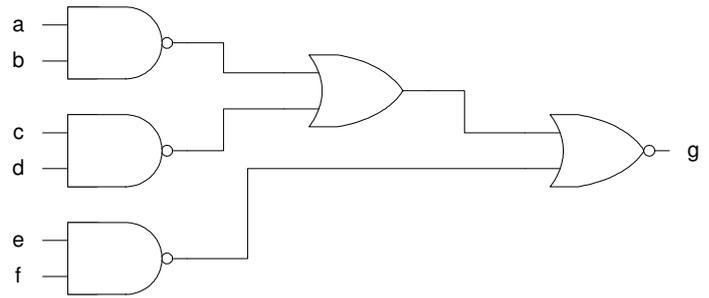


Aluno _____	Nº _____
--------------------	-----------------

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

1. Considere o circuito da figura ao lado.

a) [2 val] É possível realizar a mesma função com uma única porta lógica? Justifique.



b) [2 val] Calcule o tempo de propagação máximo do circuito acima, indicando quais as condições que originam esse evento. Justifique.

NAND		
t_p	LH	10ns
	HL	15ns
NOR		
t_p	LH	25ns
	HL	20ns
OR		
t_p	LH	30ns
	HL	35ns

Aluno _____	Nº _____
-------------	----------

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

2. Considere o quadro de Karnaugh de 5 variáveis, ao lado.

- a) [1 val] Assinale no quadro o implicante $D\bar{E}$.
Indique, justificando, se este implicante é primo.
- b) [1 val] Assinale no quadro o implicado $C + D + E$.
Indique, justificando, se este implicado é primo.
- c) [1 val] O implicado assinalado no quadro é primo essencial da função? Justifique.

		C								
		D	0	0	0	0	1	1	1	1
		E	0	0	1	1	1	1	0	0
	A B		0	1	1	0	0	1	1	0
	0 0	X	0	0	1	1	1	1	1	0
	0 1	0	0	0	1	1	1	1	1	X
	1 1	0	0	0	1	X	X	X	X	0
	1 0	0	1	0	X	1	X	X	1	0

Aluno _____	Nº _____
-------------	----------

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

3. [1 val] Preencha o mapa de Karnaugh ao lado para a função booleana seguinte: $f(A, B, C, D) = \overline{A}\overline{B}CD + \overline{A}B\overline{C}D + BCD$

	CD	00	01	11	10
AB	00				
01					
11					
10					

4. Considere a função representada no mapa, abaixo.
- a) [2 val] Identifique todos os implicantes primos essenciais da função. Justifique.
- b) [2 val] Obtenha a expressão mínima na forma disjuntiva (soma de produtos) para esta função. Justifique.

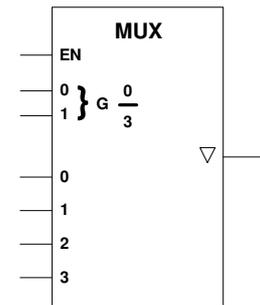
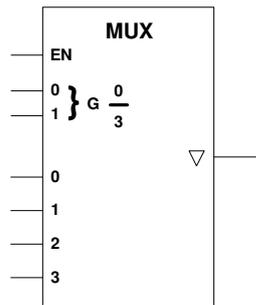
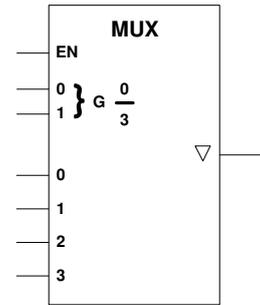
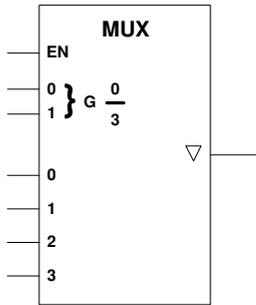
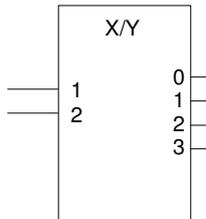
	CD	00	01	11	10
AB	00	0	0	1	1
01		1	0	X	1
11		0	X	X	0
10		0	0	1	X

Aluno _____	Nº _____
--------------------	-----------------

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

5. [2 val] Realize um multiplexer 16:1 a partir de um decodificador 2:4 e de quatro multiplexers *tri-state* 4:1. Não pode utilizar portas adicionais.

Faça as ligações necessárias no esquema lógico abaixo. Designe por S0, S1, S2 e S3, os sinais de selecção. e por D0 a D15 os sinais de dados do MUX pretendido. Explique sucintamente o funcionamento do circuito projectado.

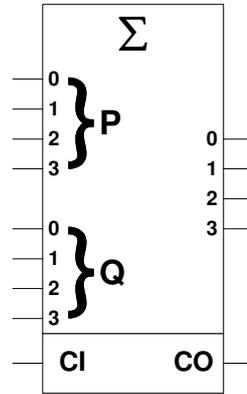
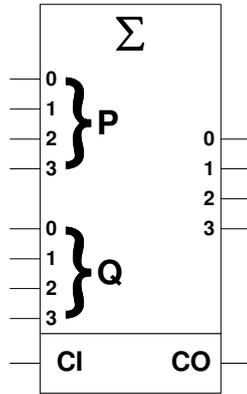


Aluno _____	Nº _____
--------------------	-----------------

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

6. [2 val] Considere os 2 circuitos somadores abaixo. Considere 2 números inteiros de 8 bits, A e B, sem sinal, pertencentes ao intervalo [0,255].

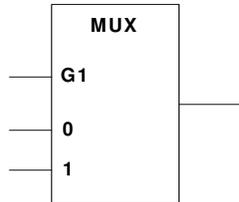
Faça as ligações necessárias no circuito para realizar a soma entre A e B. Indique quais os bits ($a_7, \dots, a_0, b_7, \dots, b_0$) e/ou valores lógicos que deve ligar a cada uma das entradas. Justifique.



Aluno _____	Nº _____
--------------------	-----------------

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

7. [2 val] Concretize a função $\overline{AB} + AC$ apenas com um MUX 2:1. Justifique.



8. [2 val] Considere o circuito abaixo com 2 decodificadores 2:4. Identifique a função concretizada pelo circuito. Justifique.

