

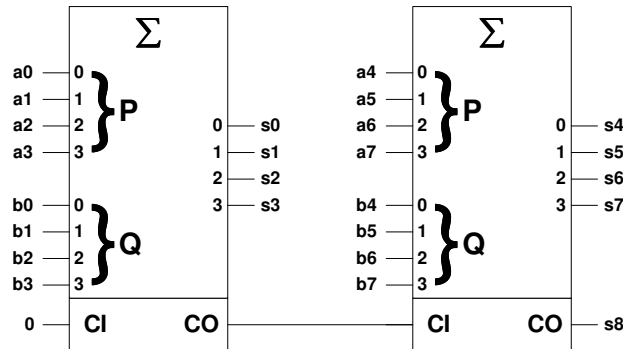
Aluno _____

Nº _____

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

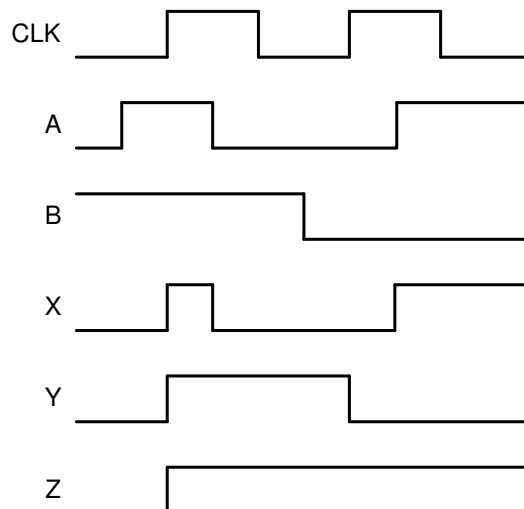
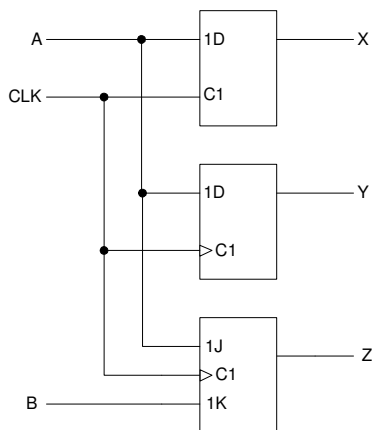
1. [2 val] Considere os 2 circuitos somadores abaixo. Considere 2 números inteiros de 8 bits, A e B, sem sinal, pertencentes ao intervalo [0,255].

Faça as ligações necessárias no circuito para realizar a soma entre A e B. Indique quais os bits ($a_7, \dots, a_0, b_7, \dots, b_0$) e/ou valores lógicos que deve ligar a cada uma das entradas. Justifique.



2. [3 val] Considere o circuito da figura e as formas de onda indicadas. Considere ainda X, Y e Z inicialmente a 0.

Esboce as formas de onda dos sinais X, Y e Z, considerando os tempos de atraso dos elementos de memória desprezáveis face ao período de relógio. Justifique.



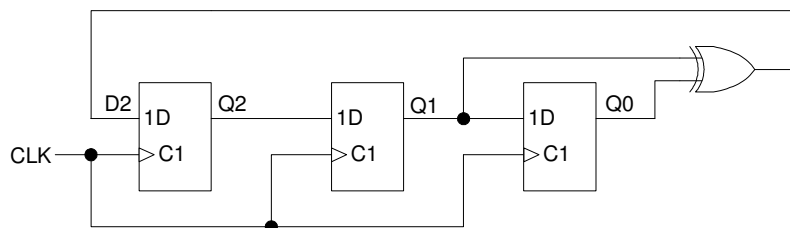
Aluno _____

Nº _____

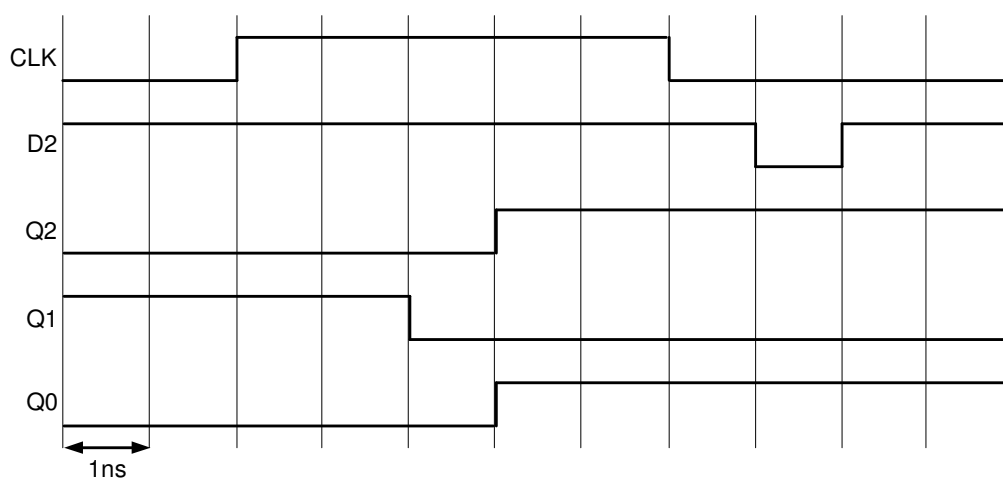
A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

3. a) [3 val] Considere o circuito da figura. Considere inicialmente $Q2=0$, $Q1=1$ e $Q0=0$ (e $D2=1$). Esboce as formas de onda dos sinais $D2$, $Q2$, $Q1$ e $Q0$ tendo em conta as formas de onda indicadas no diagrama temporal para o relógio de período 10ns e para a entrada E , as características temporais dos elementos de circuito indicadas na tabela, e a escala indicada.

b) [1 val] É possível reduzir o período de relógio sem afectar o funcionamento do circuito? Em caso afirmativo indique qual o limite mínimo. Justifique.



FF D	
t_{SETUP}	1 ns
t_{HOLD}	1 ns
t_{PHL}	2 ns
t_{PLH}	3 ns
XOR	
t_{PHL}	4 ns
t_{PLH}	4 ns

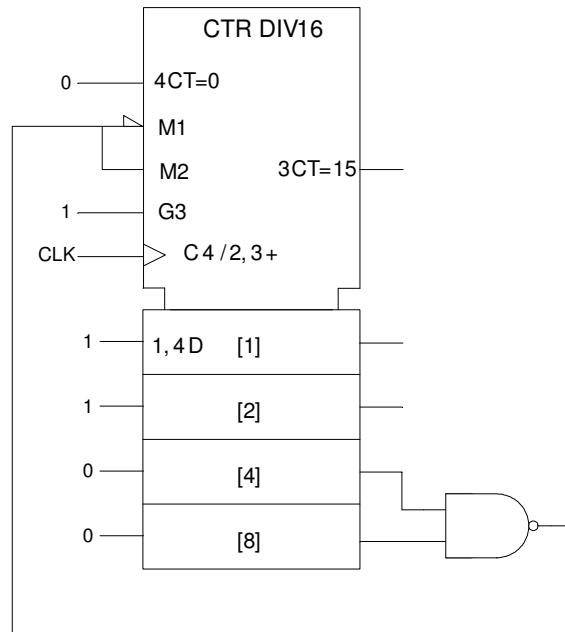


Aluno _____

Nº _____

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

4. [3 val] Concretize um contador binário módulo 10, com ciclo de contagem de 3 a 12, utilizando o contador abaixo e uma única porta lógica adicional. Justifique.

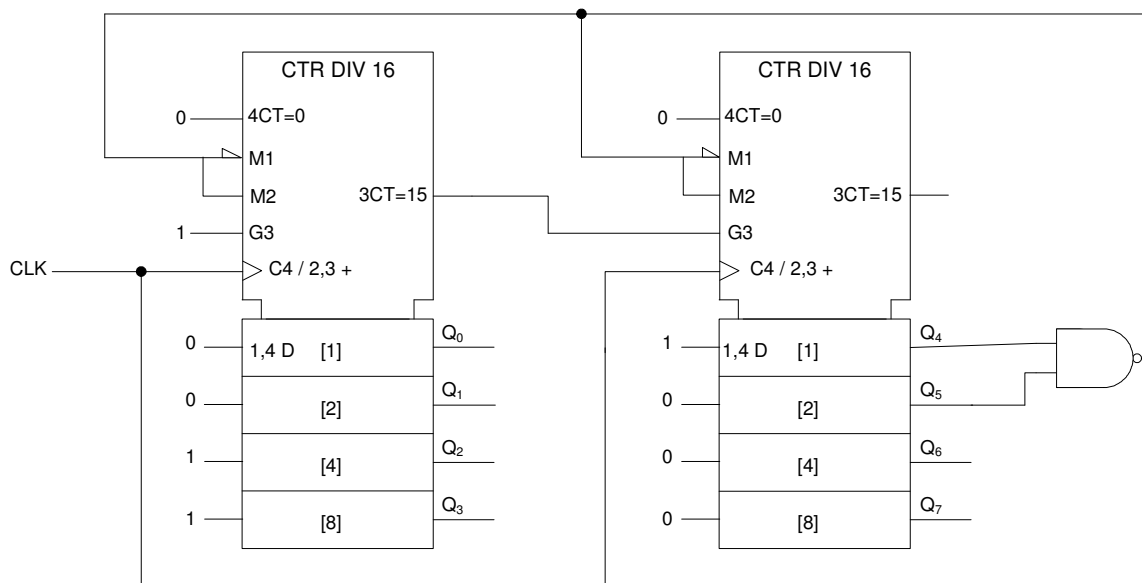


Aluno _____

Nº _____

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

5. [2 val] Indique qual o ciclo de contagem do circuito da figura abaixo. Justifique.



Fim de ciclo: (00)11 0000 = 48
 Início de ciclo: 0001 1100 = 28

Este contador tem um ciclo de contagem de 28 até 48 (módulo 21).

Aluno _____

Nº _____

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

6. [3 val] Indique qual a sequência de 6 estados, começando no estado 1, concretizada pelo circuito abaixo.

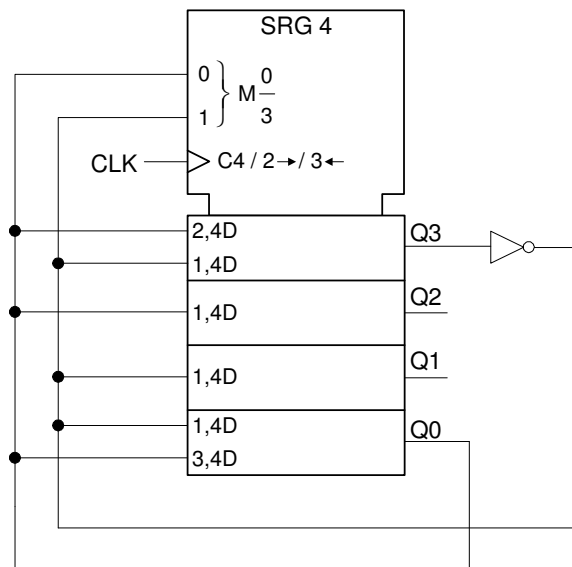
$$M_1 = \overline{Q_3}$$

$$M_0 = Q_0$$

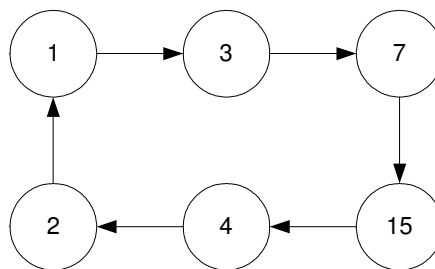
$$D_3 = D_1 = D_0 = \overline{Q_3}$$

$$D_2 = Q_0$$

$$\text{Sin}_{M3} = \text{Sin}_{M2} = Q_0$$



$Q_3Q_2Q_1Q_0$	Modo		Sin2	Sin3	$D_3D_2D_1D_0$	Estado Seguinte
0001	11	Shift-Left	–	1	–	0011
0011	11	Shift-Left	–	1	–	0111
0111	11	Shift-Left	–	1	–	1111
1111	01	LOAD	–	–	0100	0100
0100	10	Shift-Right	0	–	–	0010
0010	10	Shift-Right	0	–	–	0001

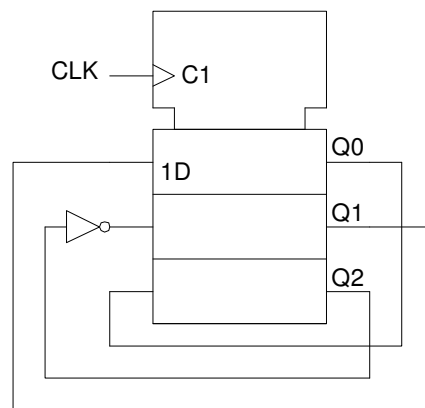
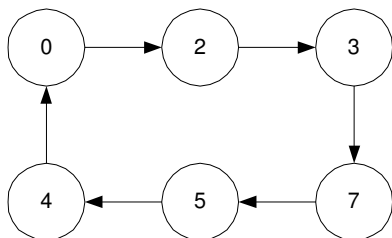


Aluno _____

Nº _____

A não identificação desta folha implica que as respostas que lhe correspondem não lhe serão atribuídas.

7. O circuito seguinte concretiza a sequência de estados indicada.

a) [1 val] Mostre que existe uma situação de *lockout* a partir do estado 1.

$$D_2 = Q_0$$

$$D_1 = \overline{Q_2}$$

$$D_0 = Q_1$$

$$001 \rightleftarrows 110$$

A partir do estado 1, o circuito passa ao estado 6 e volta a 1, e nunca entra no ciclo de contagem principal.

b) [2 val] Modifique o circuito de modo a resolver o problema de *lockout*. Pode acrescentar portas lógicas, mas não pode modificar o registo. Justifique.

Os mapas de Karnaugh de que resultou o projecto original são os seguintes:

		Q1Q0			
		00	01	11	10
Q2	0	0	X	1	1
	1	0	0	1	X

D0

		Q1Q0			
		00	01	11	10
Q2	0	1	X	1	1
	1	0	0	0	X

D1

		Q1Q0			
		00	01	11	10
Q2	0	0	X	1	0
	1	0	1	1	0

D2

O *lockout* resultou do modo como foram agrupadas as indiferenças, correspondentes aos estados fora do ciclo principal (estado 1 e estado 6).Para eliminar o *lockout* ter-se-á que agrupar pelo menos uma das indiferenças de modo a garantir a transição para um dos estados do ciclo principal.

Por exemplo,

		Q1Q0			
		00	01	11	10
Q2	0	0	1	1	1
	1	0	0	1	X

D0

forçando, no estado 1, D0 a 1, o estado 1 passará a transitar para o estado 7, eliminando-se o *lockout*.Vem, neste caso: $D_0 = Q_1 + \overline{Q_2}Q_0$